

论四值动态代价分析方法

曾芷德 盛运焕

(计算机系)

摘要 本文在文献[10]的基础上,着重论述了四值动态代价分析方法引进故障电路代价 FC 和故障可测度 T 的新概念的必要性。并从预报数字电路中的不可测故障、提高故障敏化效率和选取引线置值模式的效率三方面,对四值分析与文献[1]的二值分析进行了详细比较,结论是:四值分析定义的可测度比二值更接近数字电路实际,加速测试生成的效果更好。实践表明,四值分析用于自动测试生成系统ATGS,所节省的计算机CPU时间为二值分析的3倍。

关键词 故障电路代价,故障可测度,四值动态代价分析。

1. 引言

数字电路的测试生成速度始终是ATGS成败的关键之一。随着LSI/VLSI的发展,逻辑故障的测试生成变得越来越困难。实验表明,对于组合电路,测试生成花费的CPU时间大约正比于 $N^2 \sim N^3$, N 是电路门数。至于时序电路,情况更严重,至今是个尚未完全解决的问题。为克服测试生成的困难,近几年进行了两方面的研究和实践:一是采用易测性设计技术,这包括对数字电路可测性的各种计算机辅助度量方法和各种扫描设计技术。前者可支持对已设计的电路进行可测性评估,后者可支持设计易测电路。文献[7]~[9]介绍了这方面的研究成果。二是采用加速测试生成技术,尽可能提高ATGS的效率。文献[2]~[6]对算法进行改进提高了速度;文献[1]和[10]采用代价分析使算法加速。就国内而言,当前研究加速测试生成的现实意义更大。

本文主要从理论和实践两方面对文献[10]提出的四值代价分析和文献[1]的二值分析进行比较研究,指出二者的本质差别在于前者是动态代价分析方法,后者是静态代价分析方法,在功能上前者包含后者且优于后者。为使四值分析理论上更加完备,本文引进了新的比二值分析更加科学、更接近电路实际的故障可测度概念。文章通过对几个实际电路的分析,证明了在预报不可测故障、提高故障敏化和反向回推(下代)效率方面,四值比二值具有明显优势,并给出了时间效益实验结果。

2. 四值代价的定义和计算公式

文献[1]定义电路引线 A 置1置0代价为:

$$cA = \min(cfA + csA + cdA, K) \quad (1)$$

$$c\bar{A} = \min(cf\bar{A} + cs\bar{A} + cd\bar{A}, K) \quad (2)$$

文献[10]把上二式形式化为正常电路代价定义:

$$GcA = \min(GcfA + GcsA + GcdA, K) \quad (3)$$

$$Gc\bar{A} = \min(Gcf\bar{A} + Gcs\bar{A} + Gcd\bar{A}, K) \quad (4)$$

又推广到具有单引线固定性故障的电路中, 引进故障电路代价 Fc 的新概念:

$$FcA(\bar{A}) = \begin{cases} 0(K) & \text{当 } A: s-a-1 \text{ 时} \\ K(0) & \text{当 } A: s-a-0 \text{ 时} \\ \min\{FcfA(\bar{A}) + FcsA(\bar{A}) + FcdA(\bar{A}), K\} & \text{当 } A \text{ 与故障有关时} \\ GcA(\bar{A}) & \text{当 } A \text{ 与故障无关时} \end{cases} \quad (5)$$

关于公式(1)~(5)中各符号的意义以及 Fc 和逻辑特性代价 Gcf 、边界效应代价 Gcs 等的计算法则文献[10]有详细描述, 本文不再重复。

3. 四值动态代价分析的必要性

1) 故障对引线可控制性的动态影响

文献[1]把(1)、(2)式定义的 $cA(\bar{A})$ 作为 A 的可控制性量度, 对正常电路无疑是对的。例如图1, 若 $c\bar{x}_1 = L$, $c\bar{x}_2 = M$, $cs\bar{A} + cd\bar{A} = N$, 则由(2)

式得 $c\bar{A} = L + M + N$ 。二值分析认为, 只要电路结构不变, $c\bar{A}$ 就不变。静态地看是这样, 动态地看却不然: 若 $x_1: s-a-1$, A 将恒为1, 此时应有 $cA=0$, $c\bar{A}=\infty$; 若 $x_1: s-a-0$, 则 $c\bar{A} = M + N$, 大小亦可能有较大变化。而且 A 的可控制性

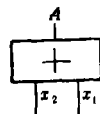


图 1

的改变又可能引起与 A 逻辑相关的其他引线可控制性的变化。因此, 不能认为引线可控制性静止不变, 实际上它可随故障的不同发生从有限到 ∞ 的变化。后面将会看到, 描述这种变化对于加速测试生成十分重要。文献[1]对此无能为力, 文献[10]根据文献[4]的 $G-F$ 二值算法, 引入与 Gc 相区别的新概念 Fc , 为对正常电路进行静态代价分析和对故障电路进行动态分析提供了条件。

用四值代价分析图1, 由(4)式, $Gc\bar{A} = L + M + N$ 与二值代价相同; 当 $x_1: s-a-1$ 时, 由(5)式, $Fcx_1 = 0$, $Fc\bar{x}_1 = K$, 得 $Fcf\bar{A} = K$, $FcfA = 0$, 于是有 $Fc\bar{A} = K$, $FcA = 0$ 。 $x_1: s-a-0$ 的结果可同样求出。

由上可见, 引入 Fc 确能形象描述 A 的可控制性的动态变化。其意义将在后面逐步论述。

2) 故障对引线可观察性的动态影响

二值分析把从 A 驱赶一故障信号到某个初级输出的最小代价定义为 A 的可观察性。

例1 见图2。表1是按公式(3)~(5)分别算出的当 $A: s-a-1/s-a-0$ 时的四值代价。现计算 A 在 x_7 处的可观察性。

从 A 到 x_7 有二条敏化路径, 其中 $P_1: x_2-x_4-x_7$; $P_2: x_2-x_5-x_6-x_7$, 由文献[1]及表1, 可求得 $dA(P_1) = 7$; $dA(P_2) = 6.5$, A 的可观察性恒为6.5, 从 x_2-x_7 敏化应

表 1

变量号		x_1	x_2	x_3	x_4	x_5	x_6	x_7
代 价	$Gc\bar{x}_i$	1	2	1	3	3	5.5	4
	$Gc\bar{x}_i$	0.5	1	0.5	3	3.5	4.5	8.5
$Fc\bar{x}_i$	$\begin{matrix} A: \\ s-a-1 \end{matrix}$	1	0	1	0	0	K	0
	$\begin{matrix} A: \\ s-a-0 \end{matrix}$	1	K	1	3	3	4.5	4
$Fc\bar{x}_i$	$\begin{matrix} A: \\ s-a-1 \end{matrix}$	0.5	K	0.5	K	K	0	K
	$\begin{matrix} A: \\ s-a-0 \end{matrix}$	0.5	0	0.5	2	2.5	4.5	7.5

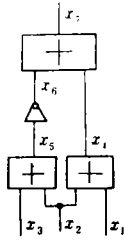


图 2

先选 P_2 为路径。但 P_2 是条失败路径， D 驱赶代价高的 P_1 才是成功路径，可见二值分析用的 dA 失真很大。若用四值分析，仍沿用文献 [1] 的可观察性概念，当 $A: s-a-1$ 时，由表 1 可求得 $dA(P_1)=7, dA(P_2)=K$ ，说明路径 P_2 必失败，只能选 P_1 为敏化路径。上述差别的本质在于二值认为 $c\bar{x}_4=3$ 不变，四值认为 $Gc\bar{x}_4=3, Fc\bar{x}_4=K$ 。显然，四值分析的处理符合电路实际，是成功的。

例 2 见图 3。欲求 x_3 在 x_4 处的可观察性，表 2 给出了四值代价，其中脉冲线 x_1 的代价是特给的。二值分析求得 x_3 的可观察性 $dx_3=5.95$ 与故障无关，四值分析求得的可观察性与故障有关：当 $x_3: s-a-1$ 时， $dx_3=5.95$ ，与二值结果相同。但当 $x_3: s-a-0$ 时， $dx_3=K$ ，意即 x_3 的 0 故障在 x_4 处不可测，结论是符合电路实际的。

表 2

变量号		x_0	x_1	x_2	x_3	x_4
代 价	$Gc\bar{x}_i$	6.45	0	0.2	1	6.45
	$Gc\bar{x}_i$	3.5	2^{16}	0.33	0.25	3.5
$Fc\bar{x}_i$	$\begin{matrix} x_3: \\ s-a-1 \end{matrix}$	K	0	0.2	0	K
	$\begin{matrix} x_3: \\ s-a-0 \end{matrix}$	K	0	0.2	K	K
$Fc\bar{x}_i$	$\begin{matrix} x_3: \\ s-a-1 \end{matrix}$	0	2^{16}	0.33	K	0
	$\begin{matrix} x_3: \\ s-a-0 \end{matrix}$	K	2^{16}	0.33	0	K

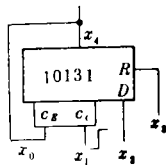


图 3

例 1、例 2 说明，引线的可观察性与其故障类型有关。四值代价定义的 Fc 能描述故障对可观察性的动态影响，因而能预先识别某些不可测故障，提高敏化效率和生成速度。可否认为只需对文献 [1] 的 dA 区分 Gc 和 Fc 就能克服二值分析的失真呢？结论是否定的。在例 1 中，当 $A: s-a-0$ 时，四值代价求得 $dA(P_1)=7, dA(P_2)=6.5$ 与二值结果相同，仍然失真。原因是此时故障未影响 dA 大小。可见必须从 dA 的定义找原因。

3) 故障的可测度 T

按路径敏化一类算法，在电路输出 y 处检测电路中引线 A 的故障的充要条件是：故障 A 的激活条件。传播故障 A 到 y 的全部敏化条件 = 1。

显然，描述 A 的测可性的量 $T(A, y)$ 至少必须包含 A 的激活代价和敏化代价才行。

文献[1]的 dA 只包含了敏化条件代价的静态部分,不满足上述要求,故不可能如实描述 A 的可测性。

$G-F$ 二值算法指出,故障 A 在 y 处可检测的充要条件是 $y^G \oplus y^F = 1$, 即

$$y^G \bar{y}^F + \bar{y}^G y^F = 1 \quad (6)$$

我们定义故障 A 在 y 处的可测性为:

$$\begin{aligned} T(A, y) &= \min\{c(y^G \oplus y^F), K\} = \min\{c(y^G \bar{y}^F), c(\bar{y}^G y^F), K\} \\ &= \min\{T(A, y'), T(A, y^0), K\} \end{aligned} \quad (7)$$

$$\text{其中} \quad T(A, y') = c(y^G \bar{y}^F) = Gcy + Fc\bar{y} \quad (8)$$

$$T(A, y^0) = c(\bar{y}^G y^F) = Gc\bar{y} + Fcy \quad (9)$$

分别表示由于 A 的存在,在 y 处观测到 $1-0/0-1$ 的代价。 $T(A, y)$ 是故障 A 的可测性量度,简称为可测度。 T 越大可测性越差, $T=K$ 表示 A 在 y 处不可测。(7)~(9)式中,当 $Gcy(\bar{y})$ 同时为 K 时, $T=K$,描述一无预置序列的不可测电路;当 $Fcy(\bar{y})=K$ 时, T 为 K 描述一使预置失败的不可测故障。当 $y=A$,即故障在初级输出时有:

$$T(A, A) = \min\{c(A^G \oplus A^F), K\} = \begin{cases} GcA & \text{当 } A: s-a-0 \text{ 时} \\ Gc\bar{A} & \text{当 } A: s-a-1 \text{ 时} \end{cases}$$

即初级输出线的可测性等于它在正常电路中的可控制性。当 y 与 A 逻辑无关时, $y^G \oplus y^F = 0$,规定 $c(0)=K$,得 $T(A, y)=K$,表示 A 在 y 处不可测。以上的种种描述完全符合电路实际,因此可测度 T 的定义是科学的。

现在考虑例1中 $A:s-a-0$ 的敏化模式选择。由表1: $T(A, x_7^0)=12.5$, $T(A, x_4^1)=11.5$,很快可确定所选敏化模式为 $x_7:1-0-x_4:1-0-x_2:1-0$,一次成功。同样,对 $A:s-a-1$ 也是一次成功。可见本文的可测度 T 确比二值分析的 dA 要精确有效。其根本原因是:根据(7)~(9)式求得的 T 含有激活条件和敏化条件二部分动态代价。不过,与 dA 一样,可测度 T 尚不能真实描述冗余故障,有待于今后继续深入研究。

4. 四值动态代价分析相对于二值分析的优势

1) 关于不可测故障的预先识别

例2表明,四值分析通过判定故障在某些引线处(主要是时序元件输出和电路输出)的 T 是否为 K ,可预先识别那些使预置失败的不可测故障。这类故障在插件电路中,连同它们的等价故障有时可多达上百个,它们有组件级的,也有电路级的,靠延长生成时间来确定这些故障不可测几乎是不可能的。二值分析一般只能在消耗相当

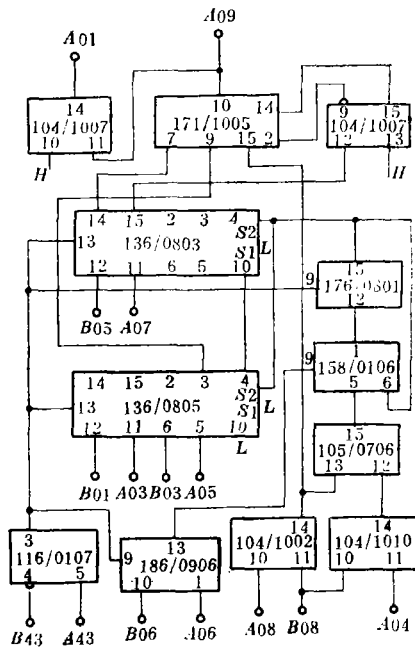


图 4

的CPU时间后按流产故障处理；四值分析却只需花极少的分析时间便可确定它们不可测，例3可进一步证实这一点。

例3 见图4。它是某插件中的一部分，由10K系列构成。当在输出A01、A09回收时，此电路有5个使预置失败的不可测故障。实验表明，生成检测此电路全部故障的测试码和诊断字典所用CPU时间，二/四值分析分别为46/7秒，速度比为6.6倍，由此可见预先识别不可测故障对于加速测试生成的重要作用。

2) 关于故障敏化模式的选择

故障敏化模式SP的选择包括敏化路径和沿此路径传播故障跳变方式的选择。实践表明，对于几千门以上的电路， $SP > 100$ 甚至1K相当普遍，如何保证先选取的SP较易成功是提高测试生成速度的关键之一。例1表明，二值分析根据dA选择SP远不如四值分析根据可测度T选SP效率高，例4提供了进一步的证明。

例4 见图5。当 $x_1 = H$ 时，latch选通，否则锁存。考虑 x_2 的二个故障求得四值代价如表3。欲选择 $x_2 - x_{12}$ 的SP。

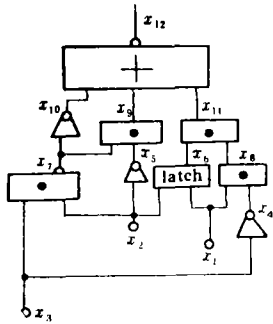


图5

显然，从 $x_2 - x_{12}$ 共有四条路径：

- $P_1: x_2 - x_7 - x_{10} - x_{12};$
- $P_2: x_2 - x_7 - x_8 - x_{12};$
- $P_3: x_2 - x_5 - x_9 - x_{12};$
- $P_4: x_2 - x_6 - x_{11} - x_{12};$

二值分析求得它们的D驱赶代价分别为：17.66；22.16；21.16；18.16，唯一的成功路径 P_3 排在第3位，效率很低。若用四值分析，当 $x_2: s - a - 0$ 时，由表3得： $T(x_2, x_{12}^0) > T(x_2, x_{12}^1)$ ，一次即可选中成功SP： $x_2: 1 - 0 - x_5: 0 - 1 - x_9: 0 - 1 - x_{12}: 1 - 0$ 。对 $x_2: s - a - 1$ 也是一次成功，效率是很高的。

3) 关于引线置值模式的选择

故障敏化成功之后，能否尽快求出测试码，取决于下代中选取引线置值模式的效率。对于G值下代，四/二值分析效果一样。但对于F值下代，四值由于动态地考虑了故障影响，效率要高得多。例如图5中，求 $x_2: s - a - 0$ 时 \bar{x}_{12} 的F代模式。由于 $\bar{x}_{12} = x_{10} + x_{11} + x_8$ ，二值分析要选2~3次才能选中 x_8 ，而四值分析由表3得 $Fc\bar{x}_{12} = 0$ ，表明已不

表3

代 价 变 量	$Gc x_i$	$Gc \bar{x}_i$	$x_2: s - a - 1$		$x_2: s - a - 0$	
			$Fc x_i$	$Fc \bar{x}_i$	$Fc x_i$	$Fc \bar{x}_i$
x_1	1	1.5	1	1.5	1	1.5
x_2	2	2.5	0	K	K	0
x_3	1.5	2	1.5	2	1.5	2
x_4	3.5	3.5	3.5	3.5	3.5	3.5
x_5	4	4	K	0	0	K
x_6	5.5	6.5	3.5	K	K	4
x_7	4.5	6.5	4.5	4.5	0	K
x_8	3	6.5	3	6.5	3	6.5
x_9	10.5	5.33	K	0	0	K
x_{10}	8.5	5.83	6.5	5.83	K	0
x_{11}	10.5	7.83	8.5	7.83	K	5.33
x_{12}	19.99	9.5	14.66	7.5	K	0

用下代了。再如图5中,当 $x_2:s-a-1$ 时,敏化条件中有 x_{11}^F ,由于 $\bar{x}_{11}=\bar{x}_6+\bar{x}_8$,二值分析决定不了应先选谁,若先选 \bar{x}_8 ,则会在latch处出现时帧 t 的迭代,这是最费时间的。但若用四值分析,由于 $Fc\bar{x}_6=K$,可知应选 \bar{x}_6 下代,一次即成功。一般来说,下代中处理 G 值和处理 F 值的机会均等,故在选取引线置值模式中,四值有50%的运算量比二值要快得多。

5. 实验结果

表4给出了ATGS分别采用四/二值分析对20种电路生成覆盖率为99%以上的测试集和故障字典所用的CPU时间。其中19种插件类型齐全,以同步电路为主,规模在2000~4000门之间。表4表明,平均来看,四值分析所提高的速度为二值的3倍。

6. 结论

四值代价分析从二方面改进了文献[1]的结果:一是定义了故障电路代价的新概念,描述了故障对引线代价的动态影响,变二值静态代价分析为四值动态代价分析,从而为提高测试生成速度、精确描述故障的可测性打下了基础;二是定义了故障可测度 T ,在对故障可测性进行定量描述方面比文献[1]更加接近电路实际。由 $T=K$ 能识别不可测故障,由 T 的大小能较准确地选择敏化模式。表4的实验结果表明,在最坏的情况下,四值代价比二值代价要多花约9%的分析时间,但平均来看,它使ATGS节省的CPU时间为二值分析的3倍。因此,四值动态代价分析是一种低成本、高效益、有应用价值的新型方法。

感谢周自力为本方法编制第一版程序。

参 考 文 献

- [1] M.A.Breuer: New Concepts in Automated Testing of Digital Circuits, Computer-Aided Design of Digital Electronic Circuits and Systems, 1979
- [2] P.Muth: A Nine-Valued Circuit Model for Test Generation, IEEE on Computer, C-25: 6(1976)
- [3] 魏道政: 大型组合电路测试码的产生, 计算机学报, 1:2(1978), 93-98
- [4] 盛运焕、曾芷德等: 功能块级大型数字电路测试生成的 $G-F$ 2值算法, 计算机学报, Vol.6, No.1, 1983
- [5] P.Goel and B.C.Rosales: PODEM-X: An automatic test generation system for VLSI logic structures, Proc. 18th Design Automation Conf, P.260-268, 1981.7

表 4

插件名	所用CPU时间 (秒)		
	t_2	t_4	$\frac{t_2}{t_4}$
例 8	46	7	6.6
016	143	157	0.9
021	1020	303	3.4
032	70	43	1.6
033	64	46	1.4
103	765	144	5.3
123	358	360	1.0
213	915	450	2.0
221	570	568	1.0
302	575	95	6.1
311	610	558	1.1
321	800	263	3.0
421	1150	1090	1.1
509	100	51	2.0
510	420	144	2.9
512	262	38	6.9
514	222	50	4.4
604	565	350	1.6
607	240	47	5.1
60E	1825	345	5.3

- [6] H.Fujiwara and T.Snimono: On The Acceleration of Test Generation Algorithms, IEEE Trans.Comp.Vol.C-32, No.12, Dec. 1983
- [7] L.H.Goldstein: Controllability/Observability analysis of digital circuits, IEEE Trans.CAS-26, P 685-693, Sept.1979
- [8] 陈廷槐: 数字电路可测性的自动设计, 电子学报, Vol.11, No.5, 1983
- [9] T.W.William and K.P.Parker: Design for Testability—A Survey, IEEE Trans. V: C-31, N.1, 1982
- [10] 曾芷德、盛运焕: 四值代价分析方法及其应用, 计算机工程与科学, 1985年第3期

On the Four Values Dynamic Costs Analysis Method

Zeng Zhide Sheng Yunhuan

Abstract

The paper discusses mainly the necessity that new concepts on costs F_c in faulty circuit and measures T of faulty testability are introduced in the four values dynamic costs analysis method, based on the literature [10]. And comparing the four Values analysis with the two values analysis of literature[1] comes from the following three aspects, faulties that can't be detected are predicted, efficiency selecting patterns of faulty sensitization and assigning line Values, we come to the conclusion that testability measures defined in the four values analysis are realisticer than the two values in an aspects near real digital circuits and better in an effects for speeding test generation. In practice has been indicated that when the four values analysis is applied to automatic test generation system ATGS, computer CPU time economized equals three times of the two values.

Key Words Cost in fault Circuit, Measure of fault tesability, Four values dy namic cost analysis