

实时图象的采集与显示*

刘巨昌 亢银柱 陈辉煌

(国防科技大学电子技术系 长沙 410073)

摘要 本文介绍了一个实时图象采集与显示系统,较为详细地说明了系统的工作原理,分析了各部分的实现过程。特别是本系统中引入多体存储器存储图象的方法,改善了数据接口的带宽,实现了图象数据采集、存储、传送的实时操作。

关键词 图象采集; 图象处理; 实时处理器

分类号 TP39

红外图象的采集与处理技术是目前医学诊断仪器向数字化和智能化发展所必须解决的技术之一。对于一个实时的红外图象采集与处理系统,其技术实现的难点不仅仅在于图象数据的高采集率,而且也在于采集的数据必须能实时得到处理。也就是说,采集得到的图象数据必须通过一个宽频带数据通道,为后续图象处理部分所使用。同时,处理后的图象数据也必须通过一个宽频带数据通道送回系统,在显示器上显示图象结果,为医学诊断等工作提供可靠的图象信息。

本文将介绍以 TMS34010GSP 为核心的图象采集显示系统,这个系统的性能特性如下:

- (1) 采样速率为 25 帧/秒;
- (2) 图象尺寸为 256×256 ;
- (3) 具有一个图象数据输入接口 (Data Input Interface),可以由后续处理器不受限制的读取数据;
- (4) 具有一个图象数据输出接口 (Data Output Interface),可以由后续处理器在任何时刻不受限制的写入图象数据;
- (5) 具有采集的原始图象与处理结果图象切换显示的功能。

1 系统工作原理

图象信号 V_{in} 经过 A/D 转换后,再经输入数据总线和通路选择电路,分别存入视频存储器 VRAM、图象输出存储器 IMEM1 或 IMEM2 中,同时,另一路的 V_{in} 图象信号通过同步分离电路分离出行同步信号、列同步信号。这些视频同步信号与计数器一起,产生与 A/D 转换器输出数据同步的地址信号。它们构成了系统的图象数据采集部分。采集的数据可以存放在显示存储器 (VRAM) 中,直接由显示器显示输出,同时也可以存入 IMEM1 或 IMEM2 中,作为后续处理器的输入数据。控制电路将采集的图象数据,以场为单位依次轮换存入 IMEM1 或 IMEM2 中。IMEM1 或 IMEM2 的存取完全有存储器本身的状态所决定,即如果 IMEM1 为空,则 IMEM1 是存入状态,图象可以输入。当 IMEM1 存满一帧图象后,即状态变为满状态时,IMEM1 的通路选择器转接输入图象接口,输入图象接口可以向

* 1993 年 11 月 3 日收稿

外输出图象数据，这时，IMEM2的通路选择器接至 A/D 数据总线，经过一场的时间之后，再进行通路交换。

与输出图象接口相连的是输出存储器，它们分别是 OMEM1 和 OMEM2。它们可以接收后续处理器高速送来的经过处理的图象数据，同时，可以将图象数据输出到显示存储器 (VRAM)。由于输出存储器在高速的处理机与相对低速的显示存储器之间起数据缓冲作用，所以，地址产生器 A 可以同时作为转换存储的地址产生器作用。

图形处理器 TMB34010GSP 完成对 VRAM 的管理，显示的同步控制，接收主机 (HOST) 的命令，完成图形生成及对 VRAM 进行更新等工作，系统原理框图如图 1 所示。

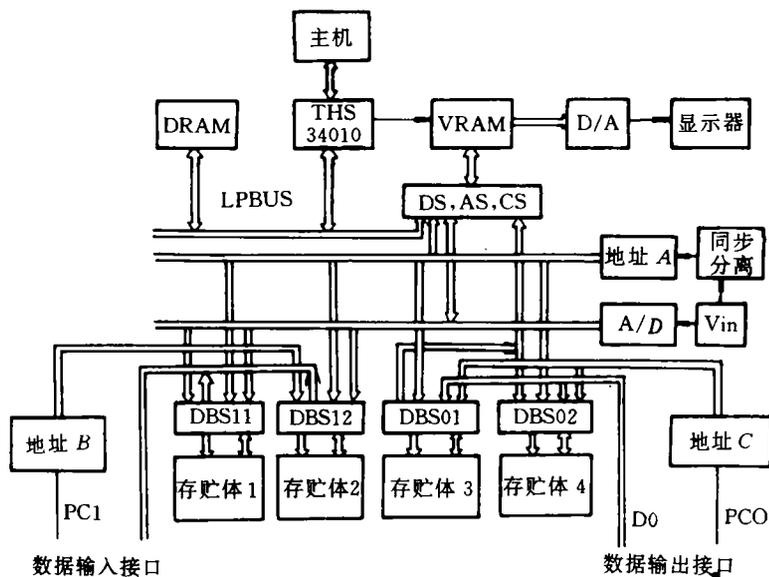


图 1 原理方框图

2 系统的实现

2.1 图象采样电路的实现

图 2 所示为系统的图象数据产生及相应数据地址产生电路，它是由同步分离电路、数字锁相电路、行列地址产生电路以及 A/D 转换电路所组成。同步分离电路从 V_{in} 信号中分离出行同步信号 CSYNC 和场同步信号 RSYNC；时钟电路给出采样频率，经数字锁相电路后，产生经行同步信号锁相后的采样脉冲，提供给 A/D 转换器，以保证每行采样点在时间上保持稳定。每个采样脉冲触发一个列地址变化，使在这行的采样数据有一个相应的列地址数与之相对应。行地址产生器由场同步清“0”。当需采样的行同步脉冲到来时，触发

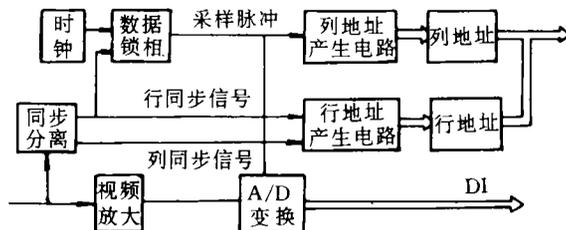


图 2

器，以保证每行采样点在时间上保持稳定。每个采样脉冲触发一个列地址变化，使在这行的采样数据有一个相应的列地址数与之相对应。行地址产生器由场同步清“0”。当需采样的行同步脉冲到来时，触发

一个行地址变化，产生相应的行地址数。行列地址合并即为每场中的采样数据规定了一个相应的地址数，可以将采样数据存入相应的存储器空间之中。

由于我们采样的图象尺寸为 256×256 ，则对于目前的采样频率约为 4.8MHz 。

2.2 图象显示电路

图象显示电路是由 TMS34010 及其本地存储器 DRAM、显示存储器 VRAM、多路总线控制器、D/A 转换电路所组成，如图 3 所示。

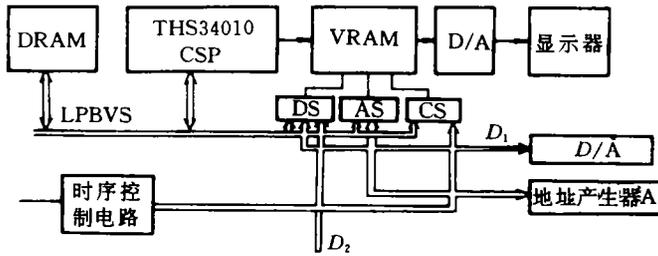


图 3

TMS34010GSP 在这里主要起图象控制器的作用，它完成显示屏幕的刷新等功能，多路总线控制器 (DS, AS, CS) 选择到显示存储器的数据源通道。由于需要显示的图象数据来源有三个通道：(1) 来自数据采集电路的原始图象数据 (D_1)；(2) 来自后续处理器的处理后的图象数据 (D_2)；(3) 由 TMS34010 产生的图形数据 (LPBUS)，因此，多路总线控制器在用户程序的控制下完成数据通道的选择。

显示存储器 VRAM 为双口 VRAM，其串口输出直接接到 D/A 转换器的输入，经 D/A 变换及同步信号复合，形成去显示器的标准 RGB 信号，在显示器上显示出图象。

2.3 处理器图象数据接口电路

为了使采集的数据随时被后续处理器所使用，必须有一个灵活的数据接口，在电路的实现上，用两个存储体交替完成存储一幅图象和读出一幅图象的功能。在存入图象时，通路选择控制器将 SRAM 的地址线与地址产生器 A ($ADDRA$) 相连接，在采样脉冲的控制下，完成一幅图象的输入。这一过程严格与图象输入信号同步。而另一 SRAM 存储体，此时，其地址线与地址产生器 B ($ADDRB$) 相连，在输入时钟 PC 的作用下，为后续处理器提供数据，输入时钟 PC 是后续处理器提供的数据输入时钟线，其与数据信号及地址产生器 B ($ADDRB$) 的时序关系如图 4 所示。



图 4

处理器单元将处理后的数据送入输出图象接口，也可以通过这个接口写入显示存储器，在显示器上显示处理结果。因此，同样采用两体存储器，分别完成存入从输出图象接口输入的图象和向视频存储器移送图象的工作。由于在显示处理结果图象时，输入图象是不能同时显示的，因此视频多路总线控制器将数据输入通路与 OMEM1 或 OMEM2 接通，例如当数据输入通路与 OMEM1 接通，则 OMEM1 内的图象数据在采样脉冲的控制下以 $ADDRA$ 的地址产生器的地址数为地址，从 OMEM1 送入 VRAM 中，这时，输出图象接口可以从处理器单元中输入数据，以 $ADDRB$ 为地址送入 OMEM2 存储单元之中，完

成图象数据输出显示过程。

3 结束语

本文所介绍的图象实时采集与显示系统在图象处理系统中得到了很好的应用。由于采用以一场图象为基本存储单元并用多个存储体存储,拓宽了从图象采集到显示,以及采集数据输出同时工作时的数据带宽;使得采集数据输入与后续处理器可以同时访问图象存储器,为处理器实时取得图象数据成为可能。同时也是由上述原因使得输入图象与输出处理图象可以分别存放于系统中,随时在显示器上观察处理结果。这点在医学诊断方面有重要意义。

参 考 文 献

- 1 TMS34010 USER' S GUIDE' Texas instruments. Corp. 1986
- 2 Nat Seshan. A DSP-Based Thress-Dimensional Graphics System. Digital Signal Processor Products Semiconductor Group Texas Instruments. Digital Signal Processing Applications with the TMS320 Family Volume 3. 1990
- 3 EGA, VGA, TVGA 高级微机图形编程指南与实力(上下册).北京:希望电脑公司,1991

The Sampling and Displaying of Real-Time Image

Liu Juchang Kang Yinzhu Chen Huihuang
(Department of Electronic Technology)

Abstract

This paper presents a sampling and displaying system of realtime image. Specific discussion covers the implementation of "double image memory", the interface to image processor, and the displaying on monitor with primitive or processed image. TMS34010GSP used in this system as a video controller improves performance tremendously.

Key words image sampling, image processing, real-time processor