

仿真机 YH-F2的同步和并行处理技术的进一步研究^{*}

蒋志文

(国防科技大学计算机系 长沙 410073)

摘要 YH-F2是速度快、精度高、仿真能力强的全数字仿真计算机,在仿真方面,YH-F2的性能超过了一些巨型机。YH-F2广泛采用了同步和并行处理技术,这是YH-F2之所以能够高速、高效的重要原因之一。本文从体系结构、同步和广播式总线、处理机间通信、处理机内部、输入输出系统、编译程序等方面介绍了YH-F2采用的一些同步和并行处理技术。

关键词 YH-F2, 体系结构, 总线, 处理机间通信, 同步和并行处理

分类号 TN391.9

Deep-going Research about Synchronous and Parallel Process Technologies Adopted in YH-F2

Jiang Zhiwen

(Department of Computer Science, NUDT, Changsha, 410073)

Abstract YH-F2 is a simulation computer of high-speed, high-accuracy and powerful simulation ability. In simulation field, YH-F2's performance is higher than some supercomputer's. YH-F2 widely adoptes synchronous and parallel process technology, which is one of important reasons why YH-F2 of high speed and high efficiency. This paper introduces synchronous and parallel process technology adopted in YH-F2. The introduction is consists of several parts; architecture, synchronous and broadcast buses, interprocessor communications, processor internal, I/O systems, compiler etc.

Key words YH-F2, Architecture, Bus, Interprocessor communications, Synchronous and parallel process

银河仿真Ⅱ型机YH-F2是我国研制的具有高水平的全数字仿真计算机,它标志着我国研制仿真机进入了世界先进行列。YH-F2的性能非常之高,在仿真方面,YH-F2的性能超过了一些大型机甚至超过了一些巨型机。YH-F2在连续空气动力学仿真应用中优于下

* 国防科工委科技进步一等奖项目
1995年10月20日收稿

列机种：a：优于 CRAY-1S 约4.19倍；b：优于 IBM3033约9.31倍；c：优于 FPS-164 约22.4倍；d：优于 HP-1000约45.8倍。

YH-F2能够高速、高效地运行仿真题目的重要原因之一是 YH-F2广泛采用了同步和并行处理技术。下面介绍 YH-F2采用的一些同步和并行处理技术。

1 异构型多处理机系统

YH-F2是异构型多处理机系统。它包括主接口部件 HIU 和6个处理机。这6个处理机包括通信控制处理机 CCP、算术逻辑处理机 ALP、乘法处理机 MUP、高速存储处理机 HSP、函数存储处理机 FSP 和输入输出处理机 IOP。另外，输入输出处理机 IOP 和许多用于输入和输出的部件构成了功能强大的输入输出系统。YH-F2的体系结构如图1所示。

主接口部件 HIU 是主控机管理 YH-F2的一个接口，主控机通过 HIU 实施仿真程序和数据的加载，控制 YH-F2的启停与运行，获取 YH-F2的实时运行数据，实现主控机和 YH-F2之间的实时数据交互。

通讯控制处理机 CCP 是 YH-F2的总控机。在仿真运算中，它负责首次启动其它处理机运行，负责数据格式转换，负责和 I/O 系统打交道。

算术逻辑处理机 ALP 主要负责浮点加、减法操作，定点加、减法操作和与、或、异或、与非、异或非等各种逻辑操作。

乘法处理机 MUP 主要负责浮点乘法操作。

高速存储处理机 HSP 主要用于存储状态变量、变量、系数和各种运算过程中的中间结果。

函数存储处理机 FSP 主要存放函数数据、表格数据和运行中的实时数据。

I/O 处理机 IOP 控制 I/O 子系统完成输入输出任务。

从上面可以看到，为了高速地完成仿真运算，YH-F2设立了两个运算处理机和两个存储处理机。这样的配置可使乘法和其它算术逻辑操作并行运行，并解决了数据存储器的高速访问和大容量存储的矛盾。YH-F2的各处理机的并行运行提高了 YH-F2的速度。

2 YH-F2依靠同步、广播式总线和处理机间通信指令来实现同步和并行处理

在论述之前，作下面一些约定：

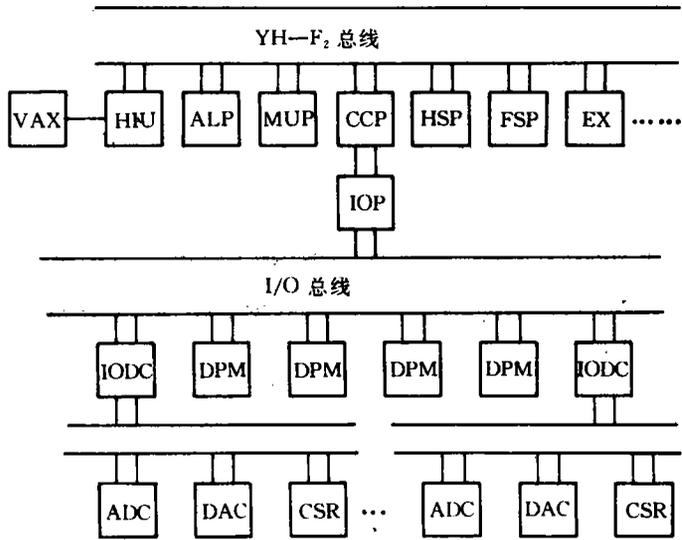


图1 YH-F2的体系结构

约定每个指令周期有4个CY(CY0—3)，每个CY对应一个相位PH，CY、PH的关系如图2。

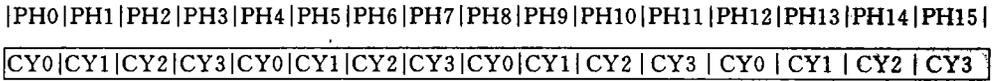


图 2 CY、PH 的对应关系

YH-F2的各处理机之间数据传输是通过同步、广播式总线来实现的，在各处理机的指令中规定了从总线接收或发送到总线的相位。例如：FSP 的指令 RD12规定，从 FSP 的数据存储器读出的数发往数据总线（以下简称 DBUS）的相位为12；ALP 的指令 DF4规定，ALP 接收 DBUS 上的数据的相位为4。并且，一处理机在某一相位发送一数据到总线时，一定有另一处理机在该相位接收该数据。这一点可以用一个简短的程序来说明。该程序涉及两个处理机：ALP 和 FSP，用于比较 FSP 的数据存储器的0号单元的数据 D1和1号单元的数据 D2。程序如下：

```

FSP: 0:  RD12 0 0; LC           //在相位12时将 D1发往 DBUS
ALP: 0:  NOP                   //空操作
FSP: 1:  RD12 0 0; LC           //在相位12时将 D2发往 DBUS
ALP: 1:  NOP
FSP: 2:  NOP
ALP: 2:  DF4                    //在相位4时接收 D1到 ALP 的宏单元的 Y0寄存器
FSP: 3:  NOP
ALP: 3:  CF4; FLSUB X54 A0 R40+DF CF //在相位4时接收 D2到 ALP 的宏单元的 X0寄存器，并将 D1与 D2比较
FSP: 4:  NOP
ALP: 4:  JMPF 100               //不等于转100
    
```

从上面程序可以看出，FSP 在相位12将 D1发往 DBUS（FSP 的指令0）时，ALP 在同一时刻（ALP 的指令2的相位4）接收 D1，FSP 在相位12将 D2发往 DBUS（FSP 的指令1）时，ALP 在同一时刻（ALP 的指令3的相位4）接收 D2。源与目的之间的接收和发送无需任何应答信号，无需任何等待，无任何额外开销。处理机之间由自己的指令自动实现了同步和并行处理。

除 I/O 处理机 IOP 外，各处理机都有自己的机间通信指令，每个处理机都可以通过自己的机间通信指令启停其它处理机、查询其它处理机的状态和改变其它处理机的程序计数器 PC 的值。这样，各处理机依靠自己的机间通信指令，实现自己管理自己，实现处理机间的同步和并行处理，无需操作系统干预。

3 各处理机内部采取了一些特殊措施来实现同步和并行处理

除 I/O 处理机 IOP 外，各处理机的指令字长为64位。它可分为许多段，每一段代表一种指令或操作，多条指令或操作可以复合在一条指令中。如上面的程序中 FSP 的指令0，ALP 的指令3都是复合指令，复合了几条指令或操作在一条指令中。YH-F2采用指令复合技术，使得在

一个指令周期内可以同时执行多条指令或操作,大大地提高了并行执行的程度。

通信控制处理机 CCP 设立了一个双端口存储器。如果将一个指令周期分成两个半周,则双端口存储器在前半周向 YH-F2 开放,后半周向外设开放。这样,使得 I/O 处理和运算可以并行执行。CCP 还设立了等待态标志,以协调仿真机与外部事件的同步。

高速存储处理机 HSP 有前半周期数据存储器读写和后半周期数据存储器读写的指令。这两种指令可以复合执行,使得 HSP 在一个指令周期内可以进行两次数据存储器访问。HSP 中还有延时写指令。在数据未达到时,先已计算出了地址,并存储在延时写地址存储器中;等数据到达时,再完成写操作。在完成写操作之前,允许 HSP 去执行一些新的指令。因此,两个连接的程序段之间的输入和输出就有了较多的重迭,减少了两个程序段的执行时间。

在函数存储处理机 FSP 中将数据存储器分成 4 个体,不同体可以同时访问。不会由于同时访问数据存储器而引起冲突,访问数据存储器的一个单元的平均时间大大减少。在 FSP 中还设立了双读指令,执行一条指令可以读出 2 个数据存储器单元的数据。还设立了同时写 4 个体指令,执行一条指令可同时将数据存入数据存储器的 4 个单元。在 FSP 中还采用了流水线技术用于数据存储器的访问。

I/O 处理机 IOP 设立了成组传输指令,使得多个通道可同时进行数据传输。

4 以 I/O 处理机 IOP 为核心的 I/O 子系统

YH-F2 具有以 I/O 处理机 IOP 为核心的 I/O 子系统。I/O 子系统由 I/O 处理机 IOP 控制,IOP 有一整套 I/O 处理指令,可以提供多达 256 个通道的控制。IOP 和 CCP 相连接,CCP 控制 IOP 的运行。CCP 启动 IOP 运行后,IOP 就可以和 CCP 及其它处理机并行运行,并通过 CCP 的双端口存储器传输 I/O 数据。因此,YH-F2 既可实时地处理 I/O 任务,又不会因处理 I/O 任务而降低 YH-F2 的运算速度。

5 宏库和编译程序精心安排了各处理机指令执行的顺序

YH-F2 有非常大的宏库,包括许多核程序,每个核程序实现运行仿真题目时要用到的基本运算。这些核程序用 YH-F2 的各处理机的指令精心编写,各处理机的指令通过硬配合来执行,并行度非常高。YFSIM 编译程序利用宏库来编译出 YH-F2 上执行的代码。YFSIM 编译程序精心安排了 CCP 中指令执行的顺序,使 YH-F2 在主机发出执行命令后,在 CCP 的控制下各处理机并行执行各自的程序。各处理机之间通过硬配合自动地实现同步和并行处理,无需操作系统的干预。

6 结束语

YH-F2 广泛地采用了同步和并行处理技术。本文仅介绍了 YH-F2 采用的一些同步和并行处理技术,还有一些内容没有涉及到。本文也只给读者在研究 YH-F2 时起一些帮助作用。

参 考 文 献

- 1 金士尧,周岐鸿. 银河仿真 II 型机. 计算机仿真, 1992, (2)

(责任编辑 潘 生)