

## I<sup>2</sup>C 串行通讯的软件实现\*

陈海燕

(国防科技大学计算机系 长沙 410073)

**摘要** 本文就如何用不带 I<sup>2</sup>C 硬件接口的 51 系列单片机通过软件仿真 I<sup>2</sup>C 接口以实现其与外围器件 EEPROM 24C01A 之间的 I<sup>2</sup>C 通讯进行了详细的论述。

**关键词** I<sup>2</sup>C 串行通讯, 主发送器, 主接收器, 从器件

**分类号** TP334.7

## The Implementation of I<sup>2</sup>C Serial Communication by Software

Chen Haiyan

(Department of Computer Science, NUDT, Changsha, 410073)

**Abstract** This paper discusses the implementation of I<sup>2</sup>C serial communication between 51 series microprocessor without I<sup>2</sup>C hardware interface and EEPROM 24C01A by software.

**Key words** I<sup>2</sup>C serial communication, master sending device, master reception device, slave device

在单片机应用产品中,常要求其价格尽可能低,系统结构紧凑,器件间总线结构简单,性能可靠。当系统执行控制操作不需要高速的数据传送时,器件与器件之间的串行通讯总线——I<sup>2</sup>C 总线就是满足这些要求的串行总线结构。它的连接线和连接引脚少,只通过两根线:串行数据线(SDA)和串行时钟线(SCL)就可实现总线上器件与器件之间的串行通讯。比起单片机传统的数据并行扩展方式,采用 I<sup>2</sup>C 串行总线结构占用的口线少得多,可大大缩小系统的体积,便于系统集成化。而带 I<sup>2</sup>C 硬件接口的单片机品种较少,且往往价格较高,不利于单片机系统的产品化。本文将就如何在不带 I<sup>2</sup>C 硬件接口的普通的 51 系统单片机中实现 I<sup>2</sup>C 串行总线扩展进行讨论。

I<sup>2</sup>C 总线中,在数据传送时启动传送、结束发送、产生时钟信号的是主发送器或主接收器(也称主器件);被主器件寻址的器件称为从器件。

I<sup>2</sup>C 总线 SDA 和 SCL 都双向 I/O 线,通过上拉电阻接正电源。总线空闲时两根线为

\* 1996 年 3 月 17 日收稿

高电平，连到总线上的器件的输出级必须是开漏或集电极开路，以具有线与功能。

飞利浦 80C51 系列的很多增强型单片机提供现成的 I<sup>2</sup>C 串行总线硬件接口和时序逻辑，可采用查询或中断方式进行简单的编程，其造价比普通的 51 系列单片机高，普通的 51 系列单片机虽未提供专门的 I<sup>2</sup>C 串行总线接口，但其四个 I/O 口都是内带上拉电阻或通过外接上拉电阻满足 I<sup>2</sup>C 总线要求的双向 I/O 口，可利用软件设计来仿真 I<sup>2</sup>C 总线接口。

## 1 数据的传送

I<sup>2</sup>C 通讯中的数据传送遵循图 1 所示的格式，传送过程中严格定义了开始与结束信号。

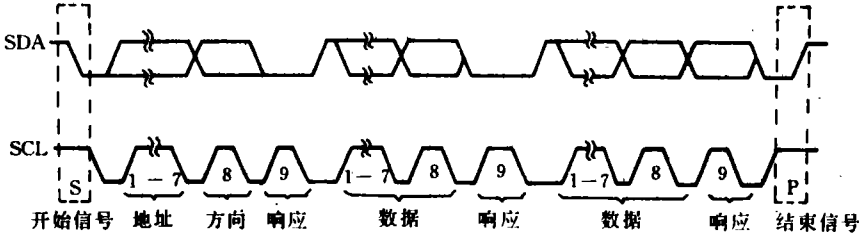


图 1 I<sup>2</sup>C 总线上的数据传送过程

总线空闲时 SCL 和 SDA 均为高电平，当 SCL 为高电平时，SDA 发生高到低的跳变定义为开始信号，而当 SCL 为高电平时 SDA 发生低到高的跳变定义为结束信号。开始和结束信号均由主器件产生。数据传送时，送到 SDA 线上的每个字节必须为 8 位长度。在数据传送中必须确认数据，被寻址的接收器件须在收到每个字节后产生响应。响应位相对于主器件产生的 1 个时钟，在这个时钟内发送器件释放 SDA 线。接收器件必须在该时钟内将 SDA 线拉成低电平，使 SDA 在该时钟的高电平期间为稳定的低电平。在主器件接收的传送中，主器件对最后的一个数据字节不予确认，以向从发送器指出数据传送的结束，从发送器释放 SDA 线，使主器件能产生 1 个结束信号。

在开始信号后送出的第一个字节为控制字，其前 7 位是从器件地址，第 8 位为方向位，0 表示发送，1 表示请求数据读。在主接收方式中，在第一个响应位后，主发送变为主接收器，从接收器变为从发送器，但认可位仍旧由从器件产生。在传送改变方向时，要重复开始信号和送地址，方向位取反。

## 2 51 系列单片机 AT89C51 与 EEPROM24C01A 之间的 I<sup>2</sup>C 通讯

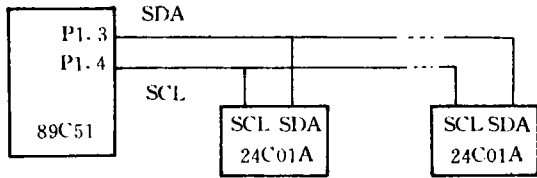
### (1) EEPROM 24C01A 的性能简介

24C01A 是 MICROCHIP 公司生产的 1kBit 的电可擦除可编程存储器，具有一个标准的两根线串行接口总线，与 I<sup>2</sup>C 接口标准兼容。具体特性和管脚排列见[2]。

从主器件 24C01A 的器件地址为 7 位：1010A<sub>2</sub>A<sub>1</sub>A<sub>0</sub>，其中前四位是固定的，A<sub>2</sub>、A<sub>1</sub>、A<sub>0</sub> 为三个地址输入端。A<sub>0</sub> 未用，但须接电源 V<sub>cc</sub> 或地 V<sub>ee</sub>，可编程位 A<sub>2</sub>、A<sub>1</sub> 通过接 V<sub>cc</sub> 或 V<sub>ee</sub> 确定芯片的地址，因此总线上最多能接 4 片 24C01A；24C01A 随时监视着总线以响应主器件对其寻址。

### (2) 原理线路图

引言中我们已谈到普通的 51 系列单片机 P0、P1、P2、P3 口都可用以仿真 I<sup>2</sup>C 串行总线接口，这里我们选用内带 4k ROM 的 51 系列单片机 AT89C51 P1 口的 P1.3 和 P1.4 (P1 口内带上拉电阻)两根口线作为 I<sup>2</sup>C 通讯的数据线和时钟线。见图 2 接线原理图：图中的串行时钟信号 SCL 和数据/地址信号 SDA 按 24C01A 的交流特性，以及 I<sup>2</sup>C 总线的定时要求全部由软件编程实现，编程中要特别注意 SCL 和 SDA 置位的保持时间，在读写操作中 89C51 作为主接收器和主发送器。



### (3) 软件实现

a) 89C51 作为主发送器对 24C01A 进行页写操作

24C01A 具有两种写模式：字节编程模式和页写编程模式。在字节编程模式，主器件 89C51 发出开始信号后，先发送从器件地址写控制字，得到 24C01A 的响应位后，主器件发送 24C01A 内部字地址，24C01A 响应后，主器件发送欲写数据，得到响应后主器件发送结束信号。因为 24C01 具有 2 个字节的页写缓冲区，在页写模式，主器件对 24C01A 一次能写 2 个字节(24C04A 具有 8 个字节的页写缓冲区)，速度比字节模式快。特别注意的是两种模式在结束信号后均需要一定的写入时间即编程周期时间。在字节模式写编程周期时间最大为 1ms，对于页写模式，其编程周期时间为  $N$  ms， $N$  为页写字节数，所以 24C01A 为 2ms。另一个需注意的是在一个页写周期内，不能跨页编程，否则会出错。因此 89C51 送给 24C01A 的初始字地址应是该器件某页的起始地址。程序流程图如图 3。

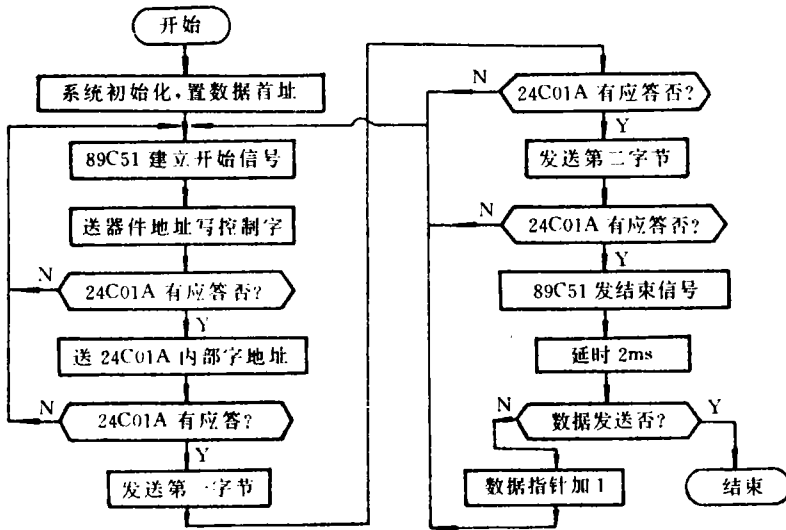


图 3 89C51 页写 24C01A 程序流程图

b) 89C51 读 24C01A

在读模式下，主器件 89C51 首先作一次写操作，即主接收器产生开始信号后发送从器件 24C01A 的地址写控制字和从器件的内部字地址，从器件 24C01A 产生响应位后，从主器件发送的其内部字地址处向 SDA 线上送数，得到主器件的响应，其内部地址指针加 1，发送下一数据字节，直到主器件发出结束信号则停止发送，程序框图如图 4。

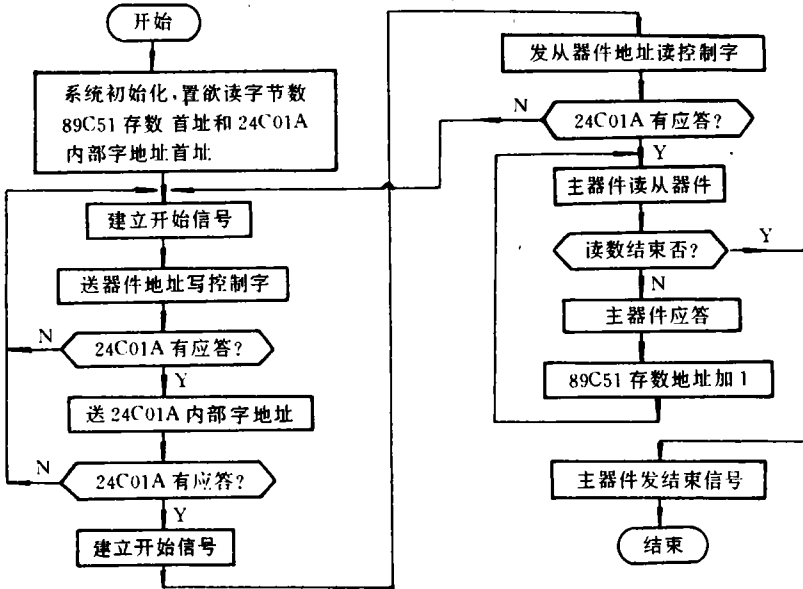


图 4 89C51 读 24C01A 程序流程图

#### (4) 传送速度

连到 I<sup>2</sup>C 总线上所有器件其数据传送频率上限高达 100kHz。本系统采用 11.0592MHz 的晶振，受 24C01A 写周期时间的限制，数据写速度为 6~8 千波特，数据读速度快得多。

### 3 结论

用软件仿真 I<sup>2</sup>C 串行总线接口，可实现不带 I<sup>2</sup>C 硬件接口的普通 51 系列单片机与具有 I<sup>2</sup>C 接口的存储器件之间的串行通讯，弥补了片内资源的不足；而且带 I<sup>2</sup>C 总线接口的存储器 24C01A/02A/04A 等是电可擦除的可编程存储器，其数据保存时间长，掉电情况下数据不会丢失，因此它比 51 系列单片机传统的外部数据存储器并行扩展方式在性能、结构等方面有一定优势，在不需高速数据传送的系统中具有很好的应用前景。

### 参考文献

- 1 张友德编. 飞利浦 80C51 系列单片机原理与应用技术手册, 北京: 北京航空航天大学出版社, 1992, 8
- 2 Microchip data book, Microchip technology Inc., 1994, 5-1~5-12

(责任编辑 张静)