

文章编号: 1001-2486 (2000) 03-0114-04

边界扫描测试仪软件系统开发*

游方, 钱彦岭, 胡政

(国防科技大学机电工程及自动化学院, 湖南长沙 410073)

摘要: 边界扫描是一种正在被人们普遍接受的可测试性设计技术, 在电子设备测试和故障诊断中发挥着越来越重要的作用。本文介绍了开发的边界扫描测试仪样机的工作原理, 并着重论述了其软件开发的几个重要问题。

关键词: 边界扫描测试; 可测试性设计技术; 故障诊断

中图分类号: TH7 **文献标识码:** B

Development of Boundary-scan Tester Software System

YOU Fang

(College of Mechatronics Engineering and Automation, National Univ. of Defense Technology, Changsha 410073, China)

Abstract: Boundary-scan technology is being accepted by most engineers as a design-for-Testability technique and plays an important role in the test and fault diagnosis of electrical devices. In this paper, a boundary-scan prototype tester is introduced. Some problems in developing its software system are emphasized.

Key words: boundary scan testing; design-for-testability; fault diagnosis

随着 VLSI(超大规模集成电路)、SMD(表面安装器件)、MCM(多芯片组件)、MPCB(多层印制板)的出现和广泛应用, 电路板的测试问题引起了人们越来越多的关注。首先, 这些器件的使用导致了电路板安装密度增大, 器件管脚间距减小, 可达的测试点越来越少, 采用传统的电路板测试技术, 在探头设计等方面面临着巨大的困难, 测试代价高昂, 有时甚至超过电路板本身的设计和生代价^[1,2]。其次, 这些器件的时钟和传输速率剧增, 数模混合集成程度提高, 电路板板上总线、功能和半导体工艺各异, 使测试困难进一步加大, 对某些器件, 传统的逻辑测试根本不能满足要求。为解决这些困难, 20 世纪 80 年代中期以来一直致力于开发新的测试技术, 逐渐形成了一种全新的观点, 即测试和设计是一体的, 必须进行可测试性设计, 将器件的可测试性直接设计到硅片中, 才能从根本上解决测试问题, 降低测试费用。

边界扫描技术利用内嵌于芯片输入输出脚和系统内核单元之间的 BSC(边界扫描单元)来对器件及其外围电路进行控制和观测, 获得了很大的成功, 并于 1990 年形成了 IEEE1149.1 工业标准, 同年, 提出了边界扫描描述标准语言 BSDL(Boundary Scan Description Language)。在该标准和语言的支撑下, 世界一些著名的半导体生产厂家都开发出了很多相应的应用集成芯片, 使得采用边界扫描器件组装的电路板越来越普遍, 边界扫描测试也越来越受到人们的重视。

边界扫描测试仪是按照边界扫描标准开发的, 支持 BSDL 语言, 对边界扫描测试进行控制的仪器, 它提供了应用边界扫描方法对被测设备进行测试的必备环境。国际上一些公司均推出了各自的支持边界扫描的测试设备, 可以对被测设备的边界扫描机制进行校验, 并对被测设备的静态故障(主要是导通故障)进行测试, 测试结果以逻辑真值表的形式提供, 不具备对被测设备进行故障诊断定位的能力, 并且其测试软件以英文 DOS 为平台, 操作较为不便, 不适宜在国内使用。国内从 90 年代中期开始逐渐研究边界扫描技术, 取得了一定的成果, 但是由于缺乏测试平台的支持, 利用边界扫描测试机制进行电路测试和诊断的实例还较为少见。

* 收稿日期: 1999-10-7

基金项目: 国家部委资助项目

作者简介: 游方(1972)男, 硕士生。

1 边界扫描测试仪样机的工作原理

测试仪样机采用主/从式的结构,由主控计算机(以下简称主机)和边界扫描测试控制子机(以下简称子机)组成。其中,主机采用普通的 Pentium 级 PC 机;子机以高可靠性的 PC/104 嵌入式 CPU 模块为基础,通过扩展通讯模块、电子盘和边界扫描总线驱动模块实现,主机和子机通过网络接口,按照 Net-BIOS 协议以点对点的通讯方式实现数据交换。采用这种结构,主机功能面向电路板测试诊断等任务,完成测试代码生成、测试向量装载、测试响应分析和故障诊断,不必对边界扫描总线和其它的硬件设备进行操作,这样可以充分发挥 PC 机便于进行数据分析和管理的优势,提供智能化的测试和诊断手段。同时,对主机软件进行测试生成和故障诊断的升级不会对实际测试流程造成影响,从而使系统具有很好的灵活性。子机从主机获取测试代码和控制指令,驱动 IEEE1149.1 边界扫描测试总线,将测试矢量加载到对被测试单元上,进行测试,测试完毕后,将测试响应数据返回主机。在测试过程中,子机只承担驱动测试总线执行测试的任务,可以保持持续、高速的测试。对长链复杂测试对象,测试数据庞大,为保证测试的持续性,提高测试速度,以内嵌微机的内存作为边界扫描总线的 MBP(Memory Behind the Pin),存储正在加载的矢量数据。电子盘存储内嵌微机的操作系统和一些关键的测试数据,电子盘的使用,可以使子机作为独立的仪器使用。

2 测试仪软件系统设计

基于上述工作原理,测试仪软件系统主要由测试生成、测试向量加载及测试响应分析和故障诊断等模块构成,是整个系统的核心。整套软件工作于中文 Windows95 操作系统下,为全中文用户界面。采用面向对象的可视化编程工具 Delphi 作为开发工具,使用了面向对象编程的相关技术,其优点是软件易于修改和维护,可减少用户界面开发的时间而专注于程序设计,并充分利用事件驱动技术保证系统能够快速执行测试并即时对故障作出诊断。在软件开发过程中严格按照软件工程的规范执行,程序结构清晰,运行可靠。

2.1 测试生成

测试生成利用电路板的设计描述文件(如电子数据交换格式文件 EDIF、BSDL)获取被测对象的边界扫描链路及网络连接信息,依据一定的测试生成算法,生成边界扫描测试的向量集。根据测试要求,测试生成模块生成完整性测试、互连测试和功能测试三种类型的测试代码。

测试生成时,首先输入芯片的边界扫描描述文件、电路板网络表文件和扫描器件连接描述文件(均为文本文件)。边界扫描描述文件由 IEEE1149.1-b 标准定义,一般应由芯片制造厂家提供,虽然其完整的描述包括很多内容^[3],但对于一般测试而言,主要需了解芯片的边界扫描单元、管脚对应关系、边界扫描寄存器描述和扫描指令代码。电路板网络表文件描述板上各器件之间的互连关系,每个网络连接均由器件号与线路号加以描述,其格式在电子数据交换格式(EDIF)文件中有准确的规定。扫描器件连接描述文件描述边界扫描链路的顺序和内容,从链路的 TDO 端上溯到 TDI 端,链路中每个器件需给出其在电路板上的名称、BSDL 文件等,由于器件连接描述没有标准定义,故在程序中由手工在测试前编辑产生。各种输入文件通过编译解析,产生测试对象的通用数据描述文件,并以此为基础产生指定测试的测试代码。

测试生成模块生成的第一类代码是完整性测试,即电路板的边界扫描链路自检测试文件,用以确认边界扫描链路的连接及工作状态是否正常。包含以下内容^[1,4]:

- (1) 确定板上的边界扫描芯片是否正确连接,检测由于相似器件的误装配引起的故障。
- (2) 确定 TCK 信号是否正常,即是否发生呆滞故障或桥接故障。
- (3) 确定 TMS 信号是否正常。
- (4) 确定 TDI 信号和 TDO 信号是否正常。
- (5) 若有可选的 TRST* 信号,确定是否正常连接。

当 TCK 发生呆滞型故障时, BST 将不发生任何作用;当其发生桥接故障时,如果其它信号有较强的

驱动能力, TCK 信号将被迫改变电平, TAP 因此不能产生正常的状态变迁, 如果 TCK 信号有较强的驱动能力时, 只能通过功能测试来发现故障。当 TMS 发生呆滞故障时, 边界扫描测试正常测试停止, TAP 处于 TEST/IDLE、SHIFT-IR 或 SHIFT-DR 状态, 当 TMS 桥接于一“强”信号时, TAP 工作状态不正常, 当 TMS 桥接于一“弱”信号时, 也只能通过功能测试来发现故障。当 TDI 信号、TDO 信号故障和 TRST* 故障时都会引起边界扫描链的功能异常, 根据上述分析, 完整性测试应按下述策略生成: 首先加载某一指令, 然后读取指令的捕获值并与预期值相比较, 可以检查出电路板上各 IC 之间 TCK、TMS、TDI 和 TDO 的连接是否正确, 在指令寄存器移位时可装入下一步的测试指令, 以减少测试时间; 第二步装入标准定义的器件标志代码指令 (IDCODE), 可以检查出芯片的安装错误, 根据 IEEE1149.1 标准, 如果集成电路 IC 未实现 IDCODE, 则从旁路寄存器移出“0”; 第三步加载指定的测试向量, 进行数据寄存器移位, 检查测试仪标准串行总线与测试电路板的连接是否正确。

互连测试用来检查电路板上各个网络连接是否正常, 是否存在固定逻辑故障、开路故障、短路故障等, 它是边界扫描测试仪所完成的主要功能。互连测试生成比较复杂, 要解决测试矢量集的诊断效率和精度等问题, 减少误判 (Aliasing) 或混淆 (Confounding) 错误^[5]的发生。在项目的早期研究中, 我们研究了几类测试生成算法, 其中主要有测试矩阵压缩算法、近邻独立算法和自适应算法等^[5], 在边界扫描测试仪的开发中, 我们以这些算法为基础, 结合测试过程的自动控制要求, 开发出了相应的测试生成程序, 程序首先加载外部测试指令 (EXTEST) 到指令寄存器, 然后按照测试生成算法, 根据网络表产生并行测试向量, 将其串行化, 映射到扫描链路, 转换为可执行的测试向量。

功能测试的自动生成大体与互连测试类同, 需要指定类似于网络表的节点存取表, 只是测试生成算法会有不同。在这部分程序的设计中, 充分发挥面向对象技术继承性和多态性的优点, 简化了程序代码。

2.2 测试向量加载

测试向量加载模块的作用是把主机产生的测试数据加载到测试子机, 控制子机进行测试, 并把测试数据读回到主机。为保证数据的可靠通讯, 系统采用 NetBIOS 协议进行传输, 取得了很好的效果。

NetBIOS 是 IBM 首先开发出的用于局域网传输的协议, 是计算机网络通讯设备同应用程序进行通讯的接口, 在 ISO 的 OSI 七层模式中处于表示层和会话层之间, 在 DOS 操作系统和 Windows 操作系统下, 通过 NetBIOS 功能调用, 即可进行通讯。实际上, 在 Windows 95 32 位操作系统下, 系统提供的是 NetBIOS 的扩展版本 NetBEUI 3.1^[6], 为保证通讯的正常进行, 系统子机和主机应保持一致。

在程序实现的过程中, 测试向量加载模块分为两个子模块。一个子模块面向协议, 在发送 (OnSendData) 和接收 (OnReceiveData) 数据的事件中进行数据收发的工作, 整个过程采用控件技术将其封装在一个叫作 TNetBIOS 的控件内, 控件的各事件处理程序采用多线程技术封装在各自独立的线程内。采用这些技术, 主程序只需处理从测试生成和故障诊断模块接口中获取的数据, 减少了数据通讯调度的复杂程度, 在处理通讯的相关工作时, 不影响处理其它任务; 另一个子模块为测试生成和故障诊断模块提供接口, 将数据格式进行转换, 为此, 定义了子机和主机数据交换文件格式。测试数据由主机下载到子机时, 主机把测试命令和测试向量数据进行封装, 由 TNetBIOS 控件进行发送并给出发送错误代码; 当测试响应数据由子机上载到主机时, 由子机按照交换文件格式进行封装并发送, 主机接受完毕, TNetBIOS 控件向主程序发送数据接收完毕的事件, 主机解开数据封装, 取出测试数据进行下一步的分析。

2.3 测试响应分析

测试响应分析最终确定电路板故障的类型与位置。诊断时, 系统将读取的 (失效) 响应向量与测试向量相比较, 无须人工参与即可将故障定位。当采用的某种测试生成算法还不能完全消除混淆现象时, 系统引入自适应诊断策略, 即将测试分为初级测试和次级测试两个步骤, 根据初级测试获得的测试响应, 决定是否进行次级测试。这种诊断策略由于进行了完备诊断, 测试程序复杂, 测试时间长, 所以可能不能满足快速测试的要求。

3 实例分析

为了对软件系统进行评估, 以一块目标电路板 (附图) 为实验对象进行了测试。该电路板由 D1 和

D2、D3 和 D5 分别构成了 2 条扫描链; D4 为一逻辑已知的 GAL, 用来构成一逻辑簇, 其周围的边界扫描芯片 D3、D5 分别与其输入和输出端相连, 构成了簇测试电路; D2 用于功能测试, 与 D2 相连的 LED 可以直观地观察到 D2 的测试结果。F1、F2、F3、F4、F5 为故障设置开关, 分别用来模拟扫描链完好性故障、固定逻辑故障、桥接故障和开路故障。

(1) 完整性测试结果

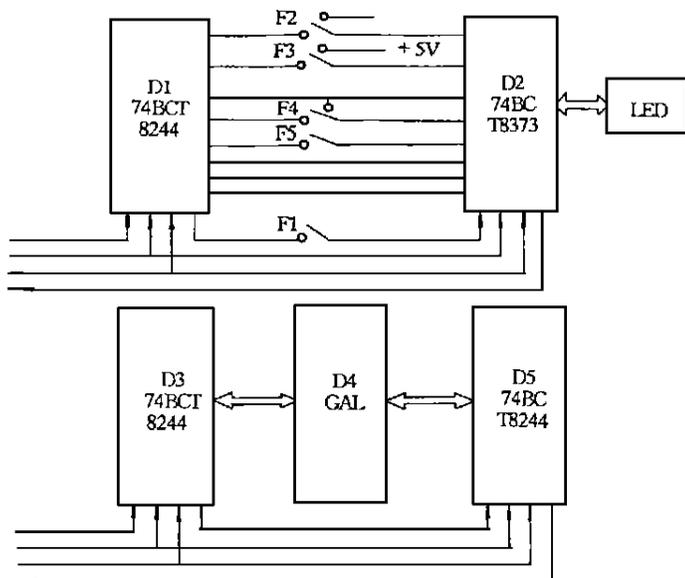
在测试时将 F1 任意地断开或连接, 测试软件均能正确判断扫描链路是否完好。

(2) 互连测试结果

该实验电路共有 $2^4 - 1 = 15$ 种可能的故障组合, 在测试时对它们均进行了测试。测试结果表明故障覆盖率达到了 100%, 故障定位准确。多次重复测试, 也均能得到正确的结果。

(3) 功能测试结果

由于 D2 不支持“INTEST”指令, 所以在测试时加载外部指定的测试向量集, 得到响应向量后与预期值进行比较。测试结果无误。



附图 实验对象电路图

Fig. Test circuit

4 结论与展望

目前所开发的样机已能较好对电路板进行有效的测试, 测试结果准确、可靠。随着边界扫描测试的思想日渐人心, 边界扫描测试仪必将在电子设备的维护和故障诊断中发挥更大的作用。在下一步的开发中将主要在以下几个方面进行工作: 在软件中加入边界扫描描述文件的数据完整性检查, 以防止错误数据损坏被测对象; 开发更复杂的实验对象, 全面考验软件系统的性能; 进一步优化测试代码, 使其能够快速测试大规模复杂对象; 支持 IEEE1149.4 混合信号测试总线, 能够对混合机制电路板进行测试; 对边界扫描测试技术应用于系统级测试的关键技术进行研究, 并在测试仪上进行验证。

参考文献:

- [1] 陈光禹, 潘中良. 可测试性设计技术[M]. 北京: 电子工业出版社, 1997.
- [2] 刘冠军等. 基于边界扫描的板级机内测试方案及实现策略[J]. 航空电子技术, 1999
- [3] Supplement to IEEE1149.1 Std 1149.1-1990, IEEE Standard Test Access Port and Boundary-Scan Architecture[S], IEEE Std 1149.1b-1994
- [4] 臧春华. 印制板边界扫描接口线的测试[J]. 数据采集与处理, 1998, 1
- [5] 胡政. 边界扫描测试理论与测试方法研究[D]. 国防科技大学博士论文, 1998.
- [6] 杨强. 32位 Windows 环境下局域网通信的 NetBIOS 编程技术[J]. 电脑编程与维护, 1997, 2.