

文章编号: 1004-2486 (2000) 05-0055-05

## 多制式调制模块的原理与设计\*

辛勤<sup>1</sup>, 龚享铤<sup>1</sup>, 周良柱<sup>1</sup>, 李丽<sup>2</sup>

(1 国防科技大学电子科学与工程学院, 湖南长沙 410073; 2 国防科技大学航天与材料工程学院)

**摘要:** 分析了多制式调制的原理, 提出并实现了一种基于 PCI 总线的多制式调制模块的设计方案。它采用正交调制与数字上变频方法, 可以生成多种中频调制信号。它的另一个特点是将基带处理单元用 PCI 总线隔离开来, 可以结合通用计算机或商用 DSP 处理模块, 构成一结构灵活而又具有实时处理能力的多制式调制系统。

**关键词:** 正交调制; 数字上变频; PCI 总线; 可编程逻辑器件

**中图分类号:** TN911.3 **文献标识码:** A

## The Design of the Multi- Mode Modulation Module

XIN Qin<sup>1</sup>, GONG Xiang-yi<sup>1</sup>, ZHOU Liang-zhu<sup>1</sup>, LI Li<sup>2</sup>

(1 College of Electronic Science and Engineering, National Univ. of Defense Technology, Changsha 410073, China)

(2 College of Aerospace and Material Engineering, National Univ. of Defense Technology, Changsha 410073, China)

**Abstract:** The design method of a multi-mode modulation module based on PCI bus is presented and realized. Its foundation on which many types of middle-frequency modulated signal are produced is the theory of orthogonal modulation and digital up-converting. Another abstractive feature is that it connects the base band processing unit with PCI bus so that a flexible and powerful multi-mode modulator can be made by combined this module with the general computer or commercial DSP board.

**Key words:** orthogonal modulation, digital up-converting, PCI bus, programmable logic device

随着通信技术的发展, 新的通信标准和设施层出不穷。它们既满足了人们的沟通需求, 同时也因各通信体制之间的不兼容性而限制了信息传递的灵活性, 这在军事通信中尤为明显。因此, 研究能跨平台跨体制的多功能多模式通信系统具有十分重要的意义。

在单一制式的调制解调器中, 信号的数模转换一般在基带完成, 而发送滤波器和接收滤波器均为模拟滤波器, 进行频谱搬移的混频器由模拟乘法器或 DDS 实现。这种结构的最大好处在于中频处理简单, 但也有许多弱点: 体积大, 调试不便, 难以保证 I、Q 两支路的滤波器传输特性和混频器幅相特性一致, 等等。此外, 固定的模拟发送滤波器和接收滤波器不能匹配不同带宽和波形的基带信号。显然, 这种传统的结构不适于多制式调制系统。

作者设计的多制式调制模块可以接收多种基带信号, 并可由用户选择调制方式、设置发送滤波器系数以及输出频率, 并最终生成中频为 10~20 MHz 的多种调制信号 (如 AM、FM、M<sub>PSK</sub>、M<sub>ASK</sub>、QAM 等)。模块的另一个特点是它本身没有基带处理单元, 而是通过 PCI 总线接收基带数据, 因而可以根据处理需求与应用场合, 结合通用计算机或商用 DSP 处理模块, 构成一个结构灵活的能实时处理的多制式调制系统。

## 1 系统设计原理

多制式调制模块本身并不合成基带波形, 它的核心任务在于如何接收尽可能多的不同体制的基带信号, 并能按需要生成不同的中频调制信号。因此, 系统采取的结构应具有较为统一的形式和灵活的可编程性, 且控制不可过于复杂。

## 1.1 正交调制

大多数调制信号都可以用下式表示<sup>[1]</sup>:

\* 收稿日期: 2000-04-01

作者简介: 辛勤 (1973), 男, 博士生。

$$y(t) = \operatorname{Re}\{X(t) e^{j(2\pi f_c t + \theta)}\} \\ = X_1(t) \cos(2\pi f_c t + \theta) - X_2(t) \sin(2\pi f_c t + \theta) \quad (1)$$

其中, 复信号  $X(t) = X_1(t) + jX_2(t)$ ,  $X_1(t)$  和  $X_2(t)$  是带宽为  $B$  的低通信号,  $f \gg B$ .  $X_1(t)$  和  $X_2(t)$  可以是两个独立的信号, 也可以唯一地与一个共同的信号  $X(t)$  相关。例如, 对于模拟调制信号,  $X_1(t)$  和  $X_2(t)$  可以有如表 1 所示组合。

表 1 模拟调制的正交表示 (载波相位偏移  $\theta=0$ )

Tab. 1 Orthogonal descriptions of analog modulation (carrier phase offset  $\theta=0$ )

调制方案	$X_1(t)$	$X_2(t)$	备注
调幅 (AM)	$a [1 + K_a X(t)]$	0	$K_a$ 为调制指数
正交调幅	$X_1(t)$	$X_2(t)$	
单边带 (SSB)	$X(t)$	$X(t)$ 的希尔伯特变换	
调频 (FM)	$\cos[K_f \int X(a) da]$	$\sin[K_f \int X(a) da]$	$K_f$ 为调制灵敏度

对于数字调制方式,  $X_1(t)$  和  $X_2(t)$  是两个不同的脉冲波形:

$$\begin{cases} X_1(t) = \sum_k A_k P_1(t - kT_1 - D_1) \\ X_2(t) = \sum_k A_k P_2(t - kT_2 - D_2) \end{cases} \quad (2)$$

其中,  $P_1(t)$  和  $P_2(t)$  是能量有限脉冲,  $A_k$  和  $B_k$  分别是具有符号速率  $1/T_1$  和  $1/T_2$  的随机离散变量,  $D_1$  和  $D_2$  是相应的时延。例如, 对于几种典型的数字调制方式,  $X_1(t)$  和  $X_2(t)$  的组合如表 2 所示。

表 2 几种数字调制方式的定义

Tab. 2 Definition of several digital modulation modes

调制方式	$(A_k, B_k)$	$P_1(t), P_2(t)$
调幅 (M-ASK)	$A_k = \pm nd, n = 1, 2, \dots, M/2$ $B_k = 0$	$P_1(t) = 0, 0 \leq t \leq T$ $P_2(t) = 0$
调相 (M-PSK)	$A_k + B_k = e^{j\phi_k}$ $\phi_k = 2\pi n/M, n = 0, 1, \dots, M-1$	$P_1(t) = 0, 0 \leq t \leq T$ $P_2(t) = P_1(t)$
正交调幅 (M-QAM)	$(A_k, B_k) \in (\pm 1, \pm 3, \dots, \pm \sqrt{M})$ $-1$	$P_1(t), P_2(t)$ 与 M-PSK 一样
最小频移键控 (MSK)	$(A_k, B_k) = (\pm 1, \pm 1)$ 或 $\phi = \pi/4, 3\pi/4, 5\pi/4, 7\pi/4$	$P_1(t), P_2(t)$ 与 M-PSK 一样

由此可见, (1) 式阐述的正交调制方式可以描述大多数模拟及数字调制信号。进一步分析可以发现, (1) 式描述的调制信号可以分为两类: 幅度调制信号 (如 AM、SSB、M-PSK、M-ASK、M-QAM 等) 和相位调制信号 (如 FM 和 MSK 信号)。幅度调制信号的基带波形可以通过计算或查表获得<sup>[2]</sup>, 而相位调制信号的基带波形尽管理论上也可以通过计算求得, 但计算复杂度与运算量都很大。因此在方案设计与器件选择时必须考虑相位调制信号的特殊性。

## 1. 2 数字上变频

由于多制式调制模块要接收不同的基带波形, 这决定了它的发送滤波器和振荡器输出频率可以编程设定, 而信号的数/模转换在中频进行。这就要采用数字上变频技术, 其基本原理如图 1 所示。

一般而言, 数字上变频模块主要包括发送滤波器、插值滤波器和数控振荡器 (NCO)。发送滤波器对基带信号进行匹配滤波; 插值滤波器一般由多相 FIR 滤波器组构成<sup>[3]</sup>, 对低速率的基带信号进行插值并滤除镜像频谱, 实现信号的速率转换; 数控振荡器产生高精度的载频信号, 与插值后的基带信号进行混频。数字上变频模块输出的数字中频信号再经高速 D/A 转换, 生成模拟中频调制信号。由于发送滤波和混频都采用数字处理, 不仅有更高的运算精度, 能够保证 I、Q 通路的幅相一致性, 还

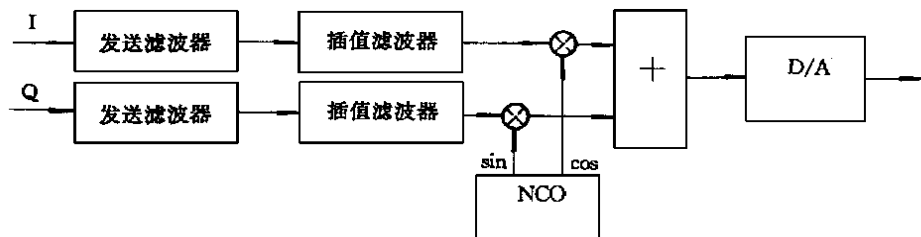


图 1 数字上变频方案示意图

Fig. 1 Diagram of digital up-converting

具有良好的可编程性。用户可以在一定的范围内设置滤波器系数、阶数，还可以设置数控振荡器的输出频率，由此满足不同的基带波形和中频频率的需求。

数字上变频的缺点在于其巨大的运算量。为此，常采用 FPGA、专用芯片来完成上变频工作，或者采用超高速 DSP 芯片，利用软件编程来实现。

## 2 系统结构

多制式调制模块的结构如图 2 所示。

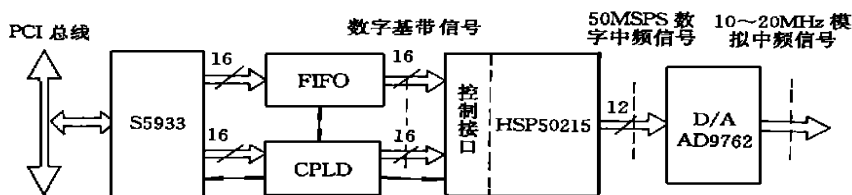


图 2 多制式调制模块结构框图

Fig. 2 Diagram of multi-mode modulation module

在设计多制式调制模块时没有采用 DSP 芯片来作为基带处理单元，而是将其做成 PCI 插卡形式。这主要基于两方面的考虑：一则 PCI 总线具有很高的传输速率并被广泛运用，因此可以根据基带处理需求来选择处理模块；二则当前通用计算机发展迅速，如基于奔腾 ④ 的通用计算机的综合处理性能接近甚至超过第三代的 DSP 处理芯片（如 TI 公司的 TMS320C50 系列）<sup>[7]</sup>，因而有可能建立基于通用计算机平台的结构与功能更为灵活的“虚拟无线电”<sup>[8]</sup>系统。

多制式调制模块主要包括总线控制器 S5933、外部 FIFO、全局控制器 CPLD、数字上变频器件 HSP50215 和高速 D/A 器件 AD9762 等单元。基带信号由 PCI 总线输入，经 FIFO 缓存后送入数字上变频器件 HSP50215。HSP50215 是多制式调制模块的核心，具有类似于图 1 的结构，对基带信号进行插值（输出速率为 50MSPS）和调制（中频为 10~20MHz），并输出数字中频信号。高速 D/A 器件将数字信号转化为模拟中频信号。整个模块的控制由一片 CPLD 器件（Altera 公司的 EPM7192S）承担，它将系统缓存控制和 HSP50215 内部寄存器写控制集于一身，既缩短了开发周期，又提高了系统可靠性。

## 3 主要模块分析

### 3.1 总线控制器 S5933

S5933 是具有 DMA 主控的 PCI 总线控制器，它提供了操作简单而又功能强大的开发接口，用户不用理会 PCI 总线规范中的繁琐要求，只需针对它进行 PCI 扩展板的开发。S5933 具有 PCI 接口和 Add-on 接口，PCI 接口直接与 PCI 总线相连，Add-on 接口则面向扩展逻辑，这也是用户唯一需要关注的地方。

S5933 提供三种数据传输方式：信箱方式、FIFO 方式和 PASS-THRU 方式。信箱方式用于在主机

与 Add-on 接口的扩展逻辑之间传递简单命令; PASS-THRU 方式使主机以内存映射方式来访问 Add-on 接口的存储空间; FIFO 方式实现 PCI 总线上的 DMA 传输。在此, 我们采用与文献 [4] 中几乎相同的方法, 利用 PASS-THRU 方式实现对 PCI 扩展板上控制寄存器的写操作, 利用 FIFO 方式将外部 FIFO 与 S5933 的内部 FIFO 级联起来, 实现基带数据在主机内存与外部 FIFO 之间的 DMA 传输。

### 3.2 可编程数字上变频器件 HSP50215

具有双通道数字上变频功能的器件很多, 我们经过反复比较后采用 HSP50215 作为处理核心。它不仅有良好的可编程性, 更主要是由于它包含一个 FM 调制器, 可以直接生成调相的基带信号, 使得相位调制信号的产生变得非常简单。

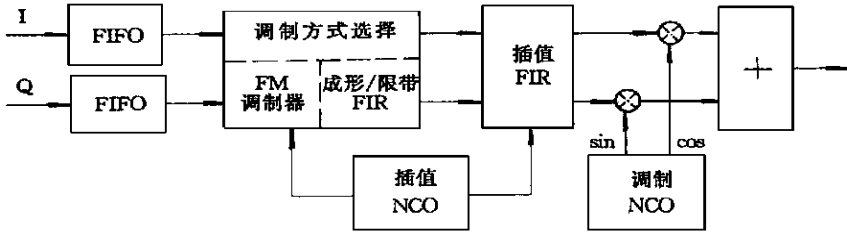


图 3 HSP50215 结构简图

Fig. 3 Diagram of HSP50215 architecture

HSP50215 的内部主要功能模块如图 3 所示。其中调制方式选择模块由 FM 调制器、成形/限带 FIR 滤波器及多路开关组成, 根据参数设置, 可以形成适于幅度调制、模拟 FM 调制和 GMSK 调制等调制方式的三种不同结构<sup>[6]</sup>。

插值数控振荡器 (NCO) 与一般的数字直接频率合成器 (DDS) 的 NCO 结构相同, 但没有生成三角函数波形的查找表。它决定了成形/限带 FIR 滤波器及插值 FIR 滤波器的相位, 还决定了内部 FIFO 至成形/限带 FIR 滤波器的速率, 因此用户可以通过设置插值 NCO 的输出频率来确定基带信号的输入速率。插值 FIR 滤波器对基带信号进行插值、滤波, 使信号速率达到 HSP50215 的输出速率。调制 NCO 则生成载波信号, 并与插值后的信号进行混频。

HSP50215 内部具有 1K 字的控制寄存器, 用以设置各种参数, 包括输入速率、调制频率及 FIR 滤波器系数等。这些寄存器可以通过控制接口的地址、数据和读写信号进行异步访问。HSP50215 没有专门用于基带数据输入的总线, 而是通过偏移地址为 0、1 的两个控制寄存器, 将 I、Q 通道的数据写入, 其访问方式、总线都与其它寄存器的操作一致。

### 3.3 全局控制器 CPLD

整个模块的所有控制逻辑由一片 CPLD 器件承担, 其控制对象包括 S5933 的 Add-on 接口、外部 FIFO 和 HSP50215 的控制接口, 主要完成以下任务: 设置 HSP50215 内部寄存器 (不包括 I、Q 通道寄存器的写操作); 实现基带数据在主机内存与 HSP50215 输入通道之间的传输。由于调制过程不存在类似于锁相环的反馈结构, 这意味着一旦启动基带数据传输后不需要再更改 HSP50215 控制参数, 因此写 HSP50215 控制字与基带数据传输是两个相互独立的控制逻辑, 这使得设计过程比较清晰。

参数设置的控制逻辑如图 4 所示。它产生与 S5933 PASS-THRU 通道的握手信号, 将数据、地址信息读入并锁存, 接着产生 HSP50215 控制接口的地址、数据及写信号, 将控制字写入 HSP50215。有关 S5933 的 PASS-THRU 传输原理与接口设计在文献 [4] 中已做了详细阐述, 我们采取了与之完全一致的控制方法, 利用 VHDL 语言描述并仿真、编译生成了 PASS-THRU 通道的控制逻辑。在这只须认为 16 位的地址与数据信息已被锁存。

由于 FM、AM 等调制信号没有 Q 通道数据, 而数字调制方式一般具有两个通道的数据, 因此在 CPLD 内部设有一个 1 比特宽的输入方式寄存器, 用于控制每次数据输入时产生的写脉冲个数。为方

便译码, 将自定义的输入方式寄存器和 HSP50215 内部寄存器映射到主机 2K 字长的内存中, 其中低 1K 字为 HSP50215 内部寄存器, 高 1K 字为输入方式寄存器。因此译码器只需对地址 A10 译码, 若为低, 则打开 I/O 缓冲, 启动负脉冲发生器 1 以产生写脉冲, 将参数写入 HSP50215。若 A10 为高, 则表示访问输入方式寄存器, 此时将代表输入方式的数据 D0 锁存, 用以在输入基带数据时控制负脉冲发生器 2 产生的写脉冲个数。

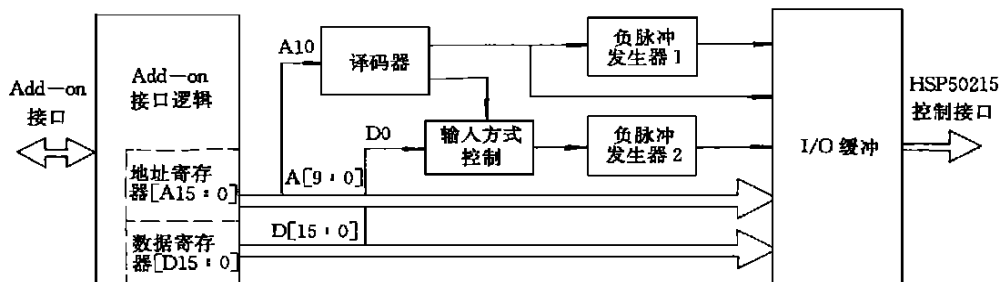


图 4 参数设置的控制逻辑

Fig. 4 Control logic of writing inner registers

基带数据在主机内存与 HSP50215 输入通道之间的传输包括两个方面: 数据在主机内存与外部 FIFO 之间的 DMA 传输, 以及数据在外部 FIFO 与 HSP50215 输入通道之间的传输。有关 S5933 FIFO 方式传输的原理、设计与状态转移图在文献 [4]、[5] 中已做了详细阐述, 我们采用相似的方法来实现数据在主机内存与外部 FIFO 之间的 DMA 传输。为了从外部 FIFO 读出数据并写入 HSP50215, 负脉冲发生器 2 在 HSP50215 输入使能信号和输入方式控制寄存器的共同控制下, 每次产生一个 (只有 I 通道数据) 或两个 (双通道) 负脉冲, 并配合 HSP50215 地址信号, 将数据读出 FIFO 并写入 HSP50215。

## 4 结束语

多制式调制模块不仅可以循环输入已制作好的基带波形, 从而成为一个多用途的信号源, 还可以结合高速处理模块, 组成具有实时处理能力和一定实用价值的多制式调制系统。

## 参考文献:

- [1] 李仲令等. 现代通信系统仿真与应用 [M]. 1997.
- [2] 沈兰荪等. 调制解调的数字实现 [J]. 电信科学, 1993, 9 (6): 27-31
- [3] Crochiere R E, Rabiner L R, Multirate digital signal processing [M]. Englewood Cliffs, N J: Prentice Hall, 1983
- [4] 辛勤, 周良柱. 基于 PCI 总线的数字下变频模块设计 [J]. 数据采集与处理, 2000 (3).
- [5] 班荣峰. 利用 PCI 总线实现多路高速采集数据的传输和存储 [M]. 电子计算机外部设备, 1999.
- [6] HSP50215 Digital UpConverter [EB]. See <http://www.intersil.com> File Number 4346. 2.
- [7] Garrick B. The BDTmark™: A Measure of DSP Execution Speed [EB], Berkeley Design Technology, Inc. See <http://www.bdti.com>
- [8] Vanu B, Mike I. Virtual Radios [C]. JSAC Special Issue on Software Radio, Spril, 1998.