

基于 DSP 平台的 H.324 系统研究与实现*

欧建平 楼生强 皇甫堪

(国防科技大学电子科学与工程学院 湖南长沙 410073)

摘要 :在分析 H.324 系统中双向视音频编解码所需要的运算量和存储容量的基础上,选择两片高速 DSP 芯片 TMS320VC5509,合理分配资源,对视频编解码中关键代码进行优化,设计和实现了双向视音频编解码的实时 H.324 系统。特别是在定点 DSP 上采用了整数变换代替浮点 DCT,消除了浮点运算,减少了运算量,给出了实验结果。

关键词 :H.324 ; H.263 ; DSP ; 视频编解码 ; 音频编解码 ; 整数变换

中图分类号 :TN949.28 ; TN919.8 **文献标识码** :A

The Research and Realization of H.324 System Based on DSP

OU Jian-ping, LOU Sheng-qiang, HUANGPU Kan

(College of Electronic Science and Engineering, National Univ. of Defense Technology, Changsha 410073, China)

Abstract : The basic construction of H.324 is introduced first. Two DSP chips named TMS320VC5509 are selected to realize real time H.324 system by the analysis of calculating capacity and memory capacity needed in video and audio codec. In this design the resources in DSP are allocated reasonably, the key parts of video codec are optimized. In order to eliminate float operation in fixed point DSP, float-point DCT is replaced by integer transform. The experiment result is finally presented.

Key words : H.324 ; H.263 ; DSP ; video codec ; audio codec ; integer transform

实现以 H.324 为标准的可视电话系统方法,一般有如下几种实现方式:纯软件方式、通用 DSP 方式及其专用处理器和专用芯片(ASIC)方式。从三种实现的方式来看,DSP 具有开发的灵活性、适应面较宽和扩展性强等优越性,可以通过编程来实现多种功能,当针对硬件的软件功能升级和新标准新算法出现时,只需要局部改变 DSP 的代码就可以适应不同的应用。

1 H.324 可视电话基本框架以及性能需求

H.324 是国际电信联盟(ITU)批准的适用于公共电话交换网(PSTN)的低比特率多媒体通信终端的框架标准,实时传送语音、数据、视频图像或三者的组合。H.324 包括甚低码率视频编解码协议 H.263、音频编码协议 G.723、控制协议 H.245、复接复用协议 H.223 和调制解调协议 V.34。

视频编码 H.263 协议提供低于 64Kbps 的传输速率,是 H.324 协议的技术核心。在 H.263 编解码系统中,源编码器主要完成对源图像序列的压缩,先按块的方式采用 DCT 变换,后对变换的 DCT 系数进行量化,然后进入视频复接编码器。在编码过程中,要求对编码模式的选择和码率的大小进行必要的控制。

H.324 系统的性能需求主要体现在视音频编解码等处理过程所需的运算量和存储容量上,PSTN 上的 H.324 系统,由于信道带宽较窄,故图像不宜过大,图像格式上采用 QCIF 格式,帧率为 15 帧/s,以下的视音频编解码运算量和存储量均在上述条件下估计。

H.324 系统中运算量主要集中在 H.263 视频编码上,而 H.263 协议由于采用不同的编码策略,运算量有所不同,这里主要讨论 H.263 协议的基本部分,其编码运算量主要集中在:运动估计与预测编码、离散余弦变换(DCT)、可变长编码,这部分的运算量大约为 90MIPS(兆个指令/s)。同样,解码运算

* 收稿日期:2002-09-25

作者简介:欧建平(1974—),男,博士生。

量主要集中在：运动补偿、离散余弦逆变换(IDCT)、可变长解码，这部分的运算量估计为 40MIPS。G.723.1 音频编解码的运算量比视频的运算量小得多，大约为 20MIPS。再加上其它的一些操作如视音频混合、数据的传输、外部器件的控制等，估计大约为 60MIPS。因此，DSP 的运算量共为 210MIPS 左右。存储器包括程序存储器和数据存储器、程序存储器和一些常数，大约为 300K 字节。数据存储器主要存放视音频信号的缓冲。QCIF 格式的每帧采样数据约为 50K 字节，输入缓冲、输出缓冲以及视频编解码运动估计和补偿中的 BP 帧等，这部分需 400K 字节。为使视音频同步，音频数据缓冲为 50K 字节左右，共计 850K 字节左右。

2 基于 DSP 的 H.324 系统结构

从以上对 H.324 系统的性能分析看出，要实现一个完整的双向视音频流的 H.324 系统，不仅需要运算能力强的 DSP 芯片，而且需要多处的视音频缓冲存储空间，以及相关数据流向的控制和协调，同时还要兼顾视音频流的输入和输出。

2.1 视音频编解码 DSP 芯片的选择

鉴于可视电话是一个双向视音频的复杂系统，目前还没有单个 DSP 芯片能够实时完成 H.324 可视电话系统，所以只能考虑多 DSP 系统。

在运算量和存储容量的估计之后，就是要考虑视音频的数据流问题。因为这里要设计的是视音频双向编码和解码，这就需要 DSP 芯片除了有高速运算特点之外，还要有强大的数据吞吐能力以及外围控制能力。目前已经具有能达到实时处理视频 H.263 算法的处理能力需要的高速超强处理能力的 DSP 芯片——TMS320VC5509，它是 TI 公司新近推出的功能强大定点 DSP 芯片，是 TI 最近的技术创新的产品，其显著特点是每兆个指令功耗最低，为 0.25mW/MIP。主要特点有：先进的多总线 CPU 结构；200MHz 时钟，400MIPS(兆指令每秒)。

音频编解码 G.723.1 和通信芯片也采用 TMS320VC5509，虽然音频编解码需要的运算量为 20MIPS 左右和存储容量为 15K 字左右。采用一片 TMS320VC5509 就可以完成 G.723.1 音频编解码和通信，而不用增加外部存储器。TMS320VC5509 还要完成多媒体通信的复用协议 H.223 和传输控制协议 H.245 功能。通信任务暂时是使用 AT 命令，接收和发送混合数据流到外部网络上。另外还需要一片 CPLD 作为视频采样缓冲，视频输入输出缓冲及控制。

2.2 H.324 系统的 DSP 硬件结构

根据以上讨论，为了达到视频编解码的实时性，视频 DSP 只做 H.263 协议编解码，其余的协议留给音频 DSP。基于 DSP 平台的 H.324 系统硬件框图如图 1。

编码过程如下：从模拟摄像头传来的信号，经过视频采样芯片 SAA7114 采样成为数字视频信号，在 CPLD 缓冲后，进入 DSP 进行编码运算，然后从另外一片 DSP 经过复用后从 Modem 传送出去。经过 TLV320AIC23 采样芯片的音频信号，进入 DSP 进行编码，经过复用后从 Modem 传送出去。解码过程与编码过程相反，从 Modem 传来的数据，分别经过 DSP 解码后输出。

CPLD 与视频 TMS320C5509 之间是同步串口方式传送数据，视频 TMS320C5509 的片外 SDRAM 为 4M * 16bit，音频 TMS320C5509 本身有 320K 字节 RAM，无需外接存储器。CPLD 的作用是负责视频数据的双向输入和输出，以及逻辑协调。CPLD 内部有一个 FIFO 作为采样而得到的数字视频缓冲。另外，还要驱动 LCD 显示器。视音频 TMS320C5509 之间通过串口交换数据，没有采用总线形式，可以

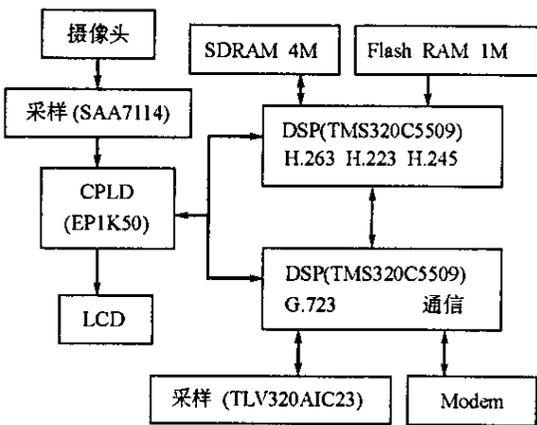


图 1 基于 DSP 的 H.324 系统硬件结构

Fig.1 Hard structure of H.324 based on DSP

减少 TMS320C5509 总线访问冲突。

2.3 H.324 系统的 DSP 资源分配

视音频 DSP 都是双向实时数据流,而且同时有快速输入和输出接口,在软件上要充分利用 DSP 的硬件资源,如 DMA、各种中断、McBSF(多通道缓冲串口)、SDRAM 接口、I²C 接口等。

视频 DSP 的软件主要是 H.263 视频编码以及相应视频流的输入和输出控制,在通话前用 I²C 接口对外围器件如视音频采样芯片等初始化。根据应用特点,合理分配资源特别是存储资源,一直是 DSP 设计的重要之处。在本系统中,频繁使用的 DCT 系数、VLC 系数等放置于 TMS320VC5509 的片内 RAM,而其它的数据放置于外部 RAM 中。按具体功能要求,开发出相应的 DSP 平台上的 H.324 程序,编译链接生成执行文件执行并进行功能评估,进行具体的算法优化。评估程序执行的效率,具体分析 DCT 和运动估计与预测等耗时大的模块,根据 TMS320VC5509 的指令特点和硬件结构,采用高效的汇编语言编写这部分汇编程序,进一步提高程序的执行效率和充分利用 TMS320VC5509 的硬件资源,最终按要求在 TMS320VC5509 实时实现 H.324 程序。

3 整数变换在视频编码中的应用

H.263 视频编码标准的变换域编码是 DCT 变换,而 DCT 变换是浮点运算,在定点 DSP 上运行需要大的存储空间,运算减慢,在通常情况下,把 DCT 的浮点运算定点化,这种做法会在很大程度上损失运算精度,带来误差,降低信噪比,并且计算的复杂度没有变。

这里采用文献 4 介绍的基于提升格式的整数 DCT,代替浮点 DCT,整数 DCT 的蝶式运算如图 2 所示,这里的蝶式运算系数与文献 4 略有不同。在压缩比为 110:1, QCIF 格式的 Miss American 图像的 50 帧序列,在三种变换下 PSNR(峰值信噪比)的比较如图 3。

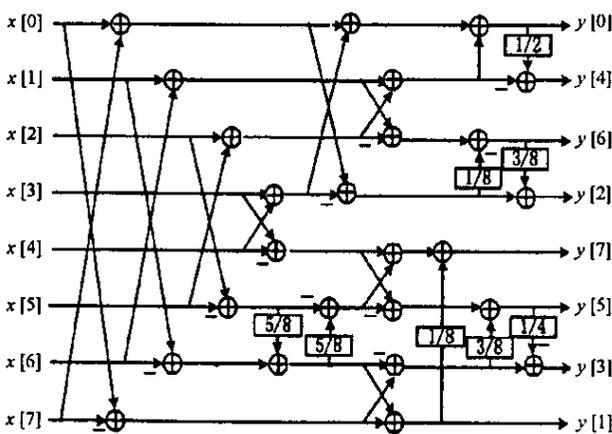


图 2 整数 DCT 的蝶式图
Fig.2 Butterflies of integer DCT

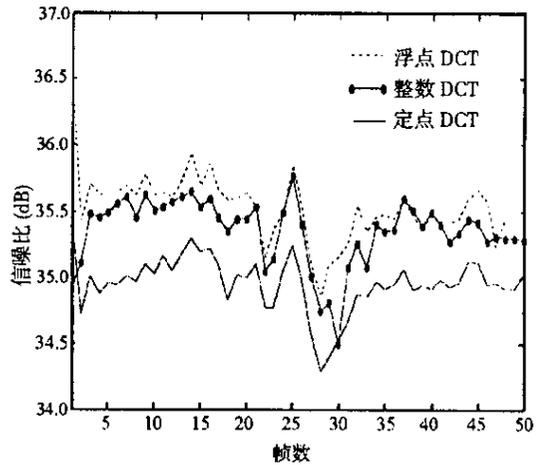


图 3 三种变换信噪比的比较
Fig.3 The comparison of PSNR in 3 transforms

整数 DCT 的优点是只有整数运算,消除了浮点运算,减少运算量,由于是精确的整数系数,编解码中的逆变换是相同的,可以消除块不匹配的问题等。从图 3 看出,整数 DCT 的信噪比略低于浮点 DCT,但是比定点 DCT 要好得多,而且图像质量在主观上比浮点 DCT 没有明显降低。

4 结束语

基于 DSP 的 H.324 系统,视频信号的编码其软件具有可升级性,由于 TMS320VC5509 运算能力强,软件升级的空间很大,比如可以加入小波变换编码功能提高图像质量,易于实现功能的扩展,以及与其它遵从 ITU 标准和 ISO 标准的网络视音频终端的互通。此外,整数变换被 ITU 正在制定的视频编码标准 H.26L 所采纳,整数变换将代替 DCT 变换成为变换域编码的主要方法。(下转 70 页)

表1 处理结果的统计

Tab.1 Statistic of the processing result

序列长	片段数	子串定长	特征子串数	标记为 repeat 的子串数	丢失片段	无效特征子串数(百分比)	每个片段的平均特征子串数
988 176	9512	10	19 269	224 124	1	1343 (6.97%)	5.6
593 964	5737	9	10 357	117 776	1	809 (7.80%)	5.4
200 000	1925	8	3024	34 959	8	285 (9.42%)	5.6

其次,我们统计了不同片段数目下我们的方法处理数据所用的时间,结果见图4。处理时间与片段数目有很好的线性关系,这正说明了1.3节的结论,即我们的方法的时间复杂性为 $O(n)$ 。

3 结论

利用DNA片段的定长特征子串,可以以较少的处理代价很好地屏蔽片段数据中的重复序列信息,减少拼接时无谓的序列比对和重叠,提高拼接算法的效率和准确性。

本文进一步的工作是研究基于特征子串的片段拼接算法及海量片段数据的大规模并行处理技术。

参考文献:

- [1] International Human Genome Sequencing Consortium. Initial Sequencing and Analysis of the Human Genome[J]. Nature, 2001, 409: 860-864.
- [2] Jain M, Myers E W. Algorithms for Computing and Integrating Physical Maps Using Unique Probes[J]. Journal of Computational Biology, 1997, 4(4): 449-466.
- [3] Setuball J C, Werneck R F. A Program for Building Contig Scaffolds in Double-barrelled Shotgun Genome Sequencing[R]. Institute of Computing Technical Report IC-01-05, Unicamp, 2001.
- [4] Lander E S, Waterman M S. Genomic Mapping by Fingerprinting Random Clones a Mathematical Analysis[J]. Genomics, 1998, 2: 231-239.
- [5] Kececioğlu J D, Meyers E W. Combinatorial Algorithms for DNA Sequence Assembly[J]. Algorithmica, 1995, 13: 7-15.
- [6] Alex C F. Computational Methods for Fast and Accurate DNA Fragment Assembly[D]. A Dissertation for the Degree of Doctor of Philosophy (Computer Science) at the University of Wisconsin-Madison, 1999: 83-142.
- [7] Pevzner P A, Tang Haixu, Waterman M S. An Eulerian Path Approach to DNA Fragment Assembly[J]. Proceedings of National Academy of Sciences, 2001, 98: 9487-9753.

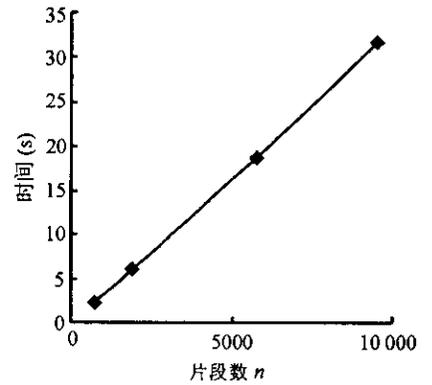


图4 处理时间与片段数目的关系

Fig.4 Relation between processing time and fragments number

(上接66页)

参考文献:

- [1] ITU-T Recommendation H.324: Terminal for Low Bitrate Multimedia Communication[S]. 1996.
- [2] ITU-T Recommendation H.263: Video Coding for Low Bitrate Communication[S]. March 1996.
- [3] TMS320VC5509 Fixed-point Digital Signal Processor[R]. Texas Instruments Inc., April 2001.
- [4] Liang J, Tran T D. Fast Multiplierless Approximation of the DCT with the Lifting Scheme[J]. IEEE Transaction on Signal Processing, 2001, 49(12): 3032-3044.

