文章编号:1001-2486(2009)03-0043-05

基于数字信道化的极微弱信号载波频率引导模块设计与实现^{*}

王永明^{1,2},邓 凯³,王世结¹,张尔扬¹

2. 94973 部队,浙江 杭州 310021; 3. 空军驻京津地区军事代表室, 天津 300192)

摘 要:针对深空探测中常规点数的 FFT 无法对极微弱信号进行精确的频率引导,而超长点数的 FFT 无 法用现有器件实现,提出一种基于数字信道化的并行 FFT 频率引导方法。接收信号先经过数字信道化处理, 均匀划分为若干窄带信号,然后分别对各子带信号进行 FFT 运算,最后通过对各子带有效谱线的联合检测完 成载波频率的精确估计。在等效 2¹⁹点 FFT 的频率引导模块 FPGA 实现中,通过 FFT 模块的复用节约了硬件资 源开销。测试结果表明:在 8MHz 采样率下该模块的测频精度小于 10Hz。

关键词: 深空探测; 极微弱信号; 高精度测频; 数字信道化

中图分类号:TN911.8 文献标识码: A

Design and Implementation of Digital Channelization based Carrier Guide Module for Very Weak Signal

WANG Yong-ming^{1, 2}, DENG Kai³, WANG Shi lian¹, ZHANG Er yang¹

(1. College of Electronic Science and Engineering, National Univ. of Defense Technology, Changsha 410073, China;

2. Unit 94973, Hangzhou 310021, China; 3. Air force Military Representative Office in Beijing-Tianjin Region, Tianjin 300192, China)

Abstract: In deep space exploration, normal points FFT cannot exactly fulfill the frequency guide for very weak signals while very large size FFT cannot be computed by COTS. A parallel FFT method based on digital channelization is proposed to fulfill the frequency guide. The input signal is first divided into several narrow bands and FFT is computed in every sub-band. Then frequency estimation is performed by jointly detecting the valid sub-band spectrum lines. In FPGA implementation of the module equivalent to 29 points FFT, the FFT module is reused for resource saving. The test results show that the resolution is less than 10Hz when the sampling rate is 8MHz.

Key words: deep-space exploration; very weak signal; high resolution frequency estimation; digital channelization

在深空探测中,地面接收信号受航天器发射功率小、通信距离远的影响而变得极其微弱,无法用常规的信号处理技术处理,而超窄带锁相技术因具备对极微弱信号的检测能力而在深空探测中得到应用。 当接收信号的多普勒频移很大时,接收机的中频处理带宽远远大于捕获环路快捕带,使信号必须通过频 率引导才能进入锁相环的快捕带。另外,为了较快地捕获载波而在较宽的频率范围内进行扫描时,遥测 副载波调制信号的双边带特性使频率容易错锁在已调副载波上。针对上述两个问题,有效的解决办法 就是用快速傅立叶变换(Fast Fourier Transform, FFT)对锁定前的信号进行频谱分析,利用先验信息和一 定的算法确定载频的正确位置,然后引导锁相环 VCO 使输入信号进入环路快捕带,进而实现环路的快 速锁定。根据文献[1] 的相关公式,接收信号的载噪比为 25dB•Hz、满足 10⁻⁵的失锁概率的锁相环环路 带宽要小于 30Hz,频率测量精度要达到 10Hz 才能实现正确的引导。考虑用 500kHz 主音测距,在多普勒 频率高达几百 kHz 的超高动态环境下,频率的捕获带宽达到 2MHz。在 2MHz 带宽内实现 10Hz 精度的频 率估计,FFT 处理长度达到 2¹⁹,目前的 FFT 器件无法实现。

线性调频变换(Chirp Z transform, CZT)^[2]和细化快速傅立叶变换(Zoom-FFT)^[3]是两种经典的高分辨 率频谱细化算法。CZT 等价于离散时间傅立叶变换(DTFT)在部分频带上的频谱等间隔取样, Zoom-FFT

^{(1.} 国防科技大学 电子科学与工程学院,湖南 长沙 410073;

^{*} 收稿日期:2008-11-21 基金项目:国家部委预研基金资助项目(113030401) 作者简介:王永明(1979-),男,博士生。

则是对信号滤波抽取后再进行离散傅立叶变换(Discrete Fourier Transform, DFT)分析,并且可通过 DFT 滤波器组来实现^[4]。用这两种算法对整个信号带宽的部分频带进行频谱细化分析时,原始信号首先要 通过 FFT 进行粗略的频谱估计,获取需要细化分析的窄带频谱范围,再在该窄带范围内通过 CZT 或 Zoom-FFT 进行频域细化分析^[5]。当信号极其微弱的时候,为获取窄带频谱范围的粗略估计,需要足够 长的 FFT 点数或足够次数的累积。若在 DFT 滤波器组实现 Zoom-FFT 的算法中不进行粗估计,而直接通 过 FFT 模块复用对各个子带进行谱分析,其实现难度和资源利用方面与基于 DFT 滤波器组的 Zoom-FFT 算法相当。文献[6]给出了一种宽带谱分析方法,通过对 DFT 滤波器组各子带信号的 FFT 结果进行相 位补偿,然后以适当方式相加得到信号的频谱。本文基于文献[6]的思想提出了并行 FFT 测频的方法, 在文献[7]的基础上推导了实信号数字信道化的通用结构。通过合理设计原型滤波器参数和选取抽取 因子来重构信号的频谱,通过对有效谱线的自适应门限检测和识别算法完成载波的精确定位,从而实现 对极微弱信号载频的正确引导。

1 实现原理

频率引导模块是中频数字化测距接收 机的关键模块,实现原理如图 1 所示。带通 采样后的基带信号先经过数字信道化处理 AD 划分为若干均匀子带,然后各子带的数据通 # 过 SDRAM 进行数据块变换,完成数据的重 叠变换和时分复用,变换后的数据块再通过 时域加窗、FFT 运算完成离散短时傅立叶变 换(Discrete Short Time Fourier Transform,





DSTFT),而后计算模平方得到信号谱图,最后通过谱线检测算法得到载波估计值送到VCO。

1.1 实信号数字信道化

数字信道化是用一个带抽取的滤波器组把均匀划分的子频带搬到基带的过程。取子信道个数 K= 4,子信道的划分如图 2 所示。图中,实线部分为真实信道,虚线部分为对应的镜像信道。第 k 个子信道 的中心频率为 $\omega_k = 2\pi k/K + \pi 2K(k=0,1,...,K-1)$ 。低通原型滤波器通带截止频率 $\omega_k = \pi 2K$,阻带 截止频率 $\omega_k = \pi K$ 。子带的搬移过程如图 3 所示。根据实信号频谱的对称性,取出正频谱或负频谱都 可以恢复原信号。



图 2 信道划分(K=4) Fig. 2 Channel division(K=4)



图 3 子频带的搬移过程

Fig. 3 Frequency shift of sub-band

根据多速率抽取原理, 第 k 个子带滤波后的基带信号 $u_k(m)$ 的频谱满足— $\omega_k \leq \omega_k, M$ 倍抽取 后信号 $v_k(m)$ 的频谱满足— $M \omega_k \leq \omega'_k \leq M \omega_k$ 。要使 $v_k(m)$ 无频谱混叠, 需 $M \omega_k \leq \pi$, 即

ω **≤π/**Μ

(1)

取式(1)的临界条件 M = K,则抽取后原型滤波器通带内的频谱满足— $\pi/2 \leq \omega' \leq \pi/2$ 。由于各子带 滤波器的线性相位特性不影响输出频谱的幅度响应,因此取出各子带信号 $v_k(m)$ 的通带频谱即可以无 失真地拼接出原信号的频谱。

为降低运算量, 数字信道化结构采用多相滤波实现。设 $h_{LP}(n)$ 为 N(N/K = L, L 为正整数) 阶低通 滤波器的冲激响应, 抽取倍数 M = K, 第 k 信道抽取后的输出为:

$$v_{k}(m) = \left\{ \left[S(n) e^{j\omega_{k}^{0}} \right] * h_{LP}(n) \right\} \Big|_{n=mK} = \sum_{p=0}^{K-1} \sum_{i=0}^{NK-1} S(mK - iK - p) e^{j\omega_{k}(mK - iK - p)} h_{LP}(iK + p)$$
(2)

式中"*"表示卷积。 令 $S_p(m) = S(mK - p), h_p(i) = h_{LP}(K + p), 则$ $v_k(m) = \sum_{p=0}^{K-1} \sum_{i=0}^{L-1} S_p(m-i) e^{j\omega_k(m-i)K} h_p(i) e^{-j\omega_k p}$ $= \sum_{p=0}^{K-1} \left\{ \left[S_p(m) e^{j\omega_k mK} \right] * h_p(m) \right\} e^{-j\omega_k p}, \quad k = 0, 1, 2, ..., K-1$

由式(4)得出的数字信道化的高效结构如图4所示。()^{*}表示取共轭,保证输出频谱的一致性。



图 4 信道化接收机的高效结构 Fig. 4 Efficient structure of digital channelized receiver

1.2 谱图计算

给定信号 x(n), 窗长等于 DFT 点数的 DSTFT 定义为:

$$X(n,k) = \sum_{m=0}^{N-1} x(m) w^* (m-nM) W_N^{mk}, \quad k = 0, 1, ..., N-1$$
(5)

w(n)为分析窗函数, N为窗长度, M为滑动长度。

从式(5)可以看出, DSTFT 实际上就是数据加窗后的 DFT 变换。实际应用中, 往往采用滑动窗的方 法在时间分辨率和硬件资源占用两方面寻求折中, 时间分辨率由滑动长度 *M* 决定。通常把 DSTFT 的模 平方, 也就是局部加窗信号 $x(m) w^* (m - nM)$ 的能量密度定义为谱图(Spectrum)。

$$Spec_x(n,k) = |X(n,k)|^2$$
 (6)

1.3 谱线检测算法

谱线检测采用自适应判决门限算法。设某一时刻的谱线幅值为{ c_i | i=1,2,...,N},其中N 为谱线 块长度。用一阶矩统计方法估计信号检测门限,实现简单、有效。设门限优化因子为 θ ,则谱线的检测 门限为

$$T = \theta \cdot \frac{1}{N} \sum_{i=0}^{N-1} \{c_i\}$$

$$\tag{7}$$

, 门限优化因子 θ 可以通过计算机仿真得到, 或者根据实测情况进行调整。

将低于门限的谱线幅值置零,而超过门限的谱线幅值保持不变。在只有单载波的情况下只要搜索 门限检测结果的最大值就能得出载波的估计值。在同时存在多个副载波的情况下,副载波的幅度有可 能大于载波,因此还需要根据频谱的对称性判断载波的位置。

2 关键模块的 FPGA 实现

等效 2¹⁹点 FFT 的频率引导模块中取子信道个数 K = 128,则信道化后的各子带还需进行 2¹⁹/128/2= 8192 点的 FFT 运算。FPGA 实现过程为: AD 采样数据送入数字信道化处理模块输出的 128 路并行基带

(3)

数据, 按照每路 8192 点组成数据块, 每路按 1/8 块长度滑动, 并对 128 路数据用高倍时钟进行时分复用 后串行输出, 完成时域加窗后, 用一个 FFT 模块即可完成快速傅立叶变换。FFT 的频域数据经过模平方 运算得出信号的频谱图, 然后进行谱线检测和判决处理。

2.1 数字信道化的实现

128 个子信道的数字信道化硬件实现流程如图 5 所示。延时抽取部分由 1: 128 的串并转换实现; 延时抽取后的相位旋转只有 1、j, - 1、- j 四种情况, 通过 4 选 1 选择器即可实现; 多相滤波的各路 FIR 滤波器采用全串行分布式(Distributed Arithmetic, DA)算法实现, 节约硬件资源; 滤波后的 128 路并行数据并串变换为 128 点一组的串行数据流, 各点分别乘以不同的复常数相位因子, 只需一个复数乘法器资源; 将相位旋转后的串行数据送到 FFT 模块完成 128 点的复数 FFT 运算, 运算结果部分取共轭后送到数据块变换模块。

2.2 数据块变换的实现

为了用一个FFT 模块完成 128 路的 FFT 运算, 需把并行的 128 路数据按每路 8192 点组成数据块, 同 一子信道的数据滑动 1/8 即 1024 点, 按信道顺序依次送入 FFT 模块。数据块变换示意图如图 6 所示, 图 中"*x*-*y*"表示子第*x* 信道输出的第*y* 个数据块。若按 16 位量化输入数据, 数据块变换共需 32Mb 的存 储空间, 这在 FPGA 片内无法实现, 因此采用 FPGA 控制外部 RAM 完成块变换处理。HYNIX 公司的 HY57V281620HCTP- 6S 的 SDRAM, 内部由 4 个 BANK 组成, 每个 BANK 有 4096 行和 512 列, 存储容量为 128Mb, 数据宽度为 16 位, 最小时钟周期为 6ns。对 SDRAM 的读写操作采用整页猝发模式, 具体为: 写数 据采用分段模式, 一行数据分 8 次写入, 每次写 64 个字, 写操作在写入 64 个字后采用中断命令结束, 写 地址根据图 6 的数据变换顺序由计数器的各个位组合生成。读数据时采用递增地址, 连续读出整页 (512 个) 数据。



2.3 谱图的实现

数据块变换的 8192 点/块的数据在时域乘以窗系数后,送到 FFT 运算模块,然后对 FFT 的结果进行 模平方计算,输出谱图。窗函数选 8192 点汉宁窗,根据窗函数的对称性,只把一半数据做成 16 位的查 找表即可。FFT 运算采用 Xilinx 公司的 FFF-IPore,按流水线(Pipelined/Streaming I/O) 模式配置实现对加 窗后数据的实时变换。

3 实现与测试结果

实际系统以 8MHz 的采样率对中频 70MHz、带宽 2MHz 的信号进行带通采样, 然后在 FPGA 内进行信 号处理, 系统的频率分辨率为 8M/128/8192=7.6294Hz。硬件平台的主要组成为: ADC 采用 ADI 公司的 AD9446, 实际测试有效位数为 12.5b; FPGA 采用 Xilinx 公司的 C4VLX100; SDRAM 采用 HYNIX 公司的 HY57V281620HCTP-6S。FPGA 的资源消耗为: Slice 35,371 个,约 71%; BlockRAM 74 个,约 31%; DSP48 乘法器 51 个,约 53%。采用 50MHz 调制带宽的微波信号源 E4438C 和自行研制的带宽为 800MHz 热噪 声发生器对不同频率的单音信号进行测试, 载噪比(*C/N*₀) 测试范围为 10~28dB•Hz。表 1 为载噪比在 20dB•Hz 时不同频点的测试结果。表 2~4分别为 70MHz、69.9999MHz 和 69.99982MHz 的单音在不同载

噪比下的测试结果。

Tab. 1 Test results for different frequency								
序号	输入频率(Hz)	测量频率(Hz)	误差(Hz)					
1	70 000 000	70 000 088	88					
2	69 999 980	70 000 064	84					
3	69 999 960	70 000 048	88					
4	69 999 940	70 000 024	84					
5	69 999 920	70 000 008	88					
6	69 999 900	69 999 984	84					
7	69 999 880	69 999 968	88					
8	69 999 860	69 999 944	84					
9	69 999 840	69 999 928	88					
10	69 999 820	69 999 912	92					

表 3 69. 9999MHz 单音在不同 C/N₀ 的测试结果

Tab. 3 69. 9999MHz test results in different C/N_0

表 2 70MHz 单音在不同 C/N₀ 的测试结果 he in diff. 2 70MH $Q N_0$

Tab. 2 /UVIHz test results in different Q/N

序号	载噪比(dB• Hz)	测量频率(Hz)	误差 (Hz)	
1	28	70 000 088	88	
2	26	70 000 088	88	
3	24	70 000 088	88	
4	22	70 000 088	88	
5	20	70 000 088	88	
6	18	70 000 088	88	
7	16	70 000 088	88	
8	14	70 000 088	88	
9	12	不定		
10	10	不定		

表 4 69.99982MHz 单音在不同 Q N₀ 的测试结果

Tab. 4 69. 99982MHz test results in different $Q' N_0$

序号	载噪比(dB•Hz)	测量频率(Hz)	误差(Hz)	序号	载噪比(dB•Hz)	测量频率(Hz)	误差(Hz)
1	28	69 999 984	84	1	28	69 999 912	92
2	26	69 999 984	84	2	26	69 999 912	92
3	24	69 999 984	84	3	24	69 999 912	92
4	22	69 999 984	84	4	22	69 999 912	92
5	20	69 999 984	84	5	20	69 999 912	92
6	18	69 999 984	84	6	18	69 999 912	92
7	16	69 999 984	84	7	16	69 999 912	92
8	14	69 999 984	84	8	14	69 999 912	92
9	12	不定		9	12	不定	
10	10	不定		10	10	不定	

从测试结果可以看出,在载噪比大于14dB•Hz时,除去信号源与接收机之间由于不同时钟源引入的 88Hz 固有频差外,信号的测量误差为±4Hz,可以正确地分辨表1中频差20Hz 的各个单音频点。当输 入载噪比小于 14dB•Hz 时,频率的测量结果不确定。因为 7.6294Hz 的频率分辨率使信号测量时的载噪 比比理论值约损失 8.8dB,再加上由于信号太弱、占用有效量化位数太少引起的量化噪声的影响,所以 在载噪比小于 14dB•Hz 时,频谱上没有固定的最大峰值。对以上测试结果分析表明,基于信道化的频率 引导模块在深空探测中完全具备对-180dBW 以下的极微弱微波测距信号的检测和超窄带锁相环的正 确引导能力。

结论 4

极微弱信号的快速捕获是深空探测中的关键技术问题。本文通过基于信道化的并行 FFT 方法实现 了频率的高精度估计,解决了极微弱残留载波和抑制载波信号的高精度快速频率捕获问题。 该方法思 路简单,工程实用性强。采用全数字化处理,通过 FPGA 软件化设计芯片,具有较强的适应性和稳定性, 目前已在某深空探测测距接收样机中应用。

参考文献:

- [1] 赵业富,李进华.无线电跟踪测量系统[M].北京:国防工业出版社,2001:160-164.
- [2] Rabiner L R, Schafer R W, Rader C M. The Chirp Z-transform Algorithm [J]. IEEE Transactions on Audio and Electroacoustics, 1969, 17(2): 86-92.
- [3] Hover E A, Stork R F. The Zoom FFT Using Complex Modulation [C]// IEEE Proc. of ICASP, 1977: 78-81.
- [4] 李玉柏. 基于 DFT 滤波器组实现 Zoom-FFT 算法分析[J]. 信号处理, 2000, 16(a): 122-127.
- [5] Runtz K J, Hack D. A Multistage DFT-FFT-CZT Approach for Accurate Efficient Analysis of Sparsely Distributed Spectral [C]// Proceedings of 2002 IEEE Candian Conference on Electrical& Computing Engineering, 2002.
- [6] 周良臣, 吕幼新. 基于 DFT 滤波器组的宽带信号谱分析方法[J]. 信号处理, 2002, 20(2): 217-220.
- [7] 杨小牛, 楼才义, 徐建良. 软件无线电原理与应用[M]. 北京: 电子工业出版社, 2002: 73-74.