

文章编号: 1001- 2486(2010) 01- 0079- 05

电荷泵中单粒子瞬变的研究*

赵振宇, 赵学谦, 张民选, 陈吉华, 李少青

(国防科技大学 计算机学院, 湖南 长沙 410073)

摘要: 为分析电荷泵中不同频率单粒子瞬变 (SET) 电流对锁相环 (PLL) 的影响, 采用频域分析法从增益和带宽的角度研究了环路参数与 SET 响应的关系。分析结果表明, 减小环路滤波电阻可以降低系统增益, 从而有效降低压控振荡器控制电压的扰动; 增大固有频率或阻尼因子则可以提高系统带宽, 从而滤除更大范围的 SET 电流, 同时还可以降低 PLL 恢复到锁定状态的时间。因此, 减小环路滤波电阻、增大固有频率或阻尼因子是有效的设计加固方法。通过 1GHz PLL 的 SET 模拟验证了上述结论。

关键词: 频域分析; 电荷泵; 锁相环; 单粒子瞬变

中图分类号: TN386.1 **文献标识码:** A

Investigation of Single-event Transients in Charge Pumps

ZHAO Zhen yu, ZHAO Xue qian, ZHANG Min xuan, CHEN Ji hua, LI Shao qing

(College of Computer, National Univ. of Defense Technology, Changsha 410073, China)

Abstract: Towards single event transients (SETs) in charge pumps (CPs) for phase locked loops (PLLs), the effects brought about by different frequency SETs induced currents are analyzed. Based on frequency domain analyses, the relation between loop parameters and SET response is investigated with respect to gain and bandwidth. The results reveal that decreasing the loop filter resistance to decrease the gain can significantly mitigate the SET induced voltage perturbation of the voltage controlled oscillator's (VCO) control voltage, and that increasing the damping ratio or the nature frequency to increase the bandwidth can filter out more SET currents in a wider frequency range and effectively reduce the PLL recovery time. Therefore, decreasing the loop filter resistance, increasing the damping ratio or the nature frequency are effective radiation hardened by design techniques. Eventually, the conclusions are validated by transistor level simulations for a 1GHz PLL.

Key words: frequency domain analysis; charge pump; phase locked loop; single event transient

单粒子瞬变 (single-event transient, SET) 是一种单粒子辐射效应, 是指高能粒子入射器件敏感区所引发的电压或电流的暂时性变化。出现于锁相环 (phase locked loop, PLL) 中的 SET 可能在电路敏感结点沉积足够的电荷而明显地改变 PLL 输出^[1-4]。电荷泵 (charge pump, CP) 因其 SET 敏感性最高而被确定为抗辐射 PLL 的薄弱环节^[1-4]。轰击到 CP 输出结点的高能粒子可能促使压控振荡器 (voltage controlled oscillator, VCO) 的控制电压产生大幅波动, 严重地干扰 PLL 输出, 导致 PLL 偏离锁定状态。尽管在环路反馈作用下, PLL 最终能够恢复, 但可能花费数毫秒的时间, 造成系统通信中断或微处理器功能中断。

为提高电路的可靠性, 研究人员应用了多种方法抑制电路的辐射敏感性。除了采用特殊加固工艺, 设计加固 (radiation hardened by design, RHBD) 方法学^[2-3,5] 也被广泛采用并被证明是改善锁相环 SET 敏感性的有效方法。但鲜有研究者从系统层面探讨 PLL 的抗辐射能力, 而系统级的研究将有助于认识环路参数与 SET 响应的内部关系, 从而提出优化环路参数的方法以获得全局性的加固。

Chung 等提出了一种用于 SET 响应分析的 PLL 数学模型, 在系统级分析 PLL 抗辐射性能方面做出了出色的工作^[6]。然而, Chung 只研究了带宽对于 SET 响应的影响, 而未就其他参数进行进一步的探究; 而且其选取的研究对象——相位差, 也存在不直观且难于观测的缺点。为解决上述问题, 文献[7]以

* 收稿日期: 2009- 06- 16

基金项目: 国家自然科学基金项目 (60836004, 60876024); 长江学者和创新团队发展计划项目; 新世纪优秀人才计划项目

作者简介: 赵振宇 (1973-), 男, 副研究员, 硕士。

VCO 的控制电压 V_c 作为研究对象, 通过 V_c 与 CP 中 SET 电流的内在关系建立了 SET 分析理论模型, 基于该分析模型, 深入分析了辐射效应和环路参数与 SET 响应的时域关系。但文献[7]采用的时域分析方法无法精确量化系统增益和带宽对 PLL 中 SET 响应的影响, 也很难分析不同频率的 SET 电流对 PLL 响应的具体贡献, 从而难以确定它们之间的内在联系。

上述问题很难通过时域分析方法获得圆满解决, 因此本文将采用频域分析方法, 从系统增益与带宽的角度研究环路参数与 SET 响应的关系, 提出抑制 CP 中 SET 的 RHBD 方法。然后, 通过分析和比较, 证明利用改进环路参数的手段可以有效降低辐射导致的 V_c 扰动和 V_c 恢复时间。利用电路模拟结果验证结论的正确性。

1 电荷泵中 SET 效应

1.1 PLL 电路描述

研究中涉及的 PLL 电路由鉴频鉴相器 (phase frequency detector, PFD)、电荷泵、环路滤波器 (loop filter, LPF) 和压控振荡器等部件组成 (图 1), 是一种典型的电荷泵锁相环。PLL 基于控制理论, 通过负反馈机制使输出时钟 CLK-OUT 跟踪参考时钟 CLK-REF 的频率和相位。当锁相环工作时, PFD 比较 CLK-OUT 和 CLK-REF 间的频率或相位间距, 并将频率差或相位差转化为一个电压脉冲; 在电压脉冲驱动下, CP 从 (向)LPF 吸收 (泄放) 电荷, 之后环路滤波器对电荷积分而改变 VCO 的控制电压, 通过改变频率的方式调整频率或相位。

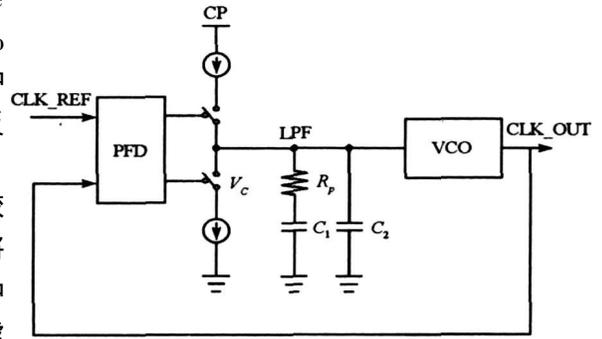


图 1 常规电荷泵 PLL 框图

Fig. 1 General block diagram of the PLL

1.2 PLL 失效机理

高能粒子轰击电荷泵中的敏感结点后将产生过量 CP 电流, 导致 V_c 出现瞬态突变而影响整个环路。当 PLL 处于锁定状态时, CP 中电流开关处于关闭状态, CP 到 LPF 的充/放电电流为零。轰击到电荷泵电流开关输出结点 (也就是 LPF 和 VCO 的输入结点, 是 CP 中最敏感的结点) 的单粒子可能在 LPF 上产生一个正向 (轰击 PMOS) 或负向 (轰击 NMOS) 的快速电流脉冲。这个快速电流将流过环路滤波器电阻 R_P , 导致环路滤波器主电容 C_1 短路。由此将在电阻两端产生一个电压降, 从而形成 V_c 扰动的峰值。当 SET 电流消失后, 电阻两端电压变为零, 此时环路滤波器电压变为电容两端的电压。LPF 输出电压 (即控制电压 V_c) 波动可能造成相位和频率偏差、信号失真, 甚至短时间内中止振荡, 导致 PLL 进入失锁状态, 之后 PLL 将通过环路负反馈机制逐渐恢复到锁定状态。

CP 的单粒子敏感性来源于两个重要特性。一是 SET 在 CP 中产生的过量电流非常大, 可能达到 mA 级。而单粒子轰击 PLL 其他模块时, 产生的影响 LPF 的异常电流受 CP 中电流源所限, 一般为 μ A 级。两者可能相差几个数量级, 差距非常大。二是单粒子的轰击位置距 LPF 最近, SET 可以无衰减地作用到 LPF, 从而产生最大的控制电压 V_c 扰动。在这两个特性中, 大过量 SET 电流是最关键的失效机制。因此, 研究 SET 电流产生和传播特性是进行加固设计的前提。

1.3 SET 分析模型与时域分析结果

基于 CP 中 SET 失效机理, 在前期研究中建立了一个 PLL SET 分析模型, 以研究 CP 中的 SET 电流对 PLL 行为的影响^[7], 并推导出控制电压 V_c 到 SET 电流的传输函数

$$H(s) = \frac{V_c(s)}{i_{set}(s)} = \frac{\frac{1}{C_1}s(R_P C_1 s + 1)}{s^2 + \frac{I_P K_{VCO}}{2\pi C_1} R_P C_1 s + \frac{I_P K_{VCO}}{2\pi C_1}} = \frac{\frac{1}{C_1}s(R_P C_1 s + 1)}{s^2 + 2\omega_n \zeta s + \omega_n^2} \quad (1)$$

其中, K_{VCO} 、 I_P 、 R_P 、 C_1 、 ω_n 、 ζ 分别为 VCO 增益、电荷泵电流、环路滤波器电阻、环路滤波器主电容、固有频率和阻尼因子。

将 SET 表示为脉宽为 T 、脉幅为 I_{set} 的电流脉冲^[6], 对式(1)进行反拉普拉斯变换, 可以获得 V_C 的时域脉冲响应^[7]

$$V_C(t) = I_{set} R_P [e^{-\zeta \omega_n t} f_\zeta(t) u(t) - e^{-\zeta \omega_n (t-T)} f_\zeta(t-T) u(t-T)] \quad (2)$$

其中, $u(t)$ 是阶跃函数, 函数 $f_\zeta(t)$ 是随 ζ 变化而变化的表达式。

V_C 的恢复时间(t_s)和 V_C 峰值扰动(ΔV_C)可以作为评价指标来量化 PLL 的失效程度。式(2)表明, 辐射效应(I_{set} 和 T)和环路参数(ζ 、 ω_n 和 R_P)都可能影响 t_s 和 ΔV_C 。具体而言, 控制电压恢复时间与 V_C 峰值扰动、SET 脉宽成正比, 与建立时间常数 $\zeta \omega_n$ 成反比, 而单粒子引起的 V_C 峰值扰动与 SET 强度和环路滤波电阻成正比。时域分析可以获得 V_C 的收敛特性, 但是很难获知带宽和增益等频域特性对 SET 响应的影响。

2 频域分析

频域分析以信号频率为变量, 在频率域研究系统的结构参数与性能的关系, 可以揭示信号内在的频率特性以及时间特性与频率特性之间的密切关系。本节采用频率分析方法, 分析系统增益和带宽与 SET 响应的内在关系, 进一步地探究环路参数对 SET 响应的影响。

2.1 增益与带宽

增益表示不同频率下系统的放大能力。式(1)是一个高通传输函数, 表明系统具有高通特性。具体而言, CP 中产生的高频 SET 电流, 可以以较高的增益通过环路, 从而对 V_C 产生较大影响; 而低频电流经过环路后将被衰减或滤除。从物理意义上可以这样理解: 如果 SET 电流变化非常缓慢, 那么在 PLL 输出上将产生同样缓慢变化的相位差, 相位差反馈回 CP 后将产生一个补偿电流, 抵消 SET 电流, 保证控制电压维持恒定; 反之, 如果 SET 电流变化很快, 那么环路将无法跟踪和补偿, 从而导致控制电压产生很大的偏差。从式(1)可以推出, 系统的稳态增益为 R_P , 表示高频 SET 电流将被放大 R_P 倍而形成控制电压 V_C 。

带宽是指增益达到稳态增益的 70.7% 时所对应的频率。经过环路后, 频率超过带宽的 SET 电流的增益将达到或接近 R_P ; 反之, 较低频率的 SET 电流的增益将降至 $0.707R_P$ 以下。从系统的带宽表达式

$$\omega_{BW} = \frac{\omega_n}{2} \sqrt{\sqrt{(4 + 1/\zeta^2)^2 + 16(1 - 2\zeta^2)^2} + (8\zeta^2 - 4 - 1/\zeta^2)} \quad (3)$$

可以看出, 系统带宽与 ω_n 成正比。此外, 带宽与阻尼因子的关系曲线(图 2)表明, 如果保持 ω_n 不变, 系统带宽将随 ζ 单调递增, 并且带宽与 ζ 之间几乎成线性关系。

2.2 RHBD 方法

系统增益和带宽是两个重要指标, 可以精确地量化环路对 SET 电流的放大能力及可放大的频率范围。高能粒子入射 CP 后, 低频 SET 电流将被全部或部分滤除, 而频率高于带宽的电流将被放大 R_P 倍, 导致 V_C 出现大幅偏差。基于上述分析结果, 可以采用两种 RHBD 方法抑制 CP 中 SET 响应, 一种是减小增益而降低放大倍数; 另一种则是提高带宽而滤除更大频率范围的 SET 电流。

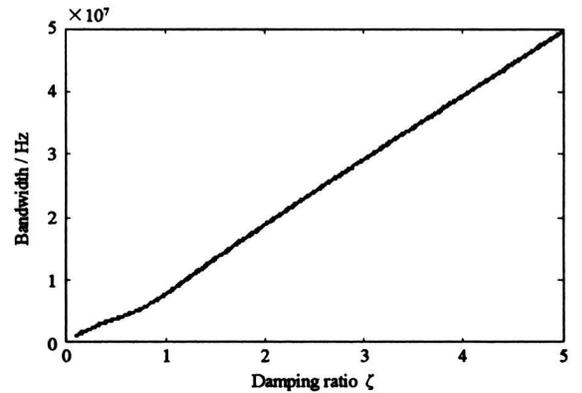


图 2 带宽与阻尼因子关系曲线
Fig. 2 Bandwidth versus damping ratio ζ

因为系统的稳态增益为 R_p ，所以减小 R_p 的阻值可以有效地降低增益。如图 3 所示，当环路滤波电阻 R_p 从 $10\text{k}\Omega$ 减小到 $2\text{k}\Omega$ 时，稳态增益从 79.98dB 下降到 66.02dB ，整个频率范围内的放大倍数整体下降到原来的 $1/5$ 。

由式 (3) 可知，系统带宽正比于 ω_n ，与 ζ 几乎呈正比关系。因此，增大 ω_n 或 ζ 都是增大带宽的有效手段。图 4(a) 和 (b) 表明 R_p 固定时，随着 ω_n 或 ζ 的增大，带宽将不断增大，导致可被滤除的电流的频率范围增大。以图 4(a) 为例，当 R_p 和 ω_n 保持不变，而 ζ 从 1 增大到 2 时， 5MHz 频率处的系统增益从 67.26dB 下降到 60.59dB ，放大倍数几乎下降到原来的一半。值得注意的是，改变带宽不会影响系统的高频增益，只会降低频率低于带宽的电流的增益。

因此，带宽对于 V_C 扰动的影响与 SET 电流在频域上的分布有关。另一方面，增大带宽可以有效地加快 PLL 环路的响应速度而大幅降低 V_C 恢复时间^[6-7]。因此，提高带宽也有助于减弱 PLL 的 SET 响应。

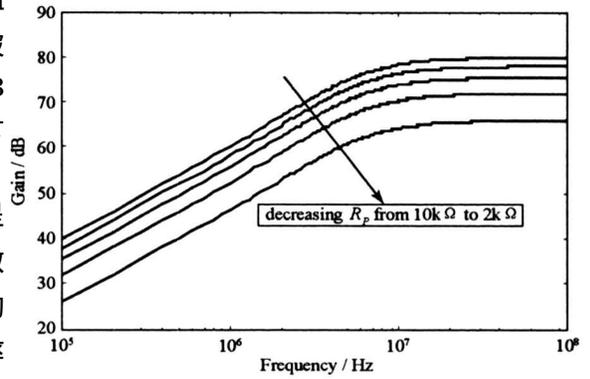
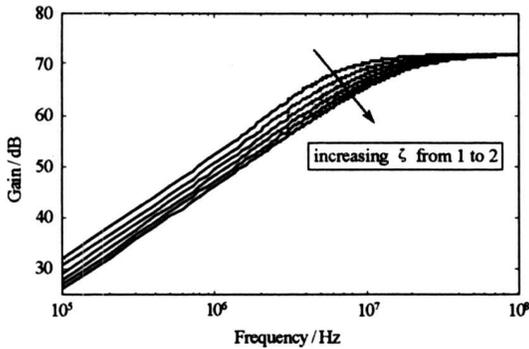
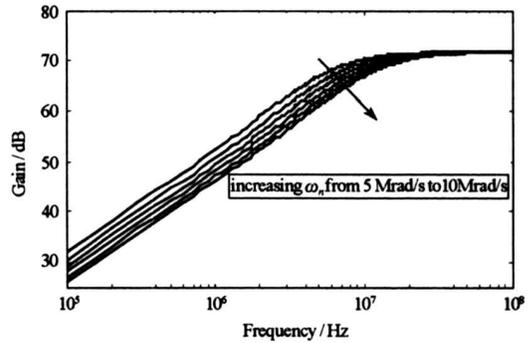


图 3 PLL 的增益与频率曲线 (ω_n 和 ζ 保持不变, R_p 分别为 $10\text{k}\Omega$ 、 $8\text{k}\Omega$ 、 $6\text{k}\Omega$ 、 $4\text{k}\Omega$ 和 $2\text{k}\Omega$)
Fig. 3 Gain frequency curves for PLLs with fixed ω_n and ζ for varying R_p ($10\text{k}\Omega$, $8\text{k}\Omega$, $6\text{k}\Omega$, $4\text{k}\Omega$ and $2\text{k}\Omega$)



(a) ω_n 保持不变, ζ 分别为 1、1.2、1.4、1.6、1.8、2



(b) ζ 保持不变, ω_n 分别为 5、6、7、8、9、10 Mrad/s

图 4 R_p 保持不变时, PLL 的增益与频率曲线

Fig. 4 Gain frequency curves for PLLs with fixed R_p

综上所述，通过频域分析可以获得以下结论：(1) 频域分析可以直观地确定环路对不同频率 SET 电流的放大能力；(2) 减小 R_p 可以有效降低整个频域的电流增益；(3) 通过增大 ω_n 或 ζ 而提高带宽的方法可以减小频率低于带宽的电流增益，并且会加速 PLL 恢复过程。

3 SET 模拟设置

为了验证频域分析的结果，基于 180nm CMOS 工艺设计并实现了一款 PLL 电路，PLL 的频率范围为 $400\text{MHz} \sim 2.1\text{GHz}$ 。利用 Synopsys 公司的 HSPICE，对 PLL 电路进行了晶体管级模拟以研究 PLL 系统的单粒子瞬变效应。模拟过程中利用电流脉冲模拟了高能粒子轰击引发的电荷收集过程^[6]。当 PLL 稳定后，单粒子脉冲被注入到指定结点。改变各种环路参数，获得了工作于 1GHz 的 PLL 的 SET 响应，并记录了各种情况下 V_C 的峰值扰动 (ΔV_C) 和 PLL 恢复锁定所需的时间 (t_s)。

4 模拟验证

如前所述，SET 引发的 V_C 扰动依赖于环路滤波电阻 R_p ，瞬态分析确认了这个结论。如图 5 所示，保持 ζ 和 ω_n 不变时， R_p 每降低 $5\text{k}\Omega$ 将导致 ΔV_C 大约下降 0.18V ，而 V_C 恢复时间 t_s 也相应地下降。由

此可知, 减小 R_p 可以有效地降低 SET 电流的放大倍数, 而且减小的程度与 R_p 成正比。另外, 由于减小 R_p 而导致 V_C 扰动降低, 也缩短了 V_C 恢复时间。

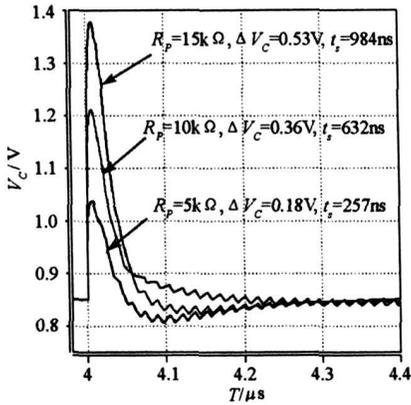


图 5 ζ 和 ω_n 保持不变, R_p 变化时的瞬态 V_C 响应

Fig. 5 Transient V_C response with varying R_p and fixed ζ and ω_n

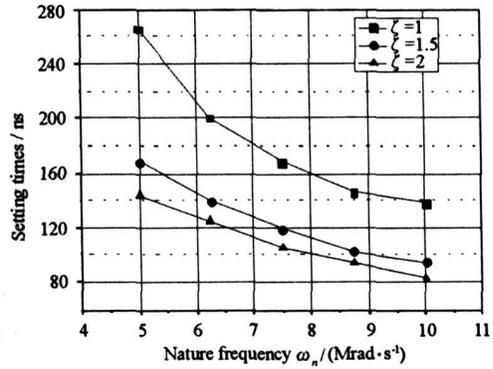


图 6 R_p 固定而 $\zeta=1$ 、 $\zeta=1.5$ 和 $\zeta=2$ 时, V_C 恢复时间与 ω_n 的关系曲线

Fig. 6 Circuit simulation results for settling time versus ω_n with fixed R_p for $\zeta=1$, $\zeta=1.5$ and $\zeta=2$

带宽对 V_C 扰动的的影响取决于 SET 电流的频谱, 难以通过瞬态模拟验证。因此, 本文仅通过模拟验证了带宽与 PLL 恢复时间的关系。图 6 显示了 $\zeta=1$ 、 $\zeta=1.5$ 和 $\zeta=2$ 三种情况下恢复时间与 ω_n 之间的关系。对单条曲线来说, 当 ζ 保持不变时, 随 ω_n 的增大, 环路响应速度加快, 导致恢复时间不断减少。而对于相同的固有频率 ω_n , 较大的阻尼因子 ζ 将减小恢复时间并防止环路振荡和过冲以保证 PLL 更加稳定。这些结果验证了带宽通过影响衰减过程而决定 V_C 恢复时间的结论。

5 结论

采用频域分析方法从系统增益与带宽的角度研究环路参数与 SET 响应的关系。研究表明, 频域分析可以直观地量化不同频率 SET 电流对控制电压的影响程度。进一步地, 通过频域分析还证明了减小 R_p 而降低增益或增大 ω_n (或 ζ) 而提高带宽都是抑制 CP 中 SET 效应的 RHBD 方法。此外, 通过 HSPICE 模拟验证了分析结论, 证明调整环路参数可以明显地降低 SET 敏感性。

参考文献:

- [1] Boulghassoul Y, Massengill L W, Stenberg A L, et al. Towards SET Mitigation in RF Digital PLLs: From Error Characterization to Radiation Hardening Considerations[J]. IEEE Trans. Nucl. Sci., 2006, 53(4): 2047-2053.
- [2] Loveless T D, Massengill L W, Bhuvu B L, et al. A Single event hardened Phase locked Loop Fabricated in 130 nm CMOS[J]. IEEE Trans. Nucl. Sci., 2007, 54(6): 2012-2020.
- [3] Loveless T D, Massengill L W, Bhuvu B L, et al. Hardened by design Technique for RF Digital Phase locked Loops[J]. IEEE Trans. Nucl. Sci., 2006, 53(6): 3432-3438.
- [4] Loveless T D, Massengill L W, Holman W T, et al. Modeling and Mitigating Single event Transients in Voltage controlled Oscillators[J]. IEEE Trans. Nucl. Sci., 2007, 54(6): 2561-2567.
- [5] Loveless T D, Massengill L W, Bhuvu B L, et al. A Probabilistic Analysis Technique Applied to a Radiation hardened by design Voltage controlled Oscillator for Mixed signal Phase locked Loops[J]. IEEE Trans. Nucl. Sci., 2008, 55(6): 3447-3455.
- [6] Chung H H, Chen W, Bakkaloglu B, et al. Analysis of Single Events Effects on Monolithic PLL Frequency Synthesizers[J]. IEEE Trans. Nucl. Sci., 2006, 53(6): 3539-3543.
- [7] Zhao Z, Li J, Zhang M, et al. Modeling and Analysis of Single event Transients in Charge Pumps[J]. Journal of Semiconductor, 2009, 30(5): 055006-1~055006-5.