文章编号: 1001- 2486(2010) 06- 0001- 07

数字阵列雷达及其关键技术进展

陈曾平,张 月,鲍庆龙 (国防科技大学ATR重点实验室,湖南长沙 410073)

摘 要: 随着高速 ADC 器件和高性能通用处理器的发展, 雷达的数字化程度越来越高。分析了数字阵列雷达的优点; 介绍了现有的典型数字阵列雷达系统, 总结了数字阵列雷达的典型结构; 介绍了高速 ADC 器件、高速采集板、正交解调和通道均衡等关键技术的发展现状。随着相关技术的不断进步, 阵列雷达必然向着数字化、软件化和多功能的方向发展。

关键词: 数字阵列雷达; 数字接收机; 模数转换器; 正交解调; 通道均衡

中图分类号:TN957 文献标识码: A

Advance in Digital Array Radar and Its Key Technologies

CHEN Zeng-ping, ZHANG Yue, BAO Qing-long

(ATR Key Laboratory, Univ. of Defense Technology, Changsha 410073, China)

Abstract: With the development of high speed ADC and general processor with high performance, the digitalization degree of radar has reached a level much higher than before. Firstly, this paper analyzed the advantages of Digital Array Radar (DAR). Secondly, it introduced several typical DAR systems and summarized the typical architecture of DAR. Finally it introduced the development of RF direct sampling all-digital receiver, all-digital quadrature demodulation, wideband channel equalization, and the wideband signal digital beamforming technology. With the development of relevant technology, the array radar will surely develop to be digital, software defined and multifunctional.

Key words: digital array radar (DAR); digital receiver; A/D converter (ADC); quadrature demodulation; channel equalization

20 世纪 80 年代以来,随着数字集成电路技术的发展以及数字波束形成(Digital Beam Forming, DBF) 方法研究的不断深入 [1-2],阵列雷达不断提高其数字化程度并越来越多的采用先进阵列信号处理技术 [3]。不同于传统阵列雷达采用移相器、延迟线、功率合成与分配器等器件在射频或中频进行波束形成, DBF 是利用数字信号处理技术在基带进行处理,具有低功耗、高稳定、高精度等特点。对于采用了 DBF 技术的阵列雷达可统称为 DAR,其主要的工作模式有如图 1 所示的四种 [4]: (a) 单发单收,常用于波束扫描雷达; (b) 发射单个宽波束,同时接收多个波束,可提高雷达扫描的数据率; (c) 泛探雷达,发射全向波束(或很宽波束),接收采用同时固定多波束,无需扫描; (d) 多输入多输出雷达(Multi-Input,Multi-Output,MIMO)。其中前两种方式已经得到了广泛的应用,而后两种方式可更充分发挥数字化、软件化

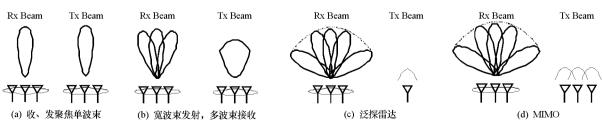


图 1 DAR 工作方式 Fig. 1 Work modes

基金项目: 国家部委基金资助项目(51307060401) 作者简介: 陈曾平(1967一), 男, 教授, 博士生导师。

^{*} 收稿日期:2010-09-10

的优势, 是当前研究的热点, 正处于理论研究和实验探索阶段。

1 数字阵列雷达优势

随着雷达接收机数字化程度的提高和先进数字信号处理技术的应用, 一般认为 DAR 具有以下一些主要优点^[3-9]:

- (1) 降低对数字接收机动态范围要求。对于采用模拟波束形成的雷达系统, 波束形成网络会对干扰信号产生很大的增益, 为了与之匹配, 要求连接在模拟波束形成网络输出端的数字接收机具有很大的动态范围。而对于 DAR, 每台数字接收机只是接在单元或子阵的输出端, 因此可大大降低对其动态范围的要求。
- (2)可实现超低副瓣。由于能够对阵列误差、各单元幅相不一致和互耦效应等进行精确校正,因此能够实现超低副瓣。
- (3) 易于实现同时多功能。一般来讲, 雷达系统对于不同距离段上目标有不同的探测精度和数据率要求, 因此信号处理机可根据不同距离段来分别设计相应检测方法, 从而可同时满足对近程、中程和远程目标不同的探测需求, 实现同时多功能。
- (4) 易于实现软件化。由于数字化程度不断提高和高性能通用硬件平台的应用, 使得雷达的主要功能都可由软件编程实现。可在无需更换硬件平台的情况下通过软件加载与升级来改变雷达的功能或提高雷达系统的探测能力。
- (5) 提高强杂波背景中弱小目标检测能力。同时多波束增加了波束驻留时间, 因此可以通过长时间相参积累来改善多普勒滤波器, 从而实现运动目标与杂波的有效分离。
- (6) 低截获概率。雷达发射信号可在时域、空域和谱域等多维空间进行扩展,能够在不影响雷达探测威力的前提下增加了电子情报(Electronic Intelligence, ELINT)系统截获雷达信号的难度。
- (7) 抗干扰能力强。可利用自适应阵列信号处理技术,根据雷达回波的空时特性自适应地调整阵列参数,达到抑制干扰并保持目标信息的效果,从而能够有效改善信干噪比(Signal to Interference plus Noise Ratio, SINR),提高弱小目标探测能力。
- (8) 容易实现宽带相控阵宽角扫描。常规宽带相控阵雷达是在阵列各单元或子阵级别上添加实时延迟线和移相器来实现宽角扫描,实现复杂且延迟精度有限;而对于 DAR,发射时可利用直接数字频率合成(Direct Digital Frequency Synthesizer, DDS)技术来精确控制延迟,接收时可在基带利用分数时延滤波器等数字信号处理技术实现精确延迟。
- (9) 利于实现非合作目标识别(Noncooperative Target Detection, NCTR)。NCTR 是实现雷达功能智能化不可缺少的一项重要技术,常用的方法有利用 ISAR 成像识别舰船、飞机和利用回波调制特征识别直升机等。实现这些功能比实现目标检测需要更长的连续观测时间,常规相控阵雷达只能以牺牲搜索数据率来增加某个目标观测时间以进行识别;而 DAR 可以在不牺牲其他功能的同时对目标进行长时间观测,为识别目标提供了有利条件。

2 典型数字阵列雷达系统

DAR 具有多种不同工作模式, 其主要差别体现在收、发波束的特性上, 不同模式适用于不同的应用场合。 DAR 还可进行功能上的扩展, 同时具备通信和电子战等功能, 实现多功能一体化综合射频系统。本节将重点介绍典型的 DAR 实验系统和实际应用系统, 总结了 DAR 的典型结构。

荷兰 Thales 公司研制了一系列接收同时多波束舰载三坐标搜索雷达, 称为 SMART 系列 $^{[10]}$ 。其中于 2000 年交付的 SMARTL 是 L 波段远程三坐标雷达 $^{[11]}$,其天线是由 24 个水平带状线组成的面阵。发射方向图是利用数控高功率移相器来控制的, 可根据不同的工作模式合成不同的发射方向图。如图 2 所示, 接收 DBF 是通过对 24 路回波进行 FFT 来实现的, 方位向为窄波束, 宽度为 2. 2 ,俯仰同时形成 16 个波束覆盖 0 ~ 70 ° 的范围, 每个波束宽度 8 。该雷达具有自适应抗干扰的功能, 可在严重的杂波和干扰环境中有效地对付导弹、飞机及海面威胁。 SMARF-L 采用机械扫描和 DBF 相结合的方式, 这是三坐标监

视雷达常用的工作模式。

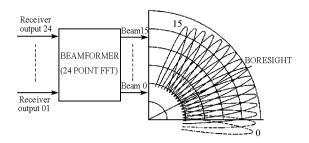


图 2 SMART-L 波束形成示意图 Fig. 2 SMART-L DBF mode

美国海军研究局(Office of Naval Research, ONR)于 20 世纪 80 年代开展了 DAR 的先期概念研究,在此基础上于 2000年正式立项开展了 L 波段 DAR 实验样机的研究¹²,以便引入现代新技术来开发一种具有全 DBF 结构的有源阵列雷达系统,解决舰载雷达在近海作战时复杂环境下小目标的检测问题。该系统组成如图 3 所示,信号处理机主要完成 DBF 和通道均衡等处理,进一步的数据处理在事后完成。该实验样机的发射和接收都采用了 DBF,采用了数字 T/R 组件和通用的信号处理机,是一套较为完整的DAR 系统。不过该系统还是有多级模拟变频环节,且只有窄带工作模式,大部分数据处理还只能在事后完成。

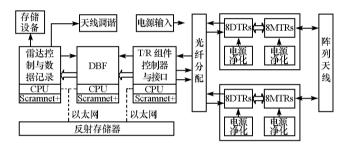


图 3 DAR 样机组成

Fig. 3 DAR configuration

洛克希德马丁公司在研的可扩充 S 波段固态雷达(S4R) 工程样机是一部有缘电子扫描 $DAR^{[13]}$,采用了二维收发 DBF,其外观如图 4 所示。该样机于 2008 年成功演示了利用 DBF 技术进行目标检测和跟踪的能力,证明了 DBF 相对于传统的模拟波束形成具有显著的优势,包括强杂波背景下的目标检测能力和接收同时多波束带来的搜索、跟踪效率的提升。对 DBF 等功能的演示验证,极大促进了这些技术从实验室向工程实用系统的转化。



图 4 S4R 工程样机实物图 Fig. 4 Prototype of S4R

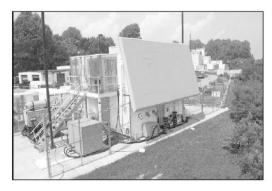


图 5 AMRFC 实验系统 Fig. 5 Prototype of AMRFC

美国海军先进多功能射频概念实验系统(AMRFC)用一个共用孔径来实现一个能支持舰上雷达、电子战和通信的一体化 RF 系统[14],以减少舰上 RF 系统数量并有效增加系统功能与带宽,显著降低舰上

RF系统孔径总的雷达散射截面积。实验系统如图 5 所示。该系统采用独立的发射和接收天线实现收发同时工作时的收发隔离并能够满足不同功能对发射和接收阵面不同的要求。发射阵面分为四个子孔径,可同时形成多个不同功能所需要的发射波束;接收阵面分为 9 个子孔径,每个孔径有四种极化输出通道,每个通道又通过功分器一分为二,有窄带模拟波束形成、窄带数字波束形成和宽带数字波束形成三种波束形成方式。系统软件实现不同处理平台之间的数据交互和资源动态配置,RF 功能软件则用于实现雷达、通信和电子战平台的多种具体功能。该系统扩展了雷达系统的功能,是未来电子信息系统一体化的发展趋势。

国内华东电子工程研究所于 2000 年 9 月研制成功 8 单元一维收发全数字波束形成试验系统, 实现了低副瓣发射波束及发射波束零点的形成, 接收数字波束形成也已经完成。 该系统可以观察 10km 以内的汽车、飞机等目标。2005 年, 该所完成了 512 个单元的 DAR 演示验证系统的研制, 该系统采用模块化设计思想, 其标志性成果为高度集成和可靠的 DAM (Digital Array Module)。

从国内外研究情况来看, 模块化、数字化、软件化、多功能是 DAR 发展的必然趋势, 典型的 DAR 系统应该具有如图 6 所示的结构。

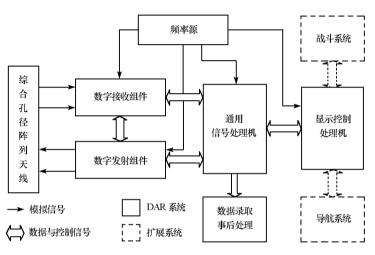


图 6 典型 DAR 结构 Fig. 6 Typical architecture of DAR

受系统研制时器件水平和信号处理能力的限制,目前的 DAR 系统多为窄带系统,且没有基于射频 采样的全数字化阵列雷达系统的报道。

3 全数字接收机关键技术进展

全数字雷达接收机的主要组成部分包括全数字接收组件和通用信号处理机,以及配套的电源、数据传输通道和显示控制终端等。本节对实现宽带全数字阵列雷达接收组件过程所涉及的多个关键技术的发展现状进行归纳和总结。

3.1 射频采样接收组件

1994年,美国国防部高级研究规划局电子技术办公室(DARPA/ETO) 提出对美国海军 AN/APS- 145 E2- C 机载早期预警雷达接收机的升级计划,委托 Rockwell International 公司研制 2Gsps/8bits ADC 芯片 Table Tabl

上面是文献报道中的比较完整的一套全数字接收机,虽然是射频采样,但由于针对的是低频段雷达,实际接收机带宽较小。2005年以来,商用的高速 ADC 器件不断发展,国外多家公司推出了一系列高性能采集处理板卡产品。从目前情况来看,对于采用半导体技术且采样频率超过 1Gsps 的 ADC 芯片,能

达到的量化位数通常为 8bits、10bits 和 12bits。量化位数为 8bits 的 ADC 产品中,Fujitsu 公司基于 CMOS 技术的 ADC 具有最高性能 19 ,其单芯片内部集成两个通道,每通道的采样率为 $56\mathrm{Gsps}$,全功率带宽为 $15\mathrm{GHz}$;而量化位数高于 8bits 的高速大带宽 ADC 产品供应商主要为 E2V 和国家半导体,可达到的最高性能分别为 $5\mathrm{Gsps}/10$ bits 和 3. $6\mathrm{Gsps}/12$ bits $^{[20-21]}$ 。近年来基于超导材料的 $\mathrm{ADC}^{[2-23]}$ 和光学 $\mathrm{ADC}^{[24-25]}$ 得到了迅速发展,且都具有更大的模拟输入带宽和更高的采样率,但从目前发展情况来看,还缺少实用器件。

安捷伦和TEK Microsystems 公司的高速采集模块代表了目前商用高速采集模块的发展水平 $^{[26-27]}$ 。安捷伦公司的四通道 10bits 高速采集模块,可分别工作在单通道 8Gsps、双通道 4Gsps 和四通道 2Gsps,带宽为 3GHz;而 TEK Microsystems 的产品已经采用了前面提到的最高端的 10bits 和 12bits ADC 器件。以上两个公司和其他一些公司的产品都具有一定的可扩展性,支持板内和板间同步采集,可适用于多通道采集的应用场合。不过商用产品都基于一定的总线标准,因此对应用平台有限制,难于同射频前端一体化集成。用于 DAR 的全数字接收组件,为了减小射频电缆带来的损耗和畸变,应该尽量减小走线长度,最优的实现方案就是将高速采集模块与射频前端集成在一起,构成一体化的数字 17 R 组件。

3.2 全数字正交解调接收机设计

正交解调可以很好地保留信号的幅度和相位信息,在雷达、声纳和通信等领域都有着广泛的应用,对于射频直接采样接收机,可采用全数字正交解调技术。不同于模拟正交解调,数字正交解调能保证 I、Q 信号之间良好的幅度一致性和相位正交性。数字正交解调的实现方法主要分为低通滤波法 [36-29]、Hilbert 变换法 [30-31] 和插值法 [32]。其中低通滤波法和多相滤波插值法可以证明是等效的,是目前较为优化的方法,其主要特点是可以免混频,交替的采样信号通过简单的符号变换就可得到 I、Q 信号,并可由一个低通滤波器的两个多相分支进行采样时刻的对齐,即可得到正交解调结果。需要指出的是,虽然免混频的方法可以在一定程度上降低数据率,但是对于采样频率很高的应用场合,现有处理器的速度仍然无法与之匹配,此时必须依靠并行处理的方式,通过资源来换取速度。

以上讨论了基于一阶采样的免混频正交解调方法,为了进一步提高采样频率选择的灵活性,有学者提出了基于二阶采样的免混频正交解调方法^[33-34],该方法需要两路 ADC 以一定的采样时间差对模拟信号进行采样,在采样率满足一定条件的情况下,经过简单的符号变换可得到有一定时间差的 I、Q 两路信号,然后可利用与一阶采样类似的方法,通过校正两路信号之间的时刻差来得到正交解调的结果。这种方法所需 ADC 采样率为一阶采样方法的一半,但需要两路 ADC,分别对功分得到的两路模拟信号进行采样,两路模拟通道之间的差异将影响正交解调的性能,因此该方法不太适合宽带信号正交解调的应用场合。

3.3 通道均衡技术研究

虽然用射频直接采集最大程度地减少了模拟器件带来的影响,通道特性还是受到天线、限幅器、低噪声放大器、模拟带通滤波器等射频前端和 A/D 器件本身等的影响,同时 A/D 采样之后的数字正交解调也会进一步引入幅相特性的波动。这些因素的影响导致了通道传输特性的失真和各通道之间频率特性的不一致,会严重降低 DBF、脉冲压缩和高分辨成像等处理的性能。

为了校正通道特性的不一致,需要在每个通道中添加一个均衡滤波器。宽带通道均衡的工程实现通常需要解决以下几个问题: ①宽带通道特性测试; ②均衡滤波器系数计算; ③均衡滤波器硬件实现。针对以上问题,国内外学者开展了广泛研究: ①宽带通道特性测试的典型方法是向各接收通道注入 LFM测试信号 [35-39],利用数字接收机输出结果计算各个通道的频率响应,并结合所选参考通道频率响应特性,即可计算均衡滤波器的期望频率响应。 ②均衡滤波器系数的计算实际上是复系数 FIR 滤波器设计问题,所设计滤波器频率响应要尽量逼近均衡滤波器期望频率响应,目前采用的典型方法有频域最小二乘拟合法 [35-36]和 Fourier 变换法 [37-39]。 ③均衡滤波器的实现方式主要取决于解调之后的数据率和均衡滤波器的阶数。如果数据率较低且滤波器阶数较小可用 DSP 实现,若数据率较高且滤波器阶数较大,则需要利用大规模、高性能 FPGA 来实现。

美国海军研究局的 DAR 样机^[12], 其接收机带宽为 815kHz, 通道均衡滤波器为 20 阶 16bits 的复系数 FIR 滤波器, 硬件实现依靠 FPGA 完成; 林肯实验室研制的 RSI(Radar Surveillance Technology) 自适应 DAR 实验系统^[35], 其接收机带宽小于 1MHz, 通道均衡滤波器为 31 阶的复系数 FIR 滤波器, 该系统利用实测数据验证了均衡算法的有效性; 瑞典国防研究院研制的 S 波段数字波束形成天线实验系统^[40], 接收机带宽约为 5MHz, 在方向图校正和互耦校正的基础之上进一步通过一个 15 阶的复系数 FIR 均衡滤波器校正接收通道频率特性, 从天线方向图测试结果来看, 校正和均衡的效果非常明显。

南京电子技术研究所、华东电子工程研究所、成都电子科技大学、西安电子科技大学、空军雷达学院和国防科技大学等研究所和院校都对通道均衡进行了研究,主要集中于研究通道失配对阵列信号处理的影响、通道均衡算法及对现有算法的改进,而将通道均衡技术应用于实际雷达系统中的较少。从已有报道来看,南京电子技术研究所在 2003~ 2004 年录取了两种实测数据,分别是采样率 10Msps、带宽 5MHz 和采样率 10Msps、带宽 2.5MHz,利用 Fourier 变换法计算均衡系数,取得了较好的均衡效果。国防科技大学在分析实测通道特性的基础上,改进了 Fourier 变换法,基于 FPGA 实现了 200MHz 带宽信号的均衡^[41]。

从目前实际系统中应用的均衡滤波器来看,通道的带宽较小。对于高分辨目标特性测量雷达,其带宽通常会大于 IGHz,此时需要的均衡滤波器阶数很大,难于硬件实现,因此还需要针对宽带雷达系统研究更为有效的通道均衡方法。

4 结论

在过去的 30 年中, 数字技术的发展, 成为雷达技术发展的最大推动力。DAR 是现代雷达技术特别是雷达工程实现领域的前沿与重要发展方向。随着数字化程度的提高以及信号处理技术的不断发展, 真正意义上的全数字化软件雷达将会成为现实。本文分析了 DAR 的优势和发展现状, 重点分析了射频直接采样、全数字正交解调和宽带通道均衡这几个宽带 DAR 研制过程中的关键技术的发展现状。目前已经具备了建设宽带 DAR 的理论和技术条件, 可结合军用和民用需求, 建设相应的演示验证平台和工程样机。

参考文献:

- [1] Van Veen B D, Buckley K M. Beamforming: A Versatile Approach to Spatial Filtering[J].IEEE ASSP Magazine, 1988, 5(2):4-23.
- [2] Van Trees H L. Optimum Array Processing Part IV of Detection, Estimation, and Modulation Theory[M]. New York: John Wiley & Sons, Inc, 2002.
- [3] Weiβ M. Digital Antennas [J]. Multistatic Surveillance and Reconnaissance: Sensor, Signals and Data Fusion, 2009, (5): 1-29.
- [4] Rabideau D J, Parker P. Ubiquitous M MO Multifunction Digital Array Radar [C]//California: Conference on Signals, Systems and Computers, 2003: 1057–1064.
- [5] Skolnik M. Systems Aspects of Digital Beam Forming Ubiquitous Radar[R]. NRL Report: NRL/M R/5007-02-8625, 2002.
- [6] Skolnik M. Opportunities in Radar-2002[J]. Electronics and Communications Engineering Journal, 2002, 14(6): 263-272.
- [7] 吴曼青. 数字阵列雷达及其进展[J]. 中国电子科学研究院学报, 2006, 1(1): 11-16.
- [8] 吴曼青. 数字阵列雷达的发展与构想[J]. 雷达科学与技术, 2008, 6(6):401-405.
- [9] 朱庆明. 数字阵列雷达述评[J]. 雷达科学与技术, 2004, 2(3):136-141.
- [10] Thales[EB/OL]. http://www.thalesgroup.com/.
- [11] Dedden G. SMART-L Multibeam Radar[C]//Amsterdam: European Radar Conference 2004, 2004: 17-20.
- [12] Cantrell B, et al. Development of a Digital Array Radar(DAR) [J]. IEEE Aerospace and Electronic Systems Magazine, 2002, 17(3): 22-27.
- 13] Lockheed Martin[EB/OL]. http://www.lockheedmartin.com/.
- [14] Tavik G C, Hilterbrick C L, Evins J B. The Advanced Multifunction RF Concept[J]. Transactions on Microwave Theory and Techniques, 2005, 53(3): 1009-1020.
- [15] Nary K R, Nubling R, Beccue S, et al. An 8- bit, 2 Gigasample Per Second Analog to Digital Converter C]// GaAs IC Symposium Technical Digest 1995, 17th Annual. USA: IEEE Press, 1995: 303- 306.
- [16] Thompson R L, Degerstrom M J, Walters W L, et al. An 8- bit 2- gigasample/second ADC Converter Multichip Module for Digital Receiver Demonstration on Navy AN/APS- 145 E2- C Airbonne Early Warning Aircraft Radar[J]. IEEE Transactions on Components, Packaging, and

- Manufacturing Technology-PART B, 1998, 21(4): 447-462.
- [17] Thompson R L, Amundsen E H, Schaefer T M, et al. Design and Test Methodology for an Analog-to-digital Converter Multichip Module for Experimental All-digital Radar Receiver Operating at 2 Gigasamples/s [J]. IEEE Transactions On Advanced Packaging, 1999, 22(4): 649-664.
- [18] Song W. A New 3- GSPS 65- GOPS UHF Digital Radar Receiver and Its Performance Characteristics [C]// California: Conference on Signals, Systems and Computers, 1997: 1542- 1546.
- [19] Fujitsu. 56CSa/s 8 bit Analogue te-Digital Converter [EB/OL]. http://emea. fujitsu.com/microelectronics.
- [20] National Semiconductor [EB/OL]. http://www.national.com.
- [21] E2V Corporation [EB/OL]. htt p://www.e2v.com.
- [22] Mukhanov O A, Gupta D, Kadin A M, et al. Superconductor Analoge to Digital Converters [J]. Proceedings of the IEEE, 2004, 92(10): 1564–1584.
- [23] Mukhanov O A, Kirichenko D, Vernik I V, et al. Superconductor Digita+RF Receiver Systems[J]. ICICE Transaction Electron, 2008, E91-C (3): 306-317.
- [24] Valley G.C. Photonic Analog to Digital Converters [J]. Optics Express, 2007, 15(5): 1955–1982.
- [25] Kim J, Park M J, Perrott M H, et al. Photonic Subsampling Analog-to-Digital Conversion of Microwave Signals at 40 GHz with Higher than 7-ENOB Resolution [J]. Optics Express, 2008, 16(21): 16509- 16515.
- [26] Agilent Technologies [EB/OL]. http://www.agilent.com.
- [27] TEK Microsystems, Inc[EB/OL]. http://www.tekmicro.com.
- [28] Considine V. Digital Complex Sampling [J]. Electronics Letters, 1983, 19(16): 608-609.
- [29] Zhang G, Al-khalili D, Inkol R, et al. Novel Approach to the Design of I/Q Demodulation Filters[J]. IEE Proceedings on Vision, Image and Signal Processing, 1994, 141(3): 154-160.
- [30] Rice D W, Wu K U. Quadrature Sampling With High Dynamic Range [J]. IEEE Transactions on Aerospace and Electronic Systems, 1982, 18(6): 736-739.
- [31] Mitchell R L. Creating Complex Signal Samples From a Band-limited Real Signal [J]. IEEE Transactions on Aerospace and Electronic Systems, 1989, 25(3): 425-427.
- [32] Pellon L E. A Double Nyquist Digital Product Detector for Quadrature Sampling [J]. IEEE Transactions on Signal Processing, 1992, 40(7): 1670
 1681
- [33] Guo G R, Zhuang Z W, Wang F X. Mixer-free All Digital Quadrature Demodulation[C]// Beijing. Proceedings of ICSP' 98, 1998: 1704-1707.
- [34] Wang F X, Yong S W, Guo G R. Mixer-free Digital Quadrature Demodulation Based on Second-order Sampling [J]. Electronics Letters, 1998, 34 (9): 854-855.
- [35] Teitelbaum K. A Flexible Processor for a Digital Adaptive Array Radar [J]. IEEE AER Systems Magazine, 1991(5): 18-22.
- [36] Wu S J, Li Y J. Adaptive Channel Equalization for Space-time Adaptive Processing [C]//Xi' an, China: IEEE International Radar Conference, 1995: 624-628.
- [37] 王峰,傅有光,夏映玲. 非最小相位雷达通道均衡算法研究[J].现代雷达,2004,26(11):68-70.
- [38] 王峰, 傅有光, 孟兵, 等. 基于傅里叶变换的雷达通道均衡算法性能分析及改进[J]. 电子学报, 2006, 34 (09):1677- 1680.
- [39] Ran Y, Wang X G, Zou L. Performance of the Improved Channel Equalization Method for Wideband Digital Array Radar [C]// Milpitas, USA: International Conference on Communications, Circuits and Systems, 2009: 443-445.
- [40] Pettersson L, et al. An Experimental S-Band Digital Beamforming Antenna [C]//Boston, USA: IEEE International Symposium on Phased Array System and Technology, 1996: 93-98.
- [41] 张月, 鲍庆龙, 杨剑, 等. 宽带数字阵列雷达通道均衡方法的设计与实现[J]. 信号处理, 2010, 26(3): 453-457.