

文章编号: 1001- 2486(2010) 06- 0008- 07

## 多功能复杂信号侦察可配置计算模型\*

吴巨红, 刘万全, 鲍庆龙, 陈曾平

(国防科技大学 ATR 重点实验室, 湖南长沙 410073)

**摘要:** 复杂信号侦察处理是多功能数字阵列雷达(MFDAR)的重要组成部分, 可以服务于 MFDAR 的雷达与通信信号侦察以及电子战等多种用途, 其中信号侦察的实时性与功能的灵活适应性是 MFDAR 的关键。在详细研究 MFDAR 信号侦察处理特点基础上, 提出了两阶段可配置的信号处理流程, 构建了基于混合结构的宽带信号侦察可配置计算模型 BSRRCM。BSRRCM 对“非确定、非单向”的信号流进行了描述, 利用“固化典型流程、设置有限配置点”的思想, BSRRCM 将应用分解成可完全重配置的典型处理流程和可局部重配置的功能任务序列, 快速映射到合适的计算平台上, 在确保信号处理实时性前提下使系统获得了动态的灵活配置能力与可扩展性。

**关键词:** 多功能数字阵列雷达(MFDAR); 宽带复杂信号侦察; 可配置计算; 计算模型; 动态重构; 混合可配置结构

中图分类号: TN958 文献标识码: A

## Reconfigurable Computing Model for Multipurpose Signal Reconnaissance

WU Jir hong, LIU Warr quan, BAO Qing long, CHEN Zeng ping

(ATR Key Laboratory, Univ. of Defense Technology, Changsha 410073, China)

**Abstract:** Reconnaissance of complex signal is an important part of the multifunctional digital array radar(MFDAR), which serves for multipurpose, including radar & communication signal reconnaissance or ESM(electronic support measurement). The real time responsivity and flexibility are crucial for such a reconnaissance system. In this paper, we proposed a two stage reconfigurable signal processing according to the reconnaissance characteristics of MFDAR. Then we constructed the Broadband Signal Reconnaissance Reconfigurable Computing Model(BSRRCM) based on the hybrid reconfigurable architecture to implement the processing procedures. BSRRCM describes non identified and not unidirectional signal flow. Taking BSRRCM, we can decompose an application into a particular procedure which can be reconfigured completely and a partial reconfiguration tasks sequence, then this reconfigurable procedure and tasks sequence could be mapped on the appropriate computing platform. The BSRRCM has many merits at the same time, including flexibility, dynamic reconfigurability, multipurpose and scalability.

**Key words:** multifunctional digital array radar(MFDAR); broadband complex signal reconnaissance; reconfigurable computing; computing model; dynamic reconfiguration; hybrid reconfigurable architecture

多功能数字阵列雷达(Multifunctional Digital Array Radar, MFDAR)采用多种先进技术,集雷达探测、电子战、通信侦察等多功能于一体,具有全方位、多层次、多频段探测与预警能力,成为未来新体制雷达的一种发展趋势。信号侦察作为其重要的组成部分,要能够服务于 MFDAR 的多种功能需求。早期的信号侦察系统都具有明确的意图,信号带宽较窄,对先验知识的依赖非常强<sup>[1]</sup>,对未知类型威胁或者瞬态信号缺乏处理能力,而 MFDAR 作为一种能够时时处处实现对空监视的“泛探雷达”,要求信号分析带宽大,瞬态信号捕获分析能力强、能够识别多种类型信号,因此传统的信号侦察系统实现方法难以满足 MFDAR 对多功能信号侦察的要求。

可配置计算(reconfigurable computing)是一种可以“按需”在时空联合域上分配任务的计算模式,它基

\* 收稿日期:2010- 09- 10

基金项目: 国家部委基金资助项目(9140A01060709KG0164;51307060401)

作者简介: 吴巨红(1968—),女,副教授,在职博士生。

于可配置逻辑芯片,具有动态重构系统的能力,具体体现在:①无需把系统的功能全部加载到硬件平台上,系统每一次运行只根据当前应用的需求“剪裁”合适的功能,可以有效提高资源利用率;②系统在运行过程中可以根据中间结果将后续用到的模块动态加载到平台上,覆盖那些已完成使命的模块,使系统具有很好的灵活性与可扩展性。随着FPGA、特别是带有嵌入式处理器(eCPU)FPGA密度与资源的不断提升,可配置计算技术可以很好地解决信号侦察系统在多功能、高实时需求上面面临的挑战。

本文围绕MFDAR对多功能复杂信号侦察需求的特点,提出了两阶段可配置的信号处理流程,分析了各阶段计算与配置特点,在此基础上,建立基于eCPU+FPGAs混合结构的宽带信号侦察可配置计算模型BSRRCM。

## 1 宽带复杂信号侦察处理流程

MFDAR在射频前端采用超高速ADC及数字化接收机技术,能够获得较大的信号分析带宽,相对窄带信号侦察接收机,所获得的信息更加丰富,既为多功能信号侦察提供了带宽保障,也对后端信号处理机提出了更高的要求。

多功能信号侦察系统可以服务于包括多体制信号分析与识别、频谱监视、转发欺骗干扰等多种应用。在对这些应用的处理中,有许多共性的部分,例如信号特征的提取既可用于信号的分选识别,也可用于调制欺骗干扰信息。如果按照传统的系统实现技术,需要将上述多种用途下信号处理的流程全部加载到处理芯片上,即使某些功能不被激活,也占据着相应的计算资源。

本文针对MFDAR中多功能复杂信号侦察处理的上述特点,提出了图1所示的两阶段可配置信号侦察处理流程:

第一阶段(虚线左边部分),主要功能是对原始采集数据进行预处理,包括时频变换、数字下变频以及多域特征提取等。这一段信号处理特点是数据计算量大、实时性要求高。这一阶段又是多种应用处理流程可以复用的部分,如果改变FFT的点数、信道化结构或者多域特征提取算法等,可以使系统工作在不同的工作模式,面向不同的应用需求。当应用需求有变化时,可将这一阶段处理流程作为一个整体进行完全重新配置。

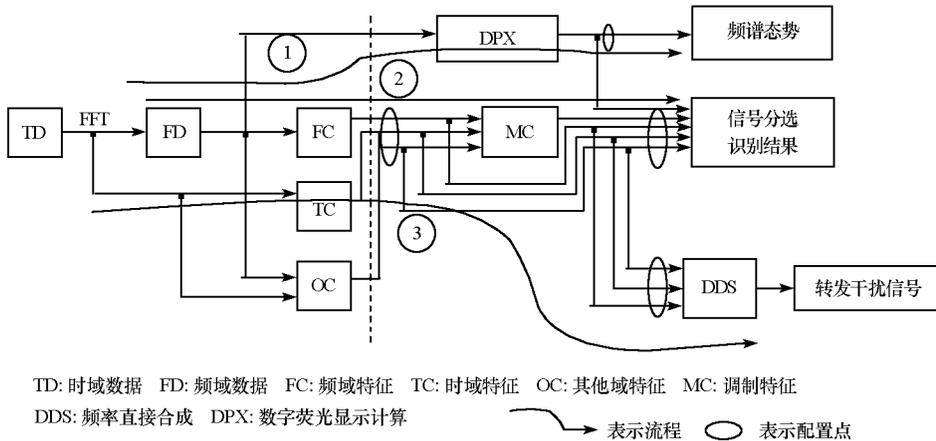


图1 两阶段可配置信号处理流程

Fig. 1 Two stages reconfigurable signal processing flow

第二阶段(虚线右边部分),这一阶段处理的特点体现为根据不同服务需求选择不同的处理流程(本文示意性地列出三种),在每一个流程上,又根据应用的具体需求(例如频段、信号体制等)允许选择不同的功能模块。为此,在典型流程上设置了若干配置点,配置点上功能模块可以被动态替换。这种“固化典型流程,允许在配置点对相应功能模块进行局部动态配置的策略”好处在于:

(1) 通过组合可以形成满足当前运行需要的信号处理流程,提高系统资源利用率;

(2) 可以在系统中同时实现多种用途的信号处理流程,通过动态更新每一个配置点上的功能模块,方便地对同一种流程下的系统能力进行调整更新,使系统具有很好的灵活性与适应性。

针对这样可配置信号处理流程,传统的确定型计算模型已不能满足需求,为此本文提出了面向宽带多功能信号侦察的可配置计算模型 BSRRCM。

## 2 宽带信号侦察可配置计算模型 BSRRCM

通常从计算结构与计算模型两个方面来刻画可配置计算系统的体系结构。计算结构描述计算资源的分布、互联方式以及访问管理等;计算模型面向应用的高层抽象,着重描述在结构之上应用问题的处理模式和控制规则<sup>[2-4]</sup>。计算模型承担着应用到结构之间语义描述上的转换任务,合适的计算模型应该能够较好地抽象应用问题,并将其映射到合适的结构上。这就要求设计者要充分研究了解应用本身的计算特性,以便构建合适的结构与计算模型<sup>[3,5]</sup>。

介绍 BSRRCM 之前,首先简要介绍 MFDAR 计算平台结构。

### 2.1 可配置计算平台

为满足 MFDAR 对信号侦察的多应用需求,本文采用具有星形拓扑的混合可配置计算结构。混合结构<sup>[2-3]</sup>的优点是具有较好的抽象性与可扩展性,既可以在芯片内实现(SoPC),也可以由 FPGA 阵列来实现,前者可以克服分离的处理器与可配置资源之间的通信瓶颈,后者具有丰富的可配置资源,能够满足较大模块的计算需求,嵌入式处理器作为配置控制器,由软件实现对配置的管理与调度,具有更广的配置范围与配置灵活性。

本文构建的 eCPU + FGAs 阵列混合可配置结构(见图 2),集成了 SoPC 与芯片阵列的优势,能够实现多种配置策略,对于系统较大的变化(第一阶段信号处理流程),可以通过对整片 FPGA 进行重配置来实现,而对于某一局部算法的更新(配置点功能模块),则可以通过对某一芯片局部动态配置来实现。

图 2(a)中 F4 是一片大容量、计算资源丰富的 FPGA,主要承担图 1 中第一阶段信号处理任务,该芯片的处理结果可以保存在本地 Mem,也可以通过高速数据接口与其他 FPGA 共享。F1 \ F2 \ F3 是带有 eCPU 的芯片,可以负责第二阶段信号处理任务,eCPU 可以控制相应配置点上功能模块的局部更新。F1 上的 eCPU 还作为系统的主配置控制器,承担对阵列计算资源进行管理的任务。

除高速数据接口外,四个 FPGA 又通过 JTAG 链与外部存储器相连,见图 2(b),前者作为计算路径,后者作为完全重配置路径。外部存储器中保存了事先已经编译实现的配置文件,这些文件分为三个部分,①第一阶段信号处理流程的多个可配置文件;②第二阶段中典型流程的配置文件;③第二阶段每一个典型流程中配置点上的局部动态配置模块(PRM)。

系统另一条配置路径是由 MPU 端口<sup>[6]</sup>、FPGA 内部的 ICAP 接口<sup>[7]</sup>以及专门设计的总线宏<sup>[8]</sup>(BM)组成的局部配置路径(见图 2(c))。各自独立的两条配置路径与计算路径从物理上保证了计算与配置的并行。每一个 FPGA 都自带一个本地缓存,使系统减少了许多不必要的通讯开销。

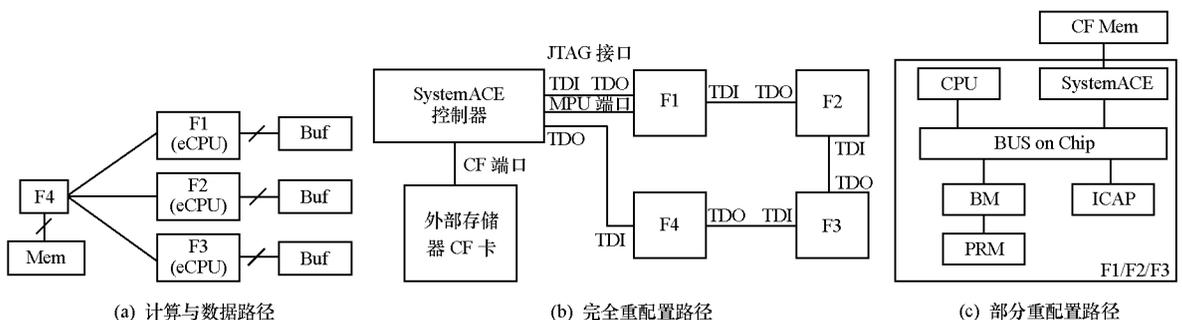


图 2 MFDAR 混合可配置结构

Fig. 2 Hybrid reconfigurable architecture of MFDAR

### 2.2 计算模型

按照文献[2]的观点,典型的信号处理被认为是“同步的、确定的、并且是单向的流”。但是正如前面所分析,本文研究的多功能信号侦察系统需要工作在多种流程之下,而每种流程所进行的处理既有类似

的部分又有不同的部分, 因此这样的系统不完全是确定的和单向的流。

本文建立的 BSRRCM, 具有如下约束前提:

(1) BSRRCM 适用于比通常意义粗粒度(bytes) 尺寸更大的功能模块, 通常是 KB 量级, 一种调制类型识别算法, 例如瞬时自相关算法, 通常就是一个功能模块。

(2) 由于具有专用的高速数据路径(图 2), 本文基于共享数据的存储模式, 仅考虑配置数据开销而忽略中间结果的访存开销。

为便于说明, 用图 3 所示的层次结构进行描述, 其中  $A$  表示应用集合,  $T$  表示可局部重配置的功能模块(PRM) 级的任务集合(任务通常是一个完整的算法),  $C1$  表示第一阶段流程配置集合,  $C2$  表示第二阶段典型流程配置集合,  $T$  和  $C$  都事先编译生成可执行文件, 保存在外部存储器上,  $M$  表示映射,  $P$  表示硬件平台。

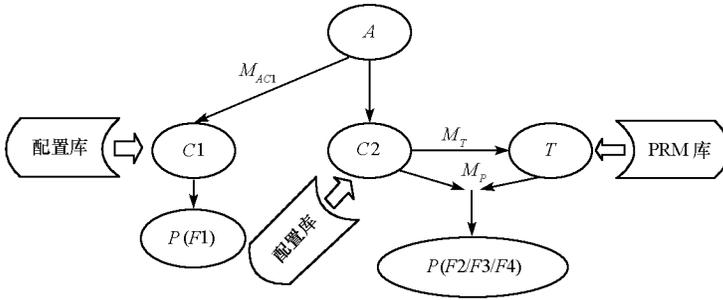


图 3 BSRRCM 计算模型

Fig. 3 Reconfigurable computing model of BSRRCM

### 2.2.1 应用、配置与任务

#### 定义 1 应用

应用  $a$  用一个四元组来描述,  $a = \langle para\_set, I, w, R_c \rangle$ ,  $a \in A$ ,  $a$  是系统运行时的一个应用例化。

$para\_set$  是第一阶段信号处理的参数属性, 例如 FFT 点数、FIR 结构、信道化结构等, 根据这些参数在  $C1$  的配置库中选择一个合适的配置文件, 并映射到  $F1$  芯片上。因为这部分流程相对比较固定, 被规定在  $F1$  上执行, 因此模型对  $C1$  以及映射  $M_{Ac1}$  不做更多阐述。

$I$  反映  $a$  的应用意图, 可取的值包含信号侦察、电子干扰、频谱监视 .....  $w$  是工作模式。应用意图决定了第二阶段的工作流程, 而工作模式决定了完成处理的时机, 二者共同确定应用的基本流程。 $R_c$  是应用的约束向量, 通过该向量, 用户可以规定某些配置点上信号处理算法的完成时间等约束条件,  $R_c$  向量参数是选择配置点算法的重要依据。

#### 定义 2 配置

配置  $c \in C2$ , 用一个三元组来描述,  $c = \langle F, W, rp\_list \rangle$ , 其中  $F$  表示该配置对应的典型处理流程的基本功能,  $W$  表示该流程可用的工作模式集合,  $rp\_list$  表示该流程中允许的配置点列表。

#### 定义 3 任务

任务指一些典型的可配置算法, 包括特征提取、调制类型分析、干扰信息调制等算法, 这些算法的可执行文件构成了 PRM 任务库。

任务  $t$  用六元组来描述,  $t = \langle F, t_c, t_r, p, W, rp \rangle$ , 其中  $F$  是该任务完成的功能;  $t_c$  是任务执行时间;  $t_r$  是任务模块被重新加载的时间;  $p$  是资源占用信息, 通常就是该模块的比特流大小, 它决定被重配置时放到哪一个芯片上哪一个配置区域去;  $W$  表示该任务适合于哪些工作模式;  $rp$  表示该任务适合于哪一个配置点。在本文设计中, 因为典型流程相对固定, 每一个任务仅对应一个配置点, 这将使目标任务的搜索空间较小;

#### 定义 4 任务序列

任务序列  $T_a$  是完成应用  $a$  时, 在基本处理流程的多个配置点上需要局部动态加载的任务模块序列,  $T_a = \{ t_1, t_2, \dots, t_m \}$ , 序列中的任务按顺序对应流程中的配置点, 假设所有任务集合  $T$  的基数为  $n$ ,

则  $m \leq n$ 。

### 定义5 平台

平台指 F1/F2/F3 中的某一个芯片。用四元组来描述,  $p = \langle \text{chip\_ID}, \text{size}, \text{context}, \text{status} \rangle$ , 其中  $\text{chip\_ID}$  是在 FPGA 阵列中芯片的编号,  $\text{size}$  是一个能够反映芯片计算能力的属性, 通常用比特流文件尺寸来表示,  $\text{context}$  指在该芯片上预留的可局部配置的区域尺寸,  $\text{status}$  指该芯片的空闲状态。本文模型仅考虑一个  $\text{context}$  的情况。如果想支持多  $\text{context}$ , 需要对该属性重新定义。

### 2.2.2 映射 $M$

计算模型的目的在于将应用自动映射到计算平台上, 因此映射规则的制定非常重要。

### 定义6 $M_{AC2}$

定义映射  $M_{AC2}: A \rightarrow C2$ , 映射函数  $M_{AC2}$  按照  $A$  到  $C2$  中功能、工作模式进行匹配, 在配置空间得到一个优化的配置  $c$ ,  $c$  满足式(1)所示的匹配准则

$$(a.I = c.F) \wedge (a.w \in c.W) \quad (1)$$

### 定义7 $M_T$

定义映射  $M_T: C2 \rightarrow T$ , 映射  $M_T$  按照配置点属性以及  $a$  的配置约束, 在任务空间得到一个目标任务序列  $T_a$ 。具体过程如下:

(1) 首先假设由式(1)找到的配置  $c$  的配置点列表个数为  $l$ , 则根据配置点列表顺序得到一个序列集合  $T_s = \{T_s^{(i)}\}$ , ( $i = 0, \dots, l-1$ ), 其中  $\forall t_i \in T_s^{(i)}$  满足式(2)所示的匹配准则

$$t_i.rp = c.rp\_list[i] \quad (2)$$

(2) 针对每一个  $T_s^{(i)}$ , 再使用  $a$  的配置约束  $a.R_c$ , 即  $\forall t_i \in T_s^{(i)}$ , 用满足式(3)的那些元素更新  $T_s^{(i)}$

$$t_i.tr + t_i.tc \leq a.R_c.t \quad (3)$$

并对新的  $T_s^{(i)}$  中所有元素, 找到一个最优化的任务  $t_i^*$ ,  $t_i^*$  满足

$$t_i^*.tr + t_i^*.tc = \min(t_i.tr + t_i.tc) \quad (4)$$

(3) 由每一个  $T_s^{(i)}$  ( $i = 0, l-1$ ) 中的  $t_i^*$  按照配置点列表顺序, 就得到了一个目标任务序列  $T_a$ 。

### 定义8 $M_P$

定义映射  $M_P: C \times T \rightarrow P$ 。

在 FPGA 阵列中找到一个空闲芯片  $p$ , 使  $p$  满足

$$(t.status = IDLE) \wedge (t.p \leq p.context) \wedge (c.s \leq p.size) \quad (5)$$

这样的  $p$  即是配置  $c$  与任务序列  $T_a$  的执行平台。

### 2.2.3 配置与任务搜索空间

由于对配置与任务的调度管理是由嵌入式软件完成的, 因此搜索目标配置与任务的时间对配置时间是有影响的。相比完全由可配置任务序列构成信号处理流程, 本文设计思路有两个明显的优势:

(1) 由于典型的处理流程已经固化实现(事先编译实现, 保存在外部存储器中), 因此当应用  $a$  各项需求明确时, 代表典型流程的配置  $c$  就很容易得到。

(2) 在固化的典型流程中的适当环节留一些配置点, 在应用意图与配置点的约束下, 在  $T$  中搜索满足优化的任务模块  $t$  就变得非常容易, 既满足了灵活性需要又不必进行频繁的配置切换。

为说明 BSRRCM 在获得目标配置与任务时具有快速搜索能力, 我们假设配置空间为  $m$ , 配置点个数为  $n$ , 每个配置点上备选功能模块数为  $p$ , 可得表 1 所示的最慢获得目标配置  $c$  和任务  $t$  的搜索次数。

表1  $m$ 、 $n$ 、 $p$  在各种取值下搜索目标  $c$  和  $t$  的次数  
 Tab.1 Times of searching for target  $c$  and  $t$  with variable  $m$ ,  $n$  and  $p$

配置空间 $m$	配置点个数 $n$	每配置点上备选功能模块 $p$	任务空间	最慢得到目标 $c$ 次数	最慢得到目标 $t$ 次数
1	2	2	$1 \times 2 \times 2 = 4$	1	$1 + 2 + 1 = 4$
1	3	2	$1 \times 3 \times 2 = 6$	1	$1 + 3 + 1 = 5$
1	4	2	$1 \times 4 \times 2 = 8$	1	$1 + 4 + 1 = 6$
2	2	2	$2 \times 2 \times 2 = 8$	2	$2 + 2 + 1 = 5$
2	3	2	$2 \times 3 \times 2 = 12$	2	$2 + 3 + 1 = 6$
2	4	2	$2 \times 4 \times 2 = 16$	2	$2 + 4 + 1 = 7$
3	2	2	$3 \times 2 \times 2 = 12$	3	$3 + 2 + 1 = 6$
3	3	2	$3 \times 3 \times 2 = 18$	3	$3 + 3 + 1 = 7$
3	4	2	$3 \times 4 \times 2 = 24$	3	$3 + 4 + 1 = 8$

由表1可以看出,由于在  $M_T$  中利用了配置点信息,因此在进行目标任务搜索时,当  $m$ 、 $n$ 、 $p$  增加时,任务空间按照  $o(m \times n \times p)$  扩展,而任务搜索空间按照  $o(m + n + p)$  扩展,远远慢于任务空间的扩展。

实际应用中,配置空间  $m$  一般不超过10,配置点个数  $n$  不会超过5,当  $m = 10$ ,  $n = 5$ ,  $p = 3$  时,任务空间将变成150,而得到目标任务的搜索次数不超过17次,远远小于任务空间。

#### 2.2.4 BSRRCM 模型的优点和局限性分析

BSRRCM 模型具有如下特点:

(1) 将信号侦察处理流程两阶段化,将典型流程固化实现,将流程中可复用与可替换的部分最大限度提炼出来,通过允许第一阶段流程完全动态重配置,以及在第二阶段典型流程上设置有限配置点、并允许配置点功能模块局部动态重配置,使系统具有灵活的组合实现、满足多用途的能力;

(2) 模型能够将应用自动映射到硬件平台上,在进行配置与任务搜索时,用应用意图和配置点信息进行约束,可以快速匹配到目标配置与任务序列。

考虑与应用背景的紧密结合以及实现中各种因素的折中,BSRRCM 有如下局限性:

(1) 在选择配置点算法时,主要是对算法的时间约束进行选择。尚未考虑根据信号环境特性参与约束目标任务的匹配过程。

(2) 因为基于共享数据的通信机制,在两阶段流程中根据参数的传递来保证  $c_1$  与  $c_2$  的一致性,考虑到实现的复杂度,在模型中未通过约束来体现这一点。

### 2.3 BSRRCM 模型与其他研究成果的比较分析

其他粗粒度可配置计算研究思路基本上是将应用完全分解成可执行的任务序列<sup>[5,9-10]</sup>,这种思路比较适用于确定的信号处理流程,特别是以图像预处理为代表的“规则的、以循环计算为主的、小尺寸”的应用。但是本文应用背景更加侧重于系统的多功能、一体化,体现在信号处理流程上具有可复用的特点,因此信号流呈现为复杂的“非确定、非单向流”的形式,如果采用将应用完全分解为任务序列的思路,一方面无法满足系统“同时多功能”的要求,另一方面频繁的配置开销也无法保证系统对实时性的需求。因此 BSRRCM 紧密结合应用背景,关注“非确定、非单向的”信号流,以及“非规则、少循环、大尺寸”功能模块的动态配置问题,采用“固化典型流程、设置有限的配置点”的设计思路,在确保信号处理实时性的同时尽量发挥可配置计算的灵活性优势。

文献[5]介绍的基于混合结构的通用模型“HySAM”是可配置计算模型领域中较早的研究成果,在很多文献中被多次引用,具有很好的参考价值。HySAM 是一个参数化的模型,适用于细粒度与粗粒度,该模型将应用完全分解成一个任务序列映射到硬件平台上。该模型的优势在于对混合结构具有较好的普

适用性,但是对于本文这种“非规则、少循环、大尺寸”的情况不适用。

中国科技大学周学海研究小组近年来在可配置计算模型方面发表过多篇论文,其中文献[9]将通讯机制引入任务模型,可以解决从门电路到算法级的各种粒度计算,但是它的生产者与消费者数据机制不适合于本文应用背景,此外与文献[5]相同,该模型思想也是将应用完全分解成任务序列,不适合本文应用背景。

但是这些模型的设计思想对本文 BSRRCM 都具有很好的启发性。

### 3 结论

本文提出的 BSRRCM 模型基于 eCPU+ FPGAs 的混合可配置计算结构,支持芯片完全重配置与局部动态重配置两种策略,通过应用意图、工作模式以及配置点信息的约束,模型能够在配置与任务空间进行快速搜索,将应用映射到合适的硬件平台。该模型与 MFDAR 对信号侦察多用途需求的特点紧密结合,通过可配置计算技术的合理运用,为新一代多功能信号侦察系统的设计与实现提供了新的解决思路。

配置模块尺寸在 KB 量级,经过测试,无论是芯片的完全重配置还是局部动态重配置,配置时间开销都在毫秒甚至秒量级。如果按照“将应用完全分解成一个任务序列”的思路,频繁配置所带来的时间开销将使系统无法保证实时性。这也从另一个角度说明我们“固化典型流程、设置有限配置点”的设计思想是切合实际的,同时能够满足系统对多功能的需求。

### 参考文献:

- [1] 张国柱. 雷达辐射源识别技术研究[D]. 长沙: 国防科技大学, 2005.
- [2] Abdin Z, Svensson B. Evolution in Architectures and Programming Methodologies of Coarse grained Reconfigurable Computing[J]. *Microprocessors and Microsystems*, 2009, 33: 161- 178.
- [3] Hauck S, Dehon A. Reconfigurable Computing: the Theory and Practice of FPGA-based Computation[M]. USA: Morgan Kaufmann Publication, 2008.
- [4] 姜晶菲. 可重构密码处理结构的研究与设计[D]. 长沙: 国防科技大学, 2004.
- [5] Bondalaoati K, Prasanna V K. Reconfigurable Computing Systems[C]//Proceedings of The IEEE, 2002, 90(7): 1201- 1216.
- [6] Xilinx Corp. System ACE CompactFlash Solution[EB]. <http://www.xilinx.com>, 2008.
- [7] Xilinx Corp. OPB HWICAP(DS280)[EB]. <http://www.xilinx.com>, July 26, 2006.
- [8] 杨栋, 吴巨红, 陈曾平, 等. FPGA 中 slice 总线宏的设计实现与应用[J]. *测控技术*, 2009, 28(z1): 97- 100.
- [9] 龚勇, 邬贵明, 徐进辉, 等. 支持循环自动流水线的粗粒度可重构阵列体系结构[J]. *中国科学 E 辑: 信息科学*, 2008, 38(4): 579- 591.
- [10] 罗塞, 周学海. 支持组合设计的一种可重构计算系统的任务模型[J]. *中国科学技术大学学报*, 2007, 37(9): 1066- 1072.