

一种对时钟偏差不敏感的无源 RFID 标签编解码算法*

李 聪, 谷晓忱, 李建成, 沈绪榜

(国防科技大学 电子科学与工程学院, 湖南 长沙 410073)

摘 要:基于我国自主射频识别空中接口协议 GJB 7377.1-2011, 提出了一种对时钟偏差不敏感的无源 RFID 标签编解码算法。该算法充分考虑了时钟频率偏差、计数误差、分频误差等对编解码的影响, 推导出了标签正确编解码所需的时钟约束条件, 并得到了标签编解码的基本思路和方法。仿真结果表明, 提出的编解码算法对标签时钟精度要求较低, 只要时钟频率大于 1.60 MHz, 即可满足要求, 大大降低了硬件实现的难度和复杂度, 与同类实现方式相比, 功耗降低了近 50%。

关键词:射频识别; 无源标签; 时钟偏差; 自主标准; 编解码; 低功耗

中图分类号: TN911 **文献标志码:** A **文章编号:** 1001-2486(2013)03-0126-06

A coding and decoding algorithm for passive RFID tags featuring variation-tolerance

LI Cong, GU Xiaochen, LI Jiancheng, SHEN Xubang

(College of Electronic Science and Engineering, National University of Defense Technology, Changsha 410073, China)

Abstract: Based on the independent national protocol (GJB 7377.1-2011), the current research proposes a coding and decoding algorithm for passive RFID tags, which features variation-tolerance of the clock frequency. This algorithm substantially considered the influence upon coding and decoding caused by clock frequency variation, counting error, dividing error, et al. Subsequently, the clock restriction that ensures correct coding and decoding was deduced, and a method to implement coding and decoding was found. As the simulation results show, the proposed algorithm has a low requirement for clock accuracy. It will meet the demand as long as the clock frequency is higher than 1.60 MHz. Furthermore, this algorithm dramatically reduces the difficulty and complexity of hardware implementation. Compared with that of previous works, the power consumption of this work decreases by nearly 50%.

Key words: RFID (Radio Frequency Identification); passive tag; clock variation; independent protocol; coding and decoding; low power

目前, 射频识别 (Radio Frequency Identification, RFID) 技术已经在全球得到了广泛的应用, 如生产、物流、交通、军事管理等, 是当前人们研究的焦点。近年来, 我国也在大力推进物联网的建设, 作为物联网关键技术之一的 RFID 技术得到了迅猛的发展。在政府的积极推动下, 2011 年, 我国终于成功制订了第一部具有自主知识产权的 RFID 空中接口协议——《军用射频识别空中接口第 1 部分: 800/900 MHz 参数》^[1] (以下简称军标), 填补了我国在 RFID 标准领域的空白。本文基于自主标准研究无源标签相关编解码算法, 能够为今后研制符合自主标准的 RFID 电子标签提供借鉴。

对于无源标签来说, 标签时钟频率的选择十分重要。频率太低会造成解码错误或者反向链路频率 (Back Link Frequency, BLF) 误差超出频率

允差 (Frequency Tolerance, FT), 而时钟频率过高则会带来较大的动态功耗, 这对于无源标签是无法接受的。因此, 标签的时钟频率应保证在一个合适的范围内。军标中规定在最苛刻情况下反向链路频率的精确度应在 $\pm 10\%$ 之内^[1], 而由于存在工艺、电压和温度偏差, 经典的标签时钟振荡器产生的时钟频率偏差通常会达到 $\pm 20\%$ ^[2-5, 10], 因此如果直接对系统时钟分频得到反向链路时钟, 将无法达到军标要求。

针对上述问题, 目前存在两种解决方式。第一种方式是对时钟振荡器进行改进, 通常的做法包括温度补偿^[6-7]、注入锁定^[8]或命令训练^[9-11], 这些方法虽然能够使标签时钟精度很高, 但也常常会造成制造成本高、功耗大等问题; 第二种方式是通过标签中的相关基带算法来实现, 这种实现方式对时钟精度要求很低, 因此可以

* 收稿日期: 2012-09-19

基金项目: 国家自然科学基金资助项目 (61176093); 湖南省重大专项 (2010FJ1005)

作者简介: 李聪 (1988—), 男, 安徽萧县人, 博士研究生, E-mail: cong.li@nudt.edu.cn;

谷晓忱 (通信作者), 男, 讲师, 博士, E-mail: 18684779686@163.com

采用经典的时钟振荡器实现^[5,12]。本文采用第二种方式,根据前向链路标签正确解码以及反向链路频率允差的要求,得出了标签时钟的约束条件,并提出了标签编解码算法的思路。

1 军标前向链路及反向链路分析

1.1 反向链路分析

反向链路(标签到读写器)中标签采用 FMO 编码和米勒副载波编码。 BLF 的值由 T_c 和分频系数(Divide Ratio, DR) 参数共同决定,具体见表 1。标签反向链路编码时使用 BLF 时钟,因此 BLF 时钟是否准确直接影响到标签编码信号的质量。

表 1 反向链路频率及允差

Tab. 1 Back link frequency and tolerance

T_c (μs)	DR	BLF (kHz)	FT
	4	640	-20% ~ 20%
6.25	2	320	-20% ~ 20%
	1	160	-15% ~ 15%
	4	320	-20% ~ 20%
12.5	2	160	-15% ~ 15%
	1	80	-10% ~ 10%

1.2 前向链路分析

前向链路中读写器采用如图 1 所示的截断式脉冲位置编码(Truncated Pulse Position, TPP)方式对基带数据进行编码,TPP 编码对每 2 位数据编码,且为不等长编码,四种符号的长度允差为 $\pm 1\%$ 。 T_c 可以取 $6.25 \mu\text{s}$ 或 $12.5 \mu\text{s}$ 。

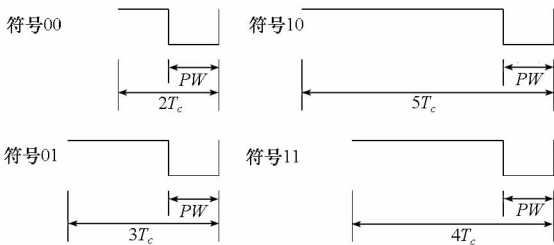


图 1 TPP 编码示意图

Fig. 1 Schematic diagram of TPP encoding

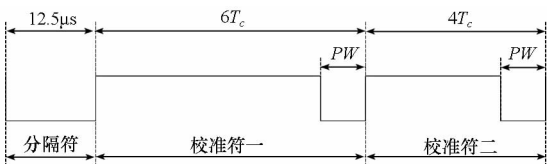


图 2 前向链路的前导码

Fig. 2 Preamble of forward link

读写器在每次发送命令前会发送前导码,标

签根据前导码中的信息实现对命令的解码。前向链路使用如图 2 所示的前导码通信,前导码由分隔符、校准符一和校准符二组成。分隔符的长度允差为 $\pm 5\%$,校准符一和校准符二的长度允差为 $\pm 1\%$ 。标签在解码时将使用两个校准符产生相应的判决门限,因此标签应能够比较精确地测量两个校准符的长度,否则会造成误判。

2 提出的反向链路编码算法

通过表 1 可以得到反向链路频率的标准值为

$$f_{BLF}^{nom} = \frac{DR}{T_c}, DR = 4, 2, 1 \quad (1)$$

因此,反向链路时钟周期为

$$T_{BLF}^{nom} = \frac{T_c}{DR} \quad (2)$$

这里使用前向链路前导码中的校准符二来对系统时钟进行校准,设 N 为系统时钟对校准符二计数得到的值, N 的标准值为

$$N^{nom} = 4 \times T_c \times f_{clk} \quad (3)$$

结合式(2)和式(3),可得到

$$T_{BLF}^{nom} = \frac{N^{nom}}{4 \times DR} \times T_{clk} \quad (4)$$

分析该式可知,反向链路时钟可由系统时钟经过分频得到,分频系数 n 的标准值为

$$n^{nom} = \frac{N^{nom}}{4 \times DR} \quad (5)$$

而考虑到实际情况中存在校准符长度误差和计数误差,因此校准符二的计数值 N 会与标准值有所偏差

$$\begin{cases} N_{min} = \lfloor 4 \times T_c \times 0.99 \times f_{clk} \rfloor \\ N_{max} = \lceil 4 \times T_c \times 1.01 \times f_{clk} \rceil \end{cases} \quad (6)$$

在对系统时钟分频得到反向链路时钟时,可以选择整数分频或小数分频来实现,下面对这两种方式分别予以分析。

(a) 整数分频实现

若分频系数 n 取整数,考虑到量化误差,因此有 n 的最大值和最小值如下:

$$\begin{cases} n_{min} = \text{round}\left(\frac{N_{min}}{(4 \times DR)}\right) \\ n_{max} = \text{round}\left(\frac{N_{max}}{(4 \times DR)}\right) \end{cases} \quad (7)$$

反向链路频率误差(Frequency Error, FE) 定义如下:

$$|FE| = \frac{|T_{BLF}^{nom} - n \times T_{clk}|}{T_{BLF}^{nom}} \quad (8)$$

因此可通过式(9)得到 FE 的最大值,其结果如图 3 所示,图中虚线为表 1 中规定的频率允差。

从该图可看出,为满足频率允差的要求,系统时钟频率必须大于 1.60 MHz。

$$\begin{cases} |FE_1| = \frac{|T_{BLF}^{nom} - n_{min} \times T_{clk}|}{T_{BLF}^{nom}} \\ |FE_2| = \frac{|T_{BLF}^{nom} - n_{max} \times T_{clk}|}{T_{BLF}^{nom}} \\ |FE_{max}| = \max(|FE_1|, |FE_2|) \end{cases} \quad (9)$$

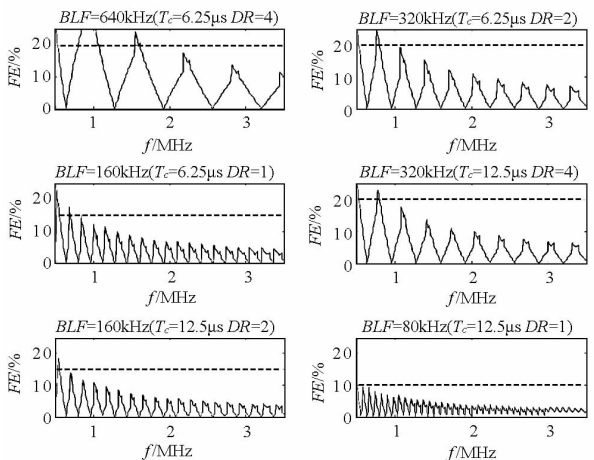


图 3 反向链路频率误差(整数分频实现)

Fig. 3 Back-link frequency error (N divider)

(b) 小数分频实现

若分频系数 n 精确到 0.5, 考虑到量化误差, 因此有 n 的最大值和最小值如下:

$$\begin{cases} n_{min} = 0.5 \times \text{round}\left(\frac{N_{min}}{2 \times DR}\right) \\ n_{max} = 0.5 \times \text{round}\left(\frac{N_{max}}{2 \times DR}\right) \end{cases} \quad (10)$$

通过同样的方式可以得到 FE 的最大值, 如图 4 所示。从该图可看出, 系统时钟频率大于 0.8MHz 即可满足频率允差的要求。

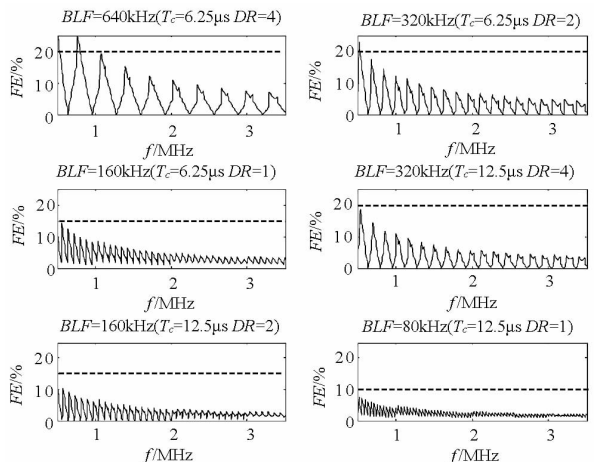


图 4 反向链路频率误差(小数分频实现)

Fig. 4 Back-link frequency error ($N + 0.5$ divider)

然而, 小数分频虽然使得反向链路编码模块

对系统时钟要求降低, 但却在很大程度上增加了实现的复杂度, 且小数分频后得到的 BLF 时钟占空比无法达到 50%, 这将使得标签反向散射信号的频谱发生扩展, 这种带外干扰将在多读写器的环境下对其他读写器造成干扰^[5]。另外, 考虑到 FMO 编码和米勒编码都在时钟周期的中点处进行翻转, 因此为了对数据进行正确的反向链路编码, 还需对 BLF 时钟进行倍频, 得到 $2BLF$, 然后使用 $2BLF$ 时钟编码, 而如果采用整数分频实现, 则可以得到占空比为 50% 的 BLF 时钟, 因此可以直接使用该 BLF 时钟进行反向链路编码, 无需倍频^[13]。由于数字电路中动态功耗与工作频率成正比, 因此采用整数分频实现编码将比采用小数分频实现编码降低一半的动态功耗。

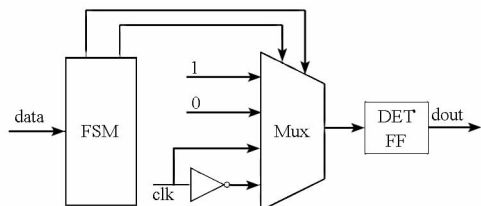


图 5 反向链路编码框图

Fig. 5 Schematic of back-link coding circuit

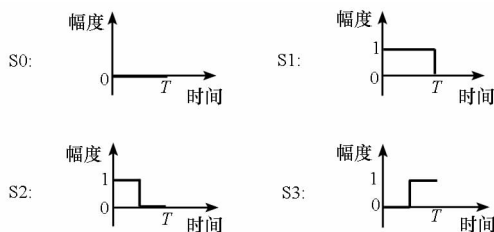


图 6 FMO 编码和米勒编码的四种状态

Fig. 6 Four states of FMO and Miller

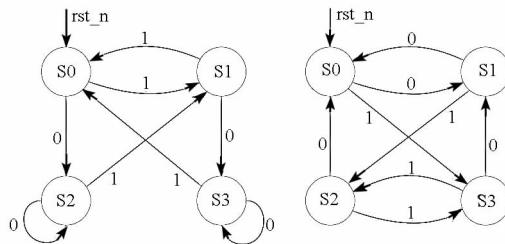


图 7 FMO 编码和米勒编码状态转换图

Fig. 7 State transfer of FMO and Miller

综合以上分析, 本文采用整数分频的方式生成 BLF 时钟, 反向链路编码采用图 5 中所示的方式实现, 直接由 BLF 时钟驱动即可, 不需倍频, 其主要通过状态机和一个四输入的多路选择器实现。 FMO 编码和米勒编码对应的四种状态如图 6 所示, 标签在不同的状态选择不同的信号输出, 其状态转换图如图 7 所示。米勒副载波编码信号只

需将米勒编码信号与 *BLF* 时钟信号异或即可得到。图 5 中 *DET-FF* 为双边沿触发器,用于消除多路选择器输出的毛刺。该方式虽然对系统时钟要求相对较高(大于 1.60 MHz),但极大地降低了实现复杂度和编码功耗,从而降低了芯片的总体功耗和成本。

3 提出的前向链路解码算法

标签在解码前首先测定前导码中校准符一的时间 T_{cal1} 和校准符二的时间 T_{cal2} ,并按照式(11)计算前向链路(读写器到标签)的三个参考时间 $pivot1$ 、 $pivot2$ 和 $pivot3$ 。

$$\begin{cases} pivot1 = \frac{T_{cal1}}{4} + \frac{T_{cal2}}{4} \\ pivot2 = pivot1 + \frac{T_{cal2}}{4} \\ pivot3 = pivot2 + \frac{T_{cal2}}{4} \end{cases} \quad (11)$$

在接收到前导码后,标签测定连续两个上升沿的间隔时间,然后与以上三个参考时间进行比较即可实现解码,具体解码流程见图 8。

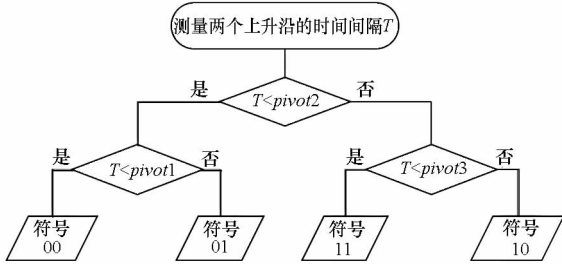


图 8 TPP 解码流程

Fig. 8 Flow chart of TPP decoding

校准符一和校准符二的长度允差均为 $\pm 1\%$, 因此两个校准符的最大时间和最小时间为

$$\begin{cases} T_{Tcal1_min} = 6 \times T_c \times 0.99 \\ T_{Tcal1_max} = 6 \times T_c \times 1.01 \\ T_{Tcal2_min} = 4 \times T_c \times 0.99 \\ T_{Tcal2_max} = 4 \times T_c \times 1.01 \end{cases} \quad (12)$$

实际解码时标签使用系统时钟对两个校准符进行计数,计数器由触发器组成,触发器具有建立时间和保持时间要求,而读写器发送的命令与标

签时钟是不同步的,因此在计数过程中有可能会造成时序违例,使得触发器进入亚稳态,造成 ± 1 的计数误差^[12],因此两个校准符的最大和最小计数值如下:

$$\begin{cases} T_{cal1_min} = |T_{Tcal1_min} \times f_{clk}| \\ T_{cal1_max} = |T_{Tcal1_max} \times f_{clk}| \\ T_{cal2_min} = |T_{Tcal2_min} \times f_{clk}| \\ T_{cal2_max} = |T_{Tcal2_max} \times f_{clk}| \end{cases} \quad (13)$$

结合式(11)和式(13)可以得到三个判决门限的最大值和最小值如下:

$$\begin{cases} pivot1_min = \left| \frac{T_{cal1_min}}{4} + \frac{T_{cal2_min}}{4} \right| \\ pivot1_max = \left| \frac{T_{cal1_max}}{4} + \frac{T_{cal2_max}}{4} \right| \\ pivot2_min = \left| pivot1_min + \frac{T_{cal2_min}}{4} \right| \\ pivot2_max = \left| pivot1_max + \frac{T_{cal2_max}}{4} \right| \\ pivot3_min = \left| pivot2_min + \frac{T_{cal2_min}}{4} \right| \\ pivot3_max = \left| pivot2_max + \frac{T_{cal2_max}}{4} \right| \end{cases} \quad (14)$$

同样,由于四种符号的长度允差均为 $\pm 1\%$, 因此可以得到四种符号的最大计数值和最小计数值如下:

$$\begin{cases} data00_min = |2 \times T_c \times 0.99 \times f_{clk}| \\ data00_max = |2 \times T_c \times 1.01 \times f_{clk}| \\ data01_min = |3 \times T_c \times 0.99 \times f_{clk}| \\ data01_max = |3 \times T_c \times 1.01 \times f_{clk}| \\ data11_min = |4 \times T_c \times 0.99 \times f_{clk}| \\ data11_max = |4 \times T_c \times 1.01 \times f_{clk}| \\ data10_min = |5 \times T_c \times 0.99 \times f_{clk}| \\ data10_max = |5 \times T_c \times 1.01 \times f_{clk}| \end{cases} \quad (15)$$

图 9 给出了三个判决门限与四个符号的比较结果。从图中可看出当 $T_c = 6.25\mu s$ 时,若要通过 $pivot3$ 把符号 11 和符号 10 区分开,时钟频率必须大于 1.30 MHz。结合上一节,标签若要实现正确的编解码,时钟频率必须大于 1.60 MHz。

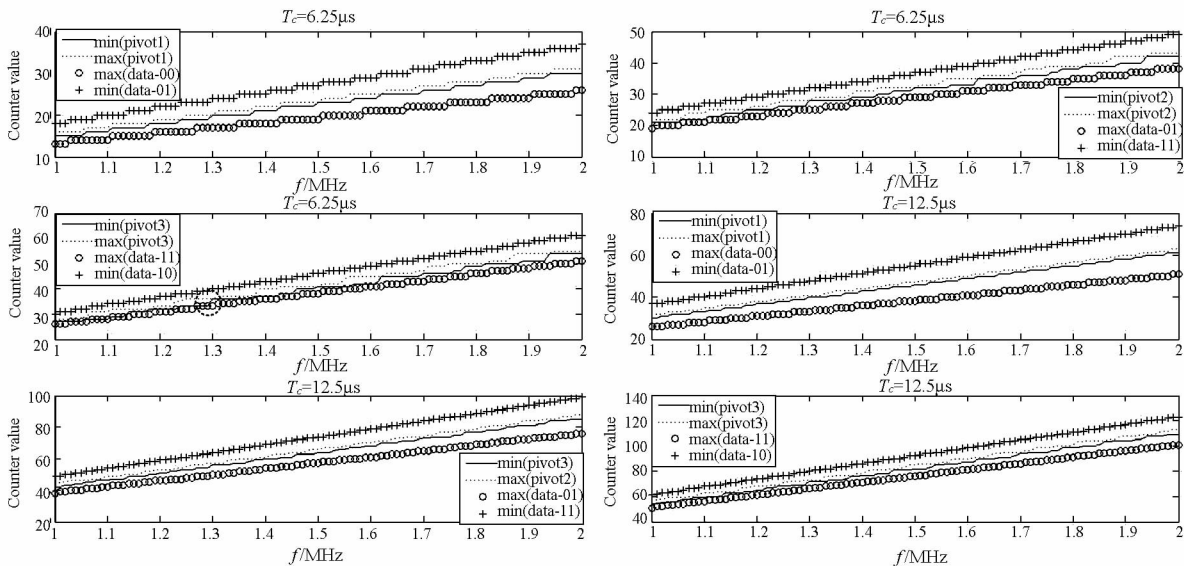


图 9 判决门限与四种符号比较结果

Fig. 9 Comparisons between thresholds and symbols

表 2 本文时钟产生电路与同类工作对比

Tab.2 Comparisons of clock generation circuit with other works

同类工作	时钟校准方法	f_{osc} (MHz)	时钟偏差	功耗 (μ W)	面积 (mm^2)
[6]	温度补偿	0.32	5%	2	0.06
[7]	温度补偿	1.92	2.3%	0.86	0.014
[8]	注入锁定	3.5	N. A.	7	0.02
[9]	分隔符训练	2.56	> 5%	N. A.	N. A.
[10]	数字锁频环	2.56	+1.2% / -3.2%	1.8	0.22
[11]	自定义命令	1.92	0.4%	N. A.	N. A.
本文工作	不做校准	1.92	20%	1.0	0.01

4 实验结果及比对分析

4.1 实验结果

使用 Verilog 实现编解码器,并通过 DC 工具对设计进行综合,综合时采用 TSMC0.18 μ mCMOS mix rf 工艺库模型,工作电压为 0.9V。

4.1.1 反向链路编码实验结果

令时钟频率为 1.60MHz, $T_c = 6.25\mu$ s, $DR = 4$, 仿真得到 BLF 频率误差为 17%,在频率允差范围之内,并与图 3 中理论计算结果一致。DC 综合后得到编码器的功耗为 251nW,面积为 0.015 mm^2 。

4.1.2 前向链路解码实验结果

改变系统主时钟频率,发现解码器正常工作所需的最小时钟频率为 1.27MHz,这与图 9 中的理论值十分近似,之所以会有细微的差别是由于仿真是在理想情况下进行,不会出现建立时间或保持时间违例。令时钟频率为 1.92MHz,综合后得到解码器的功耗为 2.478 μ W,面积为 0.029 mm^2 。

4.2 与同类工作比对分析

标签在产生编码所需时钟时一般有两种方式。第一种方式是对时钟振荡器进行改进,通过校准降低因工艺、电压和温度造成的频率偏差,得到一个比较准确的时钟,然后直接对该时钟分频得到编码所需的时钟。第二种方式不需对时钟校准,通过标签中的相关基带算法来得到满足要求的编码时钟。本文采用第二种方式实现,时钟不做校准,使用三级反相器实现。接下来从时钟产生电路和编解码电路两个方面与同类工作进行比对分析。

4.2.1 时钟产生电路比对分析

时钟产生电路比较结果如表 2 所示。文献 [6]和[7]中的温度补偿技术能够将时钟频率偏差分别降低到 5%和 2.3%,但两篇文献在处理由工艺波动造成的时钟频率偏差时都需要进行流片后 trimming,而这极大地增加了标签芯片的生产成本;注入锁定是一种从载波中提取时钟的技术,因此能够产生十分精确的时钟频率,但由于读写

器发送的载波频率高达 900MHz,因此它消耗的功耗相当大,文献[8]给出的功耗结果是 $7\mu\text{W}$;文献[9]中使用命令前导码中的 $12.5\mu\text{s}$ 分隔符来校准时钟,这种方法容易受到噪声的干扰,且由于标签采用包络检波的方式对读写器命令进行解调,比较器参考电平的变化会造成解调出的分隔符长度有较大偏差,且分隔符本身有 $\pm 5\%$ 的误差,因此使用分隔符对时钟做校准效果并不理想;文献[10]使用数字锁频环对时钟频率持续校准,这种方法只要存在下行数据就可对时钟校准,因而最后的时钟频率精度很高,频率偏差在 $-3.2\% \sim 1.2\%$,但实现复杂,校准电路占用的芯片面积很大(0.22mm^2),增加了芯片成本;文献[11]中通过自定义命令对时钟频率进行校准,这种方法可将时钟偏差校准到 0.4% 之内,但需要在读写器上定制该命令,且要在标签出厂后进行逐一校准,因此不利于商业化应用。本文使用不做校准的时钟,虽然时钟偏差高达 20% ,但只要时钟频率大于 1.60MHz ,便可通过相关基带算法实现正确的编解码,保证反向链路的频率偏差满足协议要求,因此本文的时钟产生电路具有低功耗、低成本的优点。

4.2.2 编解码电路比对分析

文献[5]和[12]同样采用第二种方式实现编解码,本文工作与其比较结果见表3。文献[5]中使用小数分频产生 *BLF* 时钟,造成编码信号的占空比无法达到 50% ,另外,其使用两倍的 *BLF* 时钟进行编码,编码功耗较大;文献[12]中使用 2.56MHz 时钟进行解码,大大超出了系统需求,造成不必要的功率消耗。本文提出的算法使用大于 1.60MHz 的时钟解码即可,编码器使用 *BLF* 时钟驱动,比文献[5]和[12]降低了近一半的动态功耗,且编码信号占空比能够达到 50% 。

表3 本文编解码电路与同类工作对比

Tab.3 Comparisons of coding and decoding circuits

同类工作	解码时钟 (MHz)	编码时钟	编码信号 占空比
[5]	> 1.30	<i>2BLF</i>	60%
[12]	2.56	<i>BLF</i>	50%
本文工作	> 1.60	<i>BLF</i>	50%

5 结论

本文基于我国自主 RFID 空中接口协议提出了一种对时钟偏差敏感的无源标签编解码算法,该算法对时钟频率精度要求很低,只要时钟频率大于 1.60MHz 即可,降低了时钟产生电路的

功耗和面积,且该算法使用整数分频的方式产生 *BLF* 时钟,易于实现,在编码时不需倍频,比目前已有的算法降低了将近 50% 的动态功耗,且编码信号占空比能够达到 50% 。

参考文献 (References)

- [1] GJB 7377.1-2011. 军用射频识别空中接口第1部分:800/900 MHz 参数[S]. 北京:中国人民解放军总装备部,2011.
- [2] GJB 7377.1-2011. Air interface for military radio frequency identification Part1: 800/900 MHz parameters [S]. Beijing: The General Armaments Department of PLA, 2011. (in Chinese)
- [3] Pillai V, Heinrich H, Dieska D, et al. An ultra-low-power long range battery/passive RFID tag for UHF and microwave bands with a current consumption of 700 nA at 1.5 V [J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2007, 54(7): 1500–1512.
- [4] Klaf C, Missoni A, Pribyl W, et al. Analyses and design of low power clock generators for RFID tags [C] //Proceedings of the PhD Research in Microelectronics and Electronics, 2008: 181–184.
- [5] Cilek F, Seemann K, Holweg G, et al. Impact of the local oscillator on baseband processing in RFID transponder [C] // Proceedings of the International Symposium on Signals Systems and Electronics, 2007: 231–234.
- [6] Wang Z, Mao L H, Chen L Y, et al. Design of a passive UHF RFID transponder featuring a variation-tolerant baseband processor [C] //IEEE International Conference on RFID, 2010: 61–68.
- [7] Cho N, Song S J, Lee J Y, et al. A $8\text{-}\mu\text{W}$ 0.3-mm^2 RF-powered transponder with temperature sensor for wire-less environmental monitoring [C] //Proceedings of IEEE International Symposium on Circuits and Systems, 2005: 4763–4766.
- [8] 刘伟峰,庄奕琪,周俊潮,等. 一种用于 UHF RFID 标签的高稳定度时钟电路[J]. 西安电子科技大学学报:自然科学版,2011,38(4):71–76.
- [9] LIU Weifeng, ZHUANG Yiqi, ZHOU Junchao, et al. Clock generator with high stability for the UHF RFID chip [J]. Journal of Xidian University, 2011, 38(4): 71–76. (in Chinese)
- [10] Leung L K, Luong H C. A $7\text{-}\mu\text{W}$ clock generator in $0.18\text{-}\mu\text{m}$ CMOS for passive UHF RFID EPC G2 tags [C] //Proceedings of the 33rd European Solid-State Circuits Conference, 2007: 412–415.
- [11] Najafi V, Mohammadi S, Roostaie V, et al. A dual mode UHF EPC Gen2 RFID tag in $0.18\mu\text{m}$ CMOS [J]. Microelectronics Journal, 2010, 41: 458–464.
- [12] Chan C F, Pun K P, Leung K N, et al. A low-power continuously-calibrated clock recovery circuit for UHF RFID EPC class-1 generation-2 transponders [J]. IEEE Journal of Solid-State Circuits, 2010, 45(3): 587–599.
- [13] Yang S C, Luo Q S, Yu J. A clock calibration method for EPC gen2 tags [J]. Journal of Fudan University (Natural Science), 2011, 50(4): 395–401.
- [14] Luo Q S, Guo L, Li Q, et al. A low-power dual-clock strategy for digital circuits of EPC gen2 RFID tag [C] //IEEE International Conference on RFID, 2009: 7–14.
- [15] Ricci A, Grisanti M, Munari I D, et al. Improved pervasive sensing with RFID: an ultra-low power baseband processor for UHF tags [J]. IEEE Transactions on VLSI Systems, 2009, 17(12): 1719–1729.