

透明栅控 SOI 薄膜横向 PIN 光电探测器的光电特性*

李国立, 曾云, 夏宇, 徐慧

(湖南大学物理与微电子科学学院, 湖南长沙 410082)

摘要:透明栅控 SOI 薄膜横向 PIN 光电探测器, 是一种以 SOI 技术和互补金属氧化物半导体工艺为基础, 综合 SOI 器件和传统双极、场效应光敏器件的新型光电探测器。利用半导体器件物理和基本方程, 介绍和分析了器件结构及其工作原理, 建立电压、电流物理模型。应用 SILVACO 器件仿真软件, 完成器件的数值模拟与验证。在中短波长工作段, 器件光电流随栅极电压的增大而增大, 表现出明显的栅压控制特性。全耗尽状态下, 器件的内部量子效率在中短波长(400nm, 450nm, 530nm, 600nm)的光辐射下, 可达到 96% 以上, 甚至接近 100%。短波长下(280nm, 350nm), 量子效率最大值近 80%。此外, 器件的暗电流很低, 光暗电流之比超过 10^6 , 具有高灵敏度。

关键词:栅控; 绝缘体上硅; 光电探测器; 光学特性

中图分类号: TN36 **文献标志码:** A **文章编号:** 1001-2486(2015)01-034-05

Optical characteristics for thin-film gated SOI lateral PIN photodetector

LI Guoli, ZENG Yun, XIA Yu, XU Hui

(College of Physics and Microelectronics Science, Hunan University, Changsha 410082, China)

Abstract: Thin-film gated silicon-on-insulator (SOI) lateral PIN photodetector is a novel photodetector, based on standard SOI technology and CMOS process, combining the conventional bipolar and field effect photosensitive device structure. The basic structure of this novel photodetector is described and the operation principle is analyzed. Applying physical equations of semiconductor device, the gate voltage and photocurrent models can be built. Two-dimensional numerical simulations are performed in SILVACO software. In the middle-short wavelength operation period, the output photocurrent increases with gate voltage, with the obvious gated-control characteristics. Under fully depleted condition, the internal quantum efficiency can yield over 96%, even near 100% for the varied wavelengths(400nm, 450nm, 530nm, 600nm). For short wavelengths(280nm, 350nm), the internal quantum efficiency is relatively lower, the maximum is approximately 80%. And the dark current of this photodetector is low, leading to a high ratio of more than 10^6 between illuminated to dark current, achieving high sensitivity.

Key words: gated-control; silicon-on-insulator; photodetector; optical characteristics

近年来, 由于半导体技术和信息科学的快速发展, 光敏器件的研究得到广泛关注和重视。光敏器件在工业技术、国防军事和民用的现代光探测、光通信、光信息处理和光控制等光电技术领域起着关键的核心作用。其中, 随着器件制作工艺水平的提升^[1], 及光电器件在光存储^[2]和生物医学方向^[3](如荧光探测)的应用发展, 对光电探测器在中短波长下器件的工作性能提出越来越高的要求, 如在工作波段下器件要有高的灵敏度、响应度以及快速的响应速度^[4]和低噪声, 器件工作偏置电压和低功耗等^[5-6]。

绝缘体上硅(Silicon-On-Insulator, SOI)薄

膜结构以其寄生电容小、漏电流小等优点, 在高速低压低功耗电路、微机械传感器、光电集成等方面具有重要应用。文献[7-8]对基于 SOI 薄膜的光电探测器进行了一定的相关研究。为实现高性能光敏器件的目标, 以 SOI 技术和互补金属氧化物半导体(Complementary Metal Oxide Semiconductor, CMOS)工艺为基础, 综合 SOI 器件和传统双极、场效应光敏器件的结构与性能优势, 研究一种新型的透明栅控 SOI 薄膜横向 PIN 光电探测器, 分析器件的物理结构和工作原理, 完成器件的物理模型分析与仿真, 重点研究在栅压控制及中短波长的单色光辐射下器件

* 收稿日期: 2014-06-18

基金项目: 国家自然科学基金资助项目(61350007)

作者简介: 李国立(1991-), 女, 湖南常德人, 博士研究生, E-mail: lily.guoli.li@gmail.com;

曾云(通信作者), 男, 教授, 硕士, 博士生导师, E-mail: yunzeng@hnu.edu.cn

的光电特性,并对器件量子效率和灵敏度进行分析与优化。

1 器件结构与工作原理

基于 SOI 技术和 CMOS 工艺制作 SOI 薄膜横向 PIN 二极管,在器件的二氧化硅层顶部上淀积掺锡氧化铟(Indium Tin Oxide, ITO)作为透明栅极,透明栅控 SOI 薄膜横向 PIN 光电探测器的结构如图 1 所示^[9]。器件的具体结构和工艺参数为:阳极和阴极(即 P⁺ 和 N⁺ 区)的长度 L_{PN} 为 $1.6\mu\text{m}$,沟道(P⁻ 区)长度为 $L_i = 8\mu\text{m}$;衬底厚度 $d_{\text{sub}} = 3\mu\text{m}$,前栅氧化层厚度 $d_{\text{ox1}} = 30\text{nm}$,掩埋二氧化硅的厚度 $d_{\text{ox2}} = 1\mu\text{m}$,硅膜厚度为 d_{Si} 。P⁺ 和 N⁺ 区的掺杂浓度为 $1 \times 10^{20}\text{cm}^{-3}$,沟道区的浅 P⁻ 掺杂浓度为 $1 \times 10^{15}\text{cm}^{-3}$ 。

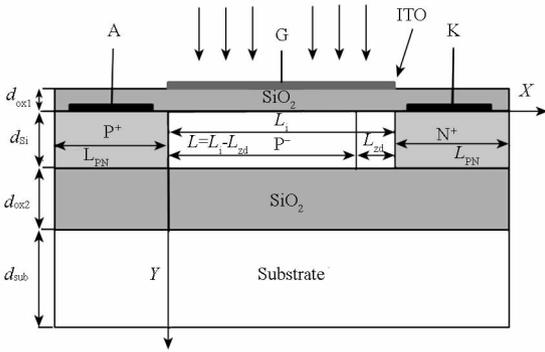


图1 透明栅控 SOI 薄膜横向 PIN 光电探测器的原理剖视图

Fig.1 Schematic cross-sectional view of a thin-film gated SOI LPIN photodetector

器件工作时,衬底及阳极接地,在阴极施加正电压,使横向 PIN 处于反向偏置状态。在顶部 ITO 透明栅极上施加正向 V_G 电压,使器件薄膜沟道区在栅压作用下达至耗尽而不反型的状态。光从器件顶部垂直入射,穿过透明 ITO 栅极及顶部二氧化硅层,在半导体硅膜内产生光生电子-空穴对。全耗尽状态下,光生电子-空穴对在沟道区横向偏置电场的作用下分开,载流子漂移通过沟道区,使得外电路有电流通过,产生外部输出信号。

2 物理模型与特性分析

2.1 栅极电压模型

在透明栅控 SOI 薄膜横向 PIN 光电探测器中,沟道区的耗尽状态主要由栅极电压决定,栅压控制沟道区硅膜耗尽但不反型。因此,求出栅电压 V_G 的表达式是建立该光电探测器栅控模型的

关键。

考虑沟道区硅膜前后界面的相互作用,应用一维泊松方程^[10]:

$$\frac{d^2\varphi}{dy^2} = \frac{qN'}{\varepsilon_{\text{Si}}} = \frac{q}{\varepsilon_{\text{Si}}}(N_A - p + n) \quad (1)$$

式中, n 和 p 分别代表电子和空穴浓度; N' 为净电荷密度; N_A 为受主掺杂浓度; q 为单位电荷量, $q = 1.602 \times 10^{-19}\text{C}$; ε_{Si} 为硅的相对介电常数。当沟道区处于全耗尽下,电子、空穴浓度趋近于零,此时 $N' = N_A$ 。

栅极电压 V_G 和背栅电压 V_B 可分别表示为:

$$V_G = \varphi_{\text{Si1}} + V_{\text{ox1}} + \phi_{\text{ms1}} \quad (2)$$

$$V_B = \varphi_{\text{Si2}} + V_{\text{ox2}} + \phi_{\text{ms2}} \quad (3)$$

其中, φ_{Si1} 和 φ_{Si2} 分别是前、后硅氧化层界面的表面电势; V_{ox1} 和 V_{ox2} 分别是顶部氧化层和掩埋氧化层的电势降落; ϕ_{ms1} 和 ϕ_{ms2} 分别是前、后硅氧化层界面的功函数差。

在前、后硅氧化层界面应用电场边界条件和高斯理论,电压 V_G 和 V_B 可变形为:

$$V_G = \phi_{\text{ms1}} + \left(1 + \frac{C_{\text{Si}}}{C_{\text{ox1}}}\right)\varphi_{\text{Si1}} - \frac{C_{\text{Si}}}{C_{\text{ox1}}}\varphi_{\text{Si2}} - \frac{Q_{\text{ox1}} + Q_{\text{inv1}}}{C_{\text{ox1}}} + \frac{qN_A d_{\text{Si}}}{2C_{\text{ox1}}} \quad (4)$$

$$V_B = \phi_{\text{ms2}} - \frac{C_{\text{Si}}}{C_{\text{ox2}}}\varphi_{\text{Si1}} + \left(1 + \frac{C_{\text{Si}}}{C_{\text{ox2}}}\right)\varphi_{\text{Si2}} - \frac{Q_{\text{ox2}} + Q_{\text{S2}}}{C_{\text{ox2}}} + \frac{qN_A d_{\text{Si}}}{2C_{\text{ox2}}} \quad (5)$$

式中, C_{Si} , C_{ox1} , C_{ox2} 分别为硅膜、前栅氧化层及背栅氧化层的单位面积电容; Q_{ox1} , Q_{ox2} 为前、后硅氧化界面的固定电荷密度, Q_{inv1} 为沟道区前界面的反型电荷密度, Q_{S2} 为沟道区后界面的反型或积累电荷密度。

全耗尽下,对沟道区应用耗尽区近似理论, $Q_{\text{inv1}} = 0$ 和 $Q_{\text{S2}} = 0$ 。背栅电压 $V_B = 0$ 时,考虑前后栅极的电荷耦合效应,联立式(4)、式(5),得到栅极的耗尽电压 V_D 为^[11]:

$$V_D = \phi_{\text{ms1}} + \left(1 + \frac{C_{\text{Si}}}{C_{\text{ox1}}}\right)\varphi_{\text{Si1}} - \frac{Q_{\text{ox1}}}{C_{\text{ox1}}} + \frac{qN_A d_{\text{Si}}}{2C_{\text{ox1}}} + \frac{C_{\text{Si}}}{C_{\text{ox1}}} \cdot \frac{C_{\text{ox2}}}{C_{\text{ox2}} + C_{\text{Si}}} \left(\phi_{\text{ms2}} - \frac{C_{\text{Si}}}{C_{\text{ox2}}}\varphi_{\text{Si1}} - \frac{Q_{\text{ox2}}}{C_{\text{ox2}}} + \frac{qN_A d_{\text{Si}}}{2C_{\text{ox2}}}\right) \quad (6)$$

在确定器件具体参数的情况下,沟道区的耗尽电压可由式(6)准确计算得出。

2.2 光电流模型

当入射光照射在探测器表面时,假设耗尽区内量子效率为 1,则沿着 y 方向光生电子-空穴对的产生率为:

$$G(y) = \Phi_0 \alpha \exp(-\alpha y) \quad (7)$$

式中, α 为光吸收系数, Φ_0 为单位面积的入射光

子通量,表达式为:

$$\Phi_0 = \frac{P_{opt}(1-R)}{Ah\nu} = \frac{P_{opt}(1-R)\lambda}{Ahc} \quad (8)$$

其中, P_{opt} 为光功率, λ 为入射光波长, R 为反射系数, A 为器件面积。

则单色光照射下, 器件内部的可用光电流 I_A 为:

$$I_A = -qW \int_0^{L_i} \int_0^{d_{Si}} G(y) dy dx \quad (9)$$

稳态条件下, 通过器件沟道硅膜区总的光电流为^[8]:

$$I_{tot} = I_{dr} + I_{diff} = I_{dr}(L_{zd}) + I_{diff}(L) \quad (10)$$

式中, I_{dr} 为耗尽区内产生的光载流子所形成的漂移电流, L_{zd} 为耗尽区的长度, I_{diff} 为耗尽区以外的硅膜体内产生的光载流子扩散到反向偏置结所形成的扩散电流密度, L 为非耗尽区的长度。此处, 总的光电流即为器件阴极的输出光电流 I_K ($I_{tot} = I_K$) 与硅膜沟道区器件的耗尽状态有关。

施加栅极电压 V_G , 使沟道区处于完全耗尽状态, 载流子在横向反向偏置电场的作用下, 漂移通过整个沟道区。忽略载流子复合电流, 此时扩散电流可忽略不计 ($I_{diff} \approx 0$)。总的光电流由漂移电流 I_{dr} 决定, 可近似为沟道区内的可用光电流 $I_A(L_i)$, 则^[9]:

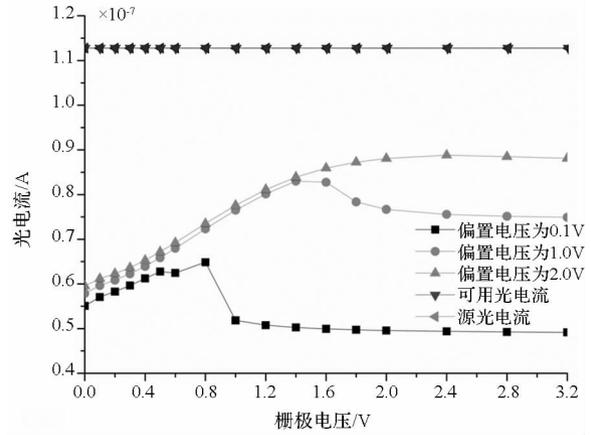
$$I_{tot}(L_i) \approx I_{dr} = I_A(L_i) = -qW \int_0^{L_i} \int_0^{d_{Si}} G(y) dy dx \quad (11)$$

3 器件仿真与模拟分析

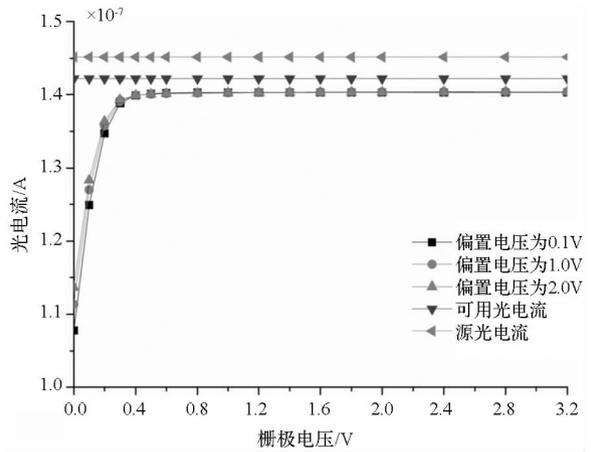
3.1 光电流

对透明栅控 SOI 薄膜横向 PIN 光电探测器应用 SILVACO 软件, 进行二维 ATLAS 器件光电特性仿真^[12]。设定 ITO 透明栅极的反射系数 $R = 0.0$, 采用单色光辐射, 入射光功率 $P_{opt} = 5W/cm^2$, 选定中短波段入射光波长为 350nm, 450nm, 530nm。为使大部分的光在沟道区内被吸收, 在三个不同入射光波下, 设置器件的硅膜厚度 d_{Si} 相应为 0.4 μm , 1.0 μm , 2.5 μm 。在不同的反向偏置电压 ($V_K = 0.1V, V_K = 1.0V, V_K = 2.0V$) 下, 对输出光电流(阴极电流)与栅极电压 V_G 进行仿真分析, 变化曲线如图 2 所示。图 2(a)(b)(c) 分别对应入射光波长 $\lambda = 350nm, \lambda = 450nm, \lambda = 530nm$ 时, 光电探测器的输出光电流-电压变化曲线。

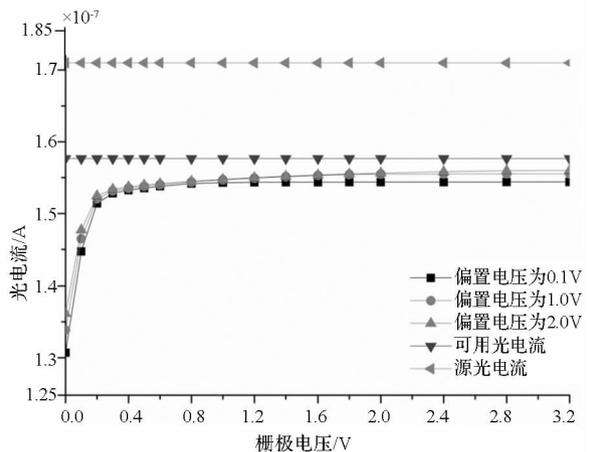
由图 2(a) 可知, 在短波长为 350nm 时, 器件的光电流不仅由栅极电压控制, 同时仍受阴极反向偏置电压 V_K 的影响。在偏置电压 $V_K = 1.0V$ 和



(a) 光波长为 350nm 时, 光电探测器的电流电压曲线
(a) Photocurrent versus gate voltage at $\lambda = 350nm$ for the photodetectors



(b) 光波长为 450nm 时, 光电探测器的电流电压曲线
(b) Photocurrent versus gate voltage at $\lambda = 450nm$ for the photodetectors



(c) 光波长为 530nm 时, 光电探测器的电流电压曲线
(c) Photocurrent versus gate voltage at $\lambda = 530nm$ for the photodetectors

图 2 不同光波下, 透明栅控 SOI 薄膜横向 PIN 光电探测器的电流电压曲线

Fig. 2 Photocurrent versus gate voltage at different wave lengths for the thin-film gated SOI lateral PIN photodetectors

$V_K = 2.0V$ 时,随着栅极电压的增加,沟道区开始耗尽,直到完全耗尽,输出光电流随栅压大幅增加,至最大值,表现出明显的栅压控制特性。同时,探测器的输出光电流也受到偏置电压 $V_K = 0.1V, V_K = 1.0V, V_K = 2.0V$ 的影响。随着偏置电压 V_K 的增加,光电流有一定的增大。主要原因为,短波长为 $350nm$ 时,光生电子-空穴对的产生主要靠近硅氧前界面。界面处,光载流子存在较大程度的表面复合,增大反向偏置电压,漂移电场增强,载流子复合减少,阴极的输出光电流增强。

由图 2(b)(c) 可知,在中短波长为 $450nm$ 及 $530nm$ 时,偏置电压 V_K 对器件光电流的影响可忽略不计,输出光电流基本只受栅极电压的影响,表现出完全的栅压控制特性。 $450nm$ 波长辐射,在栅压控制下,输出光电流增长幅度可到 28% 。

3.2 量子效率

衡量光电探测器的一个重要参数,是量子效率。器件的内部量子效率等于阴极输出的光电流与沟道区的可用光电流之比。采用单色光入射,入射光波长为 $280nm$ 和 $350nm$ 时设定硅膜厚度 d_{Si} 为 $0.4\mu m$;入射光波长为 $400nm$ 和 $450nm$ 时设定硅膜厚度 d_{Si} 为 $1.0\mu m$;入射光波长为 $530nm$ 和 $600nm$ 时设定硅膜厚度 d_{Si} 为 $2.5\mu m$ 。

应用 ATLAS 器件仿真软件^[12],在偏置电压 $V_K = 0.1V, V_K = 1.0V, V_K = 2.0V$ 及栅控控制沟道区处于全耗尽状态下,针对不同入射光波长 $\lambda = 280nm, \lambda = 350nm, \lambda = 400nm, \lambda = 450nm, \lambda = 530nm, \lambda = 600nm$,提取器件量子效率,仿真结果如图 3 所示。

栅压控制沟道区达到全耗尽状态,器件在中短波长($400nm, 450nm, 530nm, 600nm$)辐射下,内部量子效率可达到 96% 以上,甚至接近 100% 。在短波长($280nm, 350nm$)下,因光载流子表面复合部分较大,全耗尽状态下,器件的内部量子效率低于 80% ,并且量子效率随反向偏置电压的增大而明显增加。在波长 $280nm(350nm)$ 下,偏置电压 $V_K = 0.1V, V_K = 1.0V, V_K = 2.0V$ 时,量子效率从 $47\%(55.8\%)$ 增加到 $65\%(78.7\%)$ 。

3.3 暗电流与信噪比

无光照辐射下,针对不同硅膜厚度 $d_{Si} = 0.4\mu m, d_{Si} = 1.0\mu m, d_{Si} = 2.5\mu m$,完成对器件电流-电压特性的 ATLAS 仿真分析^[12]。设定偏置电压 $V_K = 1.0V$,栅极电压从 0 至 $3.2V$ 变化,阴极电流与栅极电压的变化关系曲线如图 4 所示。由

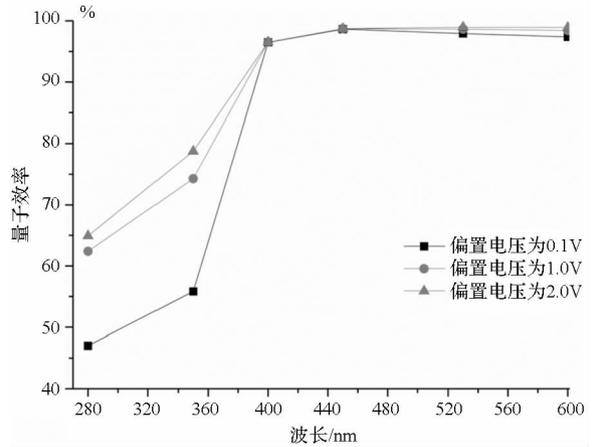


图 3 全耗尽状态下,透明栅控 SOI 薄膜横向 PIN 光电探测器的量子效率与波长的关系

Fig. 3 Quantum efficiency versus wavelength for the thin-film gated SOI lateral PIN photodetector under fully depletion condition

图可以看出,该光电探测器的暗电流很小,暗电流大小在 10^{-13} 数量级。曲线中,暗电流出现一段高峰,主要原因为沟道区存在一定的积累电荷。随着栅压增加,沟道区达到全耗尽状态,暗电流降低,保持在一个稳定水平。

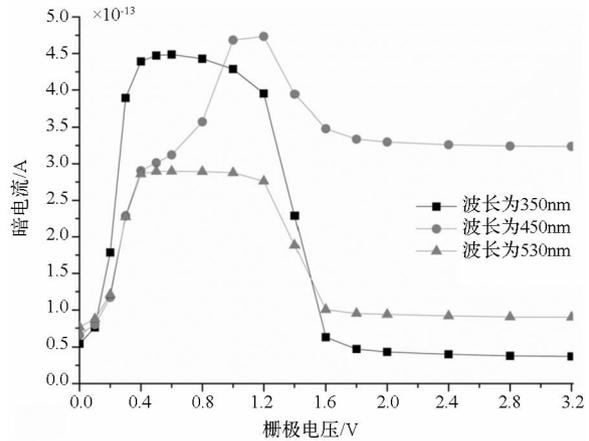


图 4 不同光波下,透明栅控 SOI 薄膜横向 PIN 光电探测器的暗电流-电压曲线

Fig. 4 Dark current versus gate voltage at different wave lengths for the thin-film gated SOI lateral PIN photodetectors

应用上述器件暗电流的仿真结果,全耗尽状态下,结合器件光电流的大小,可以得到器件光暗电流之比超过 10^6 。由此可以看出透明栅控 SOI 薄膜横向 PIN 光电探测器具有很高的灵敏度。

4 结论

本文分析了透明栅控 SOI 薄膜横向 PIN 光电探测器的器件结构与工作原理,重点应用基本半导体物理方程,得出器件的栅极电压和光电流物

理模型。栅极电压使沟道区硅膜耗尽但不反型。光生载流子在横向偏置电场的作用下漂移,形成外部输出信号。

应用 SILVACO 软件,完成器件模拟与仿真。结果表明,单色光辐射下,器件的光电流随栅极电压的增大而增大,表现为明显的栅压控制特性。全耗尽状态下,器件的内部量子效率在波长为 400nm,450nm,530nm,600nm 的光辐射下,可达到 96% 以上,接近 100%。在光波长为 280nm 及 350nm 辐射下,由于硅膜前界面处存在较大的光载流子复合,量子效率最大值近 80%。此外,器件的暗电流很低,光暗电流之比超过 10^6 ,器件具有很高的灵敏度。

该器件结构与物理模型对光电探测器性能的优化和设计具有良好的参考价值,器件栅压控制模型,及器件在灵敏度、响应度和信噪比等方面的性能优势,使其器件模型在光存储领域和生物医学研究方向,具有潜在的重要实用优势。

参考文献 (References)

- [1] Menon P S, Tasirin S K, Ahmad I, et al. Optimization of process parameters for Si lateral PIN photodiode [J]. World Applied Sciences Journal 21 (Mathematical Applications in Engineering), 2013, 98 - 103:1818 - 4952.
- [2] Navo C, Giacomini R, Afzalian A, et al. Operation of lateral SOI photodiodes with back-gated bias and intrinsic length variation [C]//Proceedings of 223th Electrochemical Society (ECS) Meeting, Toronto, 2013.
- [3] Couniot N, Afzalian A, Flandre D. Scaling laws and performance improvements of integrated biosensor microarrays with multi-pixel per spot [J]. Sensors and Actuators B: Chemical, 2012, 166 - 167:184 - 192.
- [4] Dehlinger G, Koester S J, Schaub J D, et al. High-speed germanium-on-soi lateral pin photodiodes [J]. IEEE Photonics Technology Letters, 2004, 16(11):2547 - 2549.
- [5] Ono A, Matsuo Y, Satoh H, et al. Sensitivity improvement of silicon-on-insulator photodiode by gold nanoparticles with substrate bias control [J]. Applied Physics Letter, 2011, 99 (062105):1 - 3.
- [6] Afzalian A, Flandre D. Physical modeling and design of thin-film SOI lateral PIN photodetectors [J]. IEEE Transactions on Electron Devices, 2005, 52(6): 1116 - 1122.
- [7] 曾云,谢海清,曾健平,等. 光敏 BJMOSFET 的物理模型及数值模拟 [J]. 湖南大学学报, 2009, 36(5):47 - 50.
ZENG Yun, XIE Haiqing, ZENG Jianping, et al. Physical model and numerical simulation of photo-BJMOSFET [J]. Journal of Hunan University, 2009, 36(5): 47 - 50. (in Chinese)
- [8] 谢海清. SOI 基透明电极压控横向 PIN 光电二极管的研究 [D]. 长沙:湖南大学, 2011.
XIE Haiqing. Study of lateral PIN Photodiode Gated by Transparent Electrode Based on SOI [D]. Changsha: Hunan University, 2011. (in Chinese)
- [9] Li G L, Zeng Y, Hu W, et al. Modeling and electrical simulations of thin-film gated SOI lateral PIN photodetectors for high sensitivity and speed performances [C]//Proceedings of Springer CCIS, 2013, 396:235 - 243.
- [10] Sze S M, Ng K K. Physics of semiconductor devices [M]. New Jersey: Wiley Interscience Press, 2007.
- [11] Li G L, Zeng Y, Xia Y. Analysis and simulation for current-voltage models of thin-film gated SOI lateral PIN photodetectors [J]. Optik, 2014, 125(1):540 - 544.
- [12] Atlas user's manual device simulation software [R]. Santa Clara: SILVACO Inc, 2010.