doi:10.11887/j.cn.201702020

http://journal. nudt. edu. cn

利用脉冲激光的片上系统芯片单粒子效应试验。

胡春媚1,陈书明1,2,吴振宇1,宋睿强1,池雅庆1

(1. 国防科技大学 计算机学院, 湖南 长沙 410073;

2. 国防科技大学并行与分布处理重点实验室,湖南长沙 410073)

摘 要:为评估脉冲激光试验对研究 SoC(片上系统芯片)单粒子效应的有效性,构建了一个 65 nm SoC 的脉冲激光试验系统,并进行了试验。提出并采用坐标定位法、有源区聚焦法、ΔZ 补偿法等针对大规模倒装 焊集成电路的试验方法。对 SoC 的片上存储器、寄存器文件、RapidIO、DICE 触发器等部件进行了脉冲激光试验和分析。结果表明:片上存储器对脉冲激光最为敏感,部件的激光试验与相应的重离子试验现象吻合,利用脉冲激光试验可有效研究纳米工艺下大规模集成电路的单粒子效应。

关键词:脉冲激光;单粒子效应;聚焦平面;单粒子翻转;单粒子功能中断

中图分类号:TL99 文献标志码:A 文章编号:1001-2486(2017)02-134-06

Single event effect experiment on SoC using pulsed laser

HU Chunmei¹, CHEN Shuming^{1,2}, WU Zhenyu¹, SONG Ruiqiang¹, CHI Yaqing¹

(1. College of Computer, National University of Defense Technology, Changsha 410073, China;

2. National Key Laboratory of Paralled and Distributed Processing, National University of Defense Technology, Changsha 410073, China)

Abstract: In order to evaluate the effectiveness of pulse laser experiment aiming at the single event effect of SoC(System on Chip), an experiment system was established based on a 65 nm SoC. The methods of coordinate setting, focusing on source and compensation about ΔZ on flip chip integrated circuit were proposed and employed. Pulsed laser tests were carried on static random access memory, register file, RapidIO and Dice flip-flop. The results indicate that SRAM is the most sensitive area and the results on these modules are consistent with the corresponding results under heavy-ion experiment. Therefore, the pulse laser is suitable for single-event effect researches on large-scale integrated circuit designed with nanometer technology.

Key words: pulse laser; single event effect; focusing plane; single event upset; single event function interrupt

空间环境中的电子系统存在多种辐照效应, 其中以总剂量效应和单粒子效应最为重要^[1-2]。 随着工艺尺寸的缩减,由于栅氧厚度的减小,总剂 量对集成电路的影响已经减弱甚至可以忽略,这 使得单粒子效应日益成为关注重点^[3]。因此,单 粒子效应的试验评估方法也越来越受到重视。

一般地,地面重离子试验模拟空间辐射是学 术界公认的方式,但存在试验资源较少、时间花费 较长、机时少、束流控制难等缺点。与重离子相 比,脉冲激光虽然产生电子空穴对的机理与重离 子的不同(前者为光致电离,后者为直接电离), 但是电离径迹中电荷与 pn 结的相互作用过程类 似。Melinger 等进行了激光模拟单粒子效应的机 理研究和试验,研究了激光在微电子器件和电路 中的电离电荷收集机理及单粒子翻转(Single Event Upset, SEU)特征测试方法^[4-5],认为激光 可作为一种比重离子加速器更实用的评估手 段^[6-7]。同时 McMorrow 等研究了脉冲激光能量 等效 重 离 子 线 性 能 量 转 移 (Linear Energy Transfer, LET)的基本换算关系^[8-9]。

脉冲激光具有穿透深度大、脉冲连续可调、三 维方向可定位和扫描、无放射性、无须抽真空、操 作便捷等诸多优点。美国波音、美国海军研究实 验室、欧洲太空局等机构已经建立了脉冲激光单 粒子效应实验装置,开展了系列的研究^[10-11]。国 内中科院空间科学与应用研究中心、兰州物理研 究所、广州赛宝实验室、国防科学技术大学等单位 均建立了脉冲激光试验装置,对试验方法进行了 探索,并开展了对大工艺尺寸静态存储器、光电耦 合 器 件、运 算 放 大 器 等 器 件 的 脉 冲 激 光

* 收稿日期:2015-09-09 基金项目:国家自然科学基金资助项目(61434007,61376109,61504169) 作者简介:胡春媚(1975-),女,江苏沭阳人,副研究员,博士,硕士生导师,E-mail:chmhu001@163.com 研究^[12-13]。

目前,脉冲激光试验对象以中小规模电路居 多,对大规模片上系统芯片(System on Chip, SoC)的脉冲激光试验鲜有报道,该类试验有如下 新特点:①零点定位困难,倒装焊形式导致无法 结合版图和金属层的形状来定位零点;②有源区 聚焦不准,折射系数计算法和二次光斑法^[14]聚焦 不够准确;③被测芯片与微动平台之间的倾角使 实验的准确性降低。本文对大规模 SoC 芯片的脉 冲激光试验方法做了有益的探索,并结合这些方 法对自主设计的一款大规模 65 nm SoC 芯片的多 个部件开展了脉冲激光试验。

1 试验的建立

1.1 脉冲激光单粒子效应试验系统介绍

脉冲激光单粒子效应试验系统示意图参见 图1,由脉冲激光源、光学系统、微动平台、被测器 件调测系统组成。激光源产生单一波长的脉冲激 光。光学系统由一系列光学镜片和电荷耦合器件 (Charge Coupled Device, CCD)摄像头组成。含 待测芯片的测试板(Design Under Test, DUT)安装 在微动平台上,微动平台进行三维移动,实现对芯 片上特定区域的扫描。被测器件调测系统由 DUT、仿真器和调试开发软件构成。计算机用于 对被测器件调试的实时监控,同时作为摄像头的 监视器并实现对微动平台的控制。



图 1 脉冲激光单粒子效应试验系统组成示意图 Fig. 1 Schematic diagram of pulsed laser facility for single event effect study

该脉冲激光系统的主要性能指标是:激光波 长1064 nm,脉冲宽度 25 ps,光斑直径 2 μm ~ 5 μm,脉冲重复频率 1~1000 Hz,最小扫描步距 0.1 μm,最大能量 0.4 mJ,能量误差 ±5%。

1.2 SoC 芯片及其调试系统介绍

SoC 芯片为一款自主实现的 65 nm 工艺多核

数字信号处理器芯片,其组成示意图参见图 2,由 4 个数字信号处理器 (Digital Signal Processor, DSP)核和 1 个精简指令集处理器 (Reduced Instruction Set Computer, RISC)核构成,多核之间 拥有 3 MB 的片上共享静态随机存储器 (Shared Static Random Access Memory, Shared SRAM),便 于核间数据共享。该 SoC 拥有丰富的外围设备, 管芯面积达到 10.3 mm × 9.0 mm。



Fig. 2 Schematic diagram of SoC

该 SoC 芯片拥有配套的硬件仿真器和集成调 试开发软件。进行的试验均通过集成调试开发软 件加载程序,控制芯片的运行和停止,实时获得片 内各种可见资源和各部件的运行状态等信息,作 为试验结果的判断依据。

2 大规模电路激光试验方法

2.1 一般性准备

该 SoC 芯片为倒装焊球栅阵列塑封形式,金属层数量为 10,确定采用背部辐照方法。实验前的预处理包含封装处理和内部处理两部分。

封装处理包括移除表面金属盖板和去除封胶。 在这两个过程中,均需保证芯片电学性能正常、管 脚不受到损伤。内部处理一般指对硅衬底的减薄 操作,图 3^[15]显示的 1064 nm 激光在硅中的穿透深 度约为 1000 μm。经高度尺测量,本器件衬底厚度 约为 700 μm,因此无须进行减薄操作。



Fig. 3 Penetration depth in Si vs. wavelength^[15]

2.2 倒装焊 SoC 芯片的坐标定位

脉冲激光可以进行定点和扫描试验,零点的 选取对被辐照部位定位的准确性有着直接的 影响。

实施正面辐照时,容易使用顶层金属或者管 芯焊盘作为移动平台的零点。对于倒装焊芯片, 所有的金属层在显微镜下不可见,也没有裸露的 管芯焊盘,因此需要采取其他定位途径。在纳米 工艺下,使用管芯的四个直角顶点作为零点的做 法缺乏足够的准确性。圆片上划片槽具有一定的 宽度,受划片槽和封装基板上覆盖的绝缘浸渍漆 (防焊漆)的影响,管芯顶点在微米级的显微镜视 野下不够清晰。本试验洗取封装基板的焊盘作为 零点(封装基板的尺寸可从管壳生产方获取),采 用基板上管芯焊接点(bump)和焊盘相结合的定 位方法,结合物理布局尺寸精确定位。

该款 SoC 管芯约有 800 个 bump 点, bump 点 的直径为90 µm。如图4 所示, RapidIO(为 IP 硬 核)与普通信号的 bump 的排列方式有明显的不 同,其边界处很适合辅助零点的定位。选取基板 上某焊盘的上顶点为零点(基板上的焊盘具有清 晰的边界),选取 signal bump 区的右上角作为辅 助零点。测得 $\Delta Y = 3850 \ \mu m$, $\Delta X = 250 \ \mu m$, 因此 $X = X' + \Delta X, Y = Y' + \Delta Y,$ 其中 X'和 Y'可在版图中 直接测量。



图 4 封装基板的 bump 和焊盘示意图(局部) Fig. 4 Schematic diagram of bump and pad on package substrate (part)

2.3 Z 轴调整的有源区聚焦

目前,将激光聚焦到有源区的方法有两种。 第一种方法如图 5 所示,先将激光聚焦到衬底表 面,然后通过式(1)估算微动平台上调的尺寸,即 聚焦深度。公式中 t_{ab} 是衬底的厚度, n_{a} 为折射系 数(1064 nm 激光在硅中的折射系数为 3.56)。 这种方法必须准确测量硅衬底厚度。第二种方法 是二次光斑法[14],激光聚焦到有源区之后,部分 激光会被金属层反射回芯片背面从而形成二次光 斑,通过观察二次光斑判断芯片是否聚焦到有源 区。实际操作时,二次光斑往往过于微弱,甚至观 察不到,因此这种方法局限性也较大。



图 5 背部辐照的一般聚焦方法

Fig. 5 Focusing method on backside laser irradiation

Z轴调整的有源区聚焦方法,通过调节 Z轴 深度探测灵敏区的纵向分布特征,从而确定有源 区焦平面位置,不需要测定硅衬底的厚度。试验 中的探测区域一般选择具有显著单粒子效应的区 域,本试验将片上 shared SRAM 阵列作为灵敏探 测区。选择适当的激光能量,对不同的 Z 轴深度 进行扫描辐照,统计 SRAM 阵列中 SEU 的产生速 率,当SEU的产生速率最大时,表明激光聚焦到 有源区。

试验在 8.3 nJ 能量下测得不同 Z 轴深度的 SEU产生速率如图 6 所示。当 Z 轴深度为 160 µm时, SRAM 的 SEU 产生速率最大。按照 式(1)计算,该值为700/3.56≈196.6 µm,但在该 深度下并没有出现 SEU 错误。因此,160 µm 被 确定为聚焦深度 ΔZ 。



Fig. 6 SEU generation rate in shared SRAM with ΔZ

2.4 扫描中的 ΔZ 补偿

在试验中,受 DUT 设计和手工操作误差的影 响,硅衬底可能与微动平台产生一个倾斜角 θ,如 图 7(a)所示。对于一个 5°的倾斜角,若微动平台 在 XY 平面内移动 10 mm,则扫描结束时 Z 坐标 将偏离 40 μm,此时激光聚焦点已不在有源区,从 而产生较大误差。

芯片的俯视图如图 7 (b)所示。确定芯片零 点、点 1 和点 2 坐标。假设衬底表面为一理想平 面,利用点和面的关系原理得到式(2),可确定芯 片内部任意一点的 Z 轴补偿量 ΔZ。ΔZ 补偿的 具体实施与微动平台的扫描设置结合进行。

$$Z = \frac{Y_2 Z_1 - Y_1 Z_2}{X_1 Y_2 - X_2 Y_1} X + \frac{X_2 Z_1 - X_1 Z_2}{X_2 Y_1 - X_1 Y_2} Y \qquad (2)$$



 (a) DUT 倾斜示意图
 (a) Schematic diagram of sloping DUT (b)芯片俯视图及坐标(b) Vertical view and coordinate of chip

图 7 DUT 与微动平台之间的倾角 Fig. 7 Slope between DUT and XYZ stage

3 试验现象和讨论

3.1 SRAM 和 RF

实验中,使用 6.5 nJ,9.5 nJ 和 11.8 nJ 的能 量对片上 SRAM 和中央处理器(Central Processing Unit, CPU)内部的寄存器文件(Register File, RF) 进行扫描测试。

测得 SRAM 在三种能量下的翻转截面如 图 8 (a)所示,可见脉冲激光能量越大,对应的翻 转截面越大。此外,在三种激光能量下,SRAM 均 出现了多位翻转(Multiple Cell Upsets, MCU),通 过对出错地址版图的分析,MCU 分布如图 8 (b) 所示。位单元在物理位置上左右相邻排列(对于 8 位交织的存储体,地址相差 0x20),上下相邻行 排列的单元(地址相差 0x100)同时出现在激光光 斑的直径范围内,因此容易同时翻转。

在三种激光能量下, RF 均未出现翻转, 说明 RF 的单粒子敏感性比 SRAM 低。经分析, 在 RF 的每位中, 存储节点的面积只占 4.2%, 比起紧密 排列的 SRAM 存储节点阵列, 发生 SEU 概率小





在 20.3 nJ 能量下,扫描至 RF 边界处时,观 察到由于单粒子功能中断引起的调试系统死机, 需要被测芯片断电重启。这是由于轰击到 CPU 的程序运行控制部分,导致程序计数值紊乱。在 兰州中科院近物所回旋加速器的 Kr 离子(LET 值 为 21.6 MeV · cm²/mg)下也进行了该项试验。 考虑到重离子在硅中的射程较短,将硅衬底减薄 至 80 μm,试验也表明 SRAM 单粒子敏感性较低, 并且出现了单粒子功能中断现象。

3.2 RapidIO

RapidIO 部件在 SoC 中负责片内与片外的数 据传输,串行数据速率高达 2.5 Gbit/s。试验中 使用 2 个 RapidIO 的各自 1 个通路(Lane)分别完 成数据的发送和接收。单个 RapidIO 的版图布局 如图 9 所示,其中,协议层维护和 RapidIO 协议相 关的内容,物理子层包含发送器 TX、接收器 RX 等部分。

对 RapidIO 版图进行扫描,在激光能量为 15 nJ时,出现了接收端数据误码(软错误)。结合 版图分析得知,激光作用的敏感点位于协议层,与 在兰州中科院近物所 Kr 离子下试验时出现的误 码现象相同。



图 9 RapidIO 版图布局示意图 Fig. 9 Schematic diagram of RapidIO layout

在激光能量为 15.4 nJ 和 30.6 nJ 时,仅对物 理子层进行扫描,没有发现接收端数据存在误码; 但是 通 过 调 试 系 统 观 察 到 错 误 状 态 寄 存 器 PnEsCSR 出现错误标识,并且完成一次"发送 – 接收"的计时器计时值明显增大。这表明虽然物 理子层在激光辐照下出现了异常,但协议层针对 物理 子 层 的 校 验 错、超 时 错 等 错 误 启 动 了 RapidIO 重传机制,保证数据传输的正确。可见, RapidIO 协议的重传机制提高了物理子层的抗单 粒子翻转能力。

3.3 DICE 触发器

触发器是数字电路中的基本单元,双互锁单元(Dual Interlocked CEll, DICE)触发器是常用抗辐射加固方法。为评估 65 nm 工艺下 DICE 触发器的加固效果,对 65 nm 工艺下的三类 DICE 触发器测试芯片进行了测试。

激光试验结果如图 10 (a)所示。"三阱 DICE 触发器"抑制了 MOS 管双极放大效应,与 "双阱 DICE 触发器"相比翻转截面减小。采用敏 感节点对分离方法的"加固双阱 DICE 触发器"增 大了敏感晶体管与版图的间距,削弱了它们之间 的电荷共享,从而阻止敏感晶体管因同时收集电 荷而产生翻转,因此能减小翻转截面。试验表明, "加固双阱 DICE 触发器"的抗单粒子能力强于 "三阱 DICE 触发器",加固方法有效。

相同的三类触发器结构在重离子辐照下的情况如图 10 (b)所示。试验在北京原子能研究院的串列加速器上进行,三种 LET 值由低到高分别 对应 Cl 离子、Ti 离子和 Ge 离子。

脉冲激光试验与重离子试验结果相似,同样 反映了阱工艺和敏感节点间距变化对单粒子敏感 性的影响。但是激光试验的翻转截面绝对值大于 重离子试验,并且三种结构下的翻转截面差值没 有重离子试验下明显。其原因可以归结为:没有 研究激光能量值和重离子 LET 值之间的等效拟 合关系,因此激光选取能量点和重离子下 LET 值 没有对应的关系;在重离子试验中,电荷共享的方



Fig. 10 SEU cross-section on DICE

式为单个粒子周围的多个单元(cell)进行收集电 荷,产生多个错误,据文献[16-17]报道,该工艺 下的电荷共享直径为2~3个 cell。在激光试验 中,由于激光的光斑约为5 µm,其作用范围可达 8~9个 cell,多 cell 的翻转现象比单粒子下的严 重,因此翻转截面差值没有重离子下的明显,但这 并不影响脉冲激光对这三种结构 SEU 相对强弱 的评估。

4 结论

使用脉冲激光对一款自主设计的 SoC 芯片进 行了单粒子脉冲试验,并对试验方法进行了有益 的探索。试验结果表明:基板焊盘和芯片 bump 相结合的倒装焊芯片的坐标定位方法增强了定位 的准确性;Z 轴调整的有源区聚焦法,提高了有源 区深度聚焦的准确性,避免了对衬底厚度的精确 测量;微动平台预设 ΔZ 消除了被测目标倾斜对 扫描的影响。

结合上述试验方法,对 65 nm 下自主设计的 SoC 芯片进行的激光试验表明:片上 SRAM 最为 敏感; RapidIO 物理子层的抗单粒子效应能力比

协议层更强,其原因是物理子层的敏感性被协议 层的自动重传机制屏蔽;使用激光辐照能够测试 出三种不同类型 DICE 翻转截面的变化;激光模 拟单粒子试验的现象与理论分析一致,并和各自 重离子试验下结果吻合。

脉冲激光单粒子效应试验结果表明:尽管纳 米尺寸下器件尺寸进一步减小,但是芯片的规模 增大。采用恰当的试验方法,脉冲激光可作为大 规模集成电路单粒子敏感性评估的有效手段,并 且可以用来有效评估电路的抗辐射加固效果。

参考文献(References)

- [1] Dodd P E, Massengill L W. Basic mechanisms and modeling of single-event upset in digital microelectronics [J]. IEEE Transactions on Nuclear Science, 2003, 50(3): 583-602.
- [2] Dodd P E, Shaneyfelt M R, Schwank J R, et al. Current and future challenges in radiation effects on CMOS electronics [J].
 IEEE Transactions on Nuclear Science, 2010, 57 (4): 1747 - 1763.
- [3] Schrimpf R D, Warren K M, Weller R A, et al. Reliability and radiation effects in IC technologies [C]//Proceedings of IEEE International Reliability Physics Symposium, 2008: 97-106.
- [4] Melinger J S, Buchner S, McMorrow D, et al. Critical evaluation of the pulsed laser method for single event effects testing and fundamental studies [J]. IEEE Transactions on Nuclear Science, 1994, 41(6): 2574 - 2584.
- [5] Moss S C, Lalumondiere S D, Scarpulla J R, et al. Correlation of picosecond laser-induced latchup and nergetic particle-induced latchup in CMOS test structures [J]. IEEE Transactions on Nuclear Science, 1995, 42 (6): 1948 – 1956.
- [6] Chumakov A I, Egorov A N, Mavritsky O B, et al. Single event latchup threshold estimation based on laser dose rate test results [J]. IEEE Transactions on Nuclear Science, 1997, 44(6): 2034 – 2039.
- [7] Melinger J S, McMorrow D, Campbell A B, et al. Pulsed laser-induced single event upset and charge collection measurements as a function of optical penetration depth[J]. Journal of Applied Physics, 1998, 84(2): 690 – 703.
- [8] McMorrow D, Melinger J, Buchner S, et al. Application of a

pulsed laser for evaluation and optimization of SEU-hard designs [C]//Proceedings of Fifth European Conference on Radiation and Its Effects on Components and Systems, 2000: 198 – 204.

- [9] Miller F, Buard N, Carriere T, et al. Effects of beam spot size on the correlation between laser and heavy-ion testing[J]. IEEE Transactions on Nuclear Science, 2004, 51 (6): 3708 – 3715.
- [10] Lewis D, Pouget V, Beaudoin F, et al. Backside laser testing of ICs for SET sensitivity evaluation [J]. IEEE Transactions on Nuclear Science, 2001, 48(6): 2193 - 2201.
- [11] Buchner S P, Miller F, Pouget V, et al. Pulsed-laser testing for single-event effects investigations [J]. IEEE Transactions on Nuclear Science, 2013, 60(3): 1852 - 1875.
- [12] 韩建伟,张振龙,封国强,等.利用脉冲激光开展的卫星 用器件和电路单粒子效应试验[J].航天器环境工程, 2009,26(2):125-130.
 HAN Jianwei, ZHANG Zhenlong, FENG Guoqiang, et al. Single event effect experiment for devices and circuits aboard on satellite using pulsed laser[J]. Spacecraft Environment Engineering, 2009, 26(2):125-130. (in Chinese)
- [13] 马英起,封国强,安广朋,等.光电耦合器 4N49 单粒子 瞬态脉冲效应的试验研究[J].原子能科学技术,2010,44(6):765-770.
 MA Yingqi, FENG Guoqiang, AN Guangpeng, et al. Experimental study on single event transients of 4N49 optocoupler[J]. Atomic Energy Science and Technology, 2010,44(6):765-770.(in Chinese)
- [14] 姜昱光,封国强,朱翔,等.基于脉冲激光单粒子效应的
 二次光斑研究[J].原子能科学与技术,2013,47(12):
 2361-2364.

JIANG Yuguang, FENG Guoqiang, ZHU Xiang, et al. Secondary spot for pulsed laser SEE testing [J]. Atomic Energy Science and Technology, 2013, 47 (12): 2361 – 2364. (in Chinese)

- [15] Vincent P. Facilities and methods for radiation testing[C]// Proceedings of NSREC Short Course, 2014.
- [16] Huang P, Chen S, Chen J, et al. Heavy-ion-induced charge sharing measurement with a novel uniform vertical inverter chains (UniVIC) SEMT test structure[J]. IEEE Transactions on Nuclear Science, 2015, 62(6): 3330 – 3338.
- Li P, Zhang M X, Zhang W C, et al. Effect of charge sharing on SEU sensitive area of 40-nm 6T SRAM cells [C]// Proceedings of IEICE Electronics Express, 2014(11): 51 – 57.