

# 面向高功率密度电能变换器的功率半导体模块研究综述

罗毅飞, 李子聪\*, 史泽南, 马 啸, 肖 飞  
(海军工程大学 电磁能技术全国重点实验室, 湖北 武汉 430030)

**摘 要:**功率半导体模块是电能变换器的核心能量转换单元,其合理的设计可以有效提升电能变换器的功率密度。针对现有研究缺乏系统总结的问题,依次从材料、芯片、封装、栅极驱动四个层面较为系统地总结了提升变换器功率密度的方法,分别是:使用宽禁带材料、改进芯片结构、采用先进封装和改进驱动设计。总结了不同方法提升变换器功率密度的原理,并对基于功率半导体模块设计提升变换器功率密度的现有研究进行分类对比;梳理出现有研究的主要挑战,并对未来的发展趋势进行展望。

**关键词:**功率半导体模块;功率密度;宽禁带材料;芯片结构;先进封装;驱动设计

中图分类号:TN305 文献标志码:A 文章编号:1001-2486(2025)06-208-16



## Review of power semiconductor modules for high power density power converters

LUO Yifei, LI Zicong\*, SHI Zenan, MA Xiao, XIAO Fei  
(National Key Laboratory of Electromagnetic Energy, Naval University of Engineering, Wuhan 430030, China)

**Abstract:** Power semiconductor modules are the core energy conversion units in power converters. By optimizing their design, the power density can be significantly enhanced. However, current design methods lack systematic summaries. To address this, a systematic summary across four levels(material, chip, packaging and drive) was presented. This included utilizing wide bandgap materials, enhancing chip structure, adopting advanced packaging and improving gate drive design. The underlying principles behind these methods for increasing power density were summarized, and classified and compared the existing research on improving the power density of converters based on power semiconductor module design. The primary challenges in current research were combed, and the future development trend was forecasted.

**Keywords:** power semiconductor module; power density; wide band gap material; chip structure; advanced packaging; gate drive design

随着工业 4.0 时代的到来,新能源、航空航天、船舶动力等重要领域对电能变换器的功率密度提出了更高的要求。电能变换器通常由功率半导体模块、控制单元、驱动单元、散热单元等部件经连接件组合而成,作为一个非线性、多变量的电、磁、固、热多物理场耦合系统,其功率密度的提高涉及新型材料、芯片设计、封装技术、高频变压器等众多领域的技术融合。

过去的数十年间,电能变换器的功率密度呈指数级别增长。图 1 显示了过去 20 年来应用于商业和尚处实验室阶段的电能变换器功率密度的上升趋势<sup>[1-9]</sup>。可以看出,功率密度的增加主要

收稿日期:2023-11-08

基金项目:国家部委基金资助项目(2020-JCJQ-ZD-105)

第一作者:罗毅飞(1980—),男,湖北武汉人,研究员,博士,博士生导师,E-mail:yfluo16@163.com

\*通信作者:李子聪(1999—),男,广东汕头人,博士研究生,E-mail:Z21180807@nue.edu.cn

引用格式:罗毅飞,李子聪,史泽南,等.面向高功率密度电能变换器的功率半导体模块研究综述[J].国防科技大学学报,2025,47(6):208-223.

Citation:LUO Y F, LI Z C, SHI Z N, et al. Review of power semiconductor modules for high power density power converters[J]. Journal of National University of Defense Technology, 2025, 47(6): 208-223.

得益于宽禁带材料和先进封装技术的运用,它使得模块可以工作在更高的结温和工作频率下。功率半导体模块作为电能变换器中重要的能量转换单元,其合理的设计可以有效提升变换器的功率密度。为保证全面性,综述涵盖了传统的硅基功率模块以及最近十年商业上出现的更先进的宽禁带(wide band gap,WBG)功率模块。

研究重点从使用宽禁带材料、改进芯片结构、采用先进封装和改进驱动设计四个方面依次按照材料、芯片、封装、栅极驱动四个不同层面对优化功率半导体模块提升电能变换器功率密度的研究及其原理进行归纳总结,并列举了各个领域当前

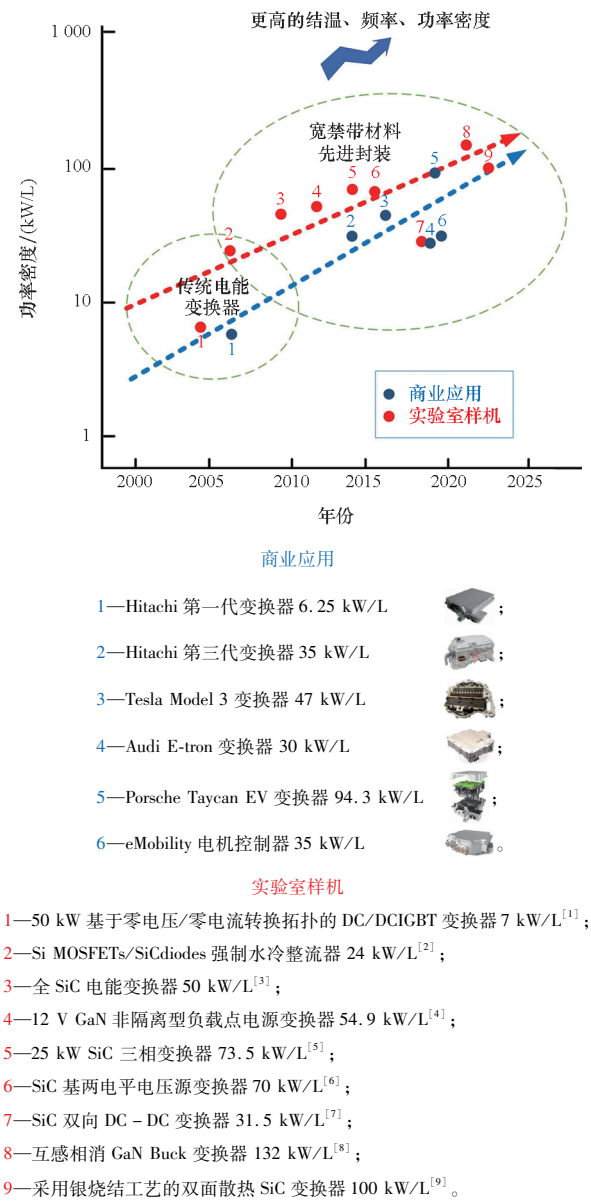


图1 过去20年应用于商业和实验室阶段的电能变换器功率密度上升趋势

Fig.1 Upward trend in power density for both commercial and laboratorial power converters over the past 20 years

的关键进展和创新,最后,梳理出现有研究的主要挑战,并对未来的发展趋势进行展望。

## 1 使用宽禁带材料

### 1.1 SiC 材料

SiC 在提升变换器功率密度方面具有如下优势:①击穿场强高,在高压的同时可以降低损耗,减小散热器体积。②拥有低本征载流子浓度(宽禁带)和较高的热导率,提升了器件在高温下运行的能力。表1 通过查阅产品手册对比了商业上不同最高安全结温的器件处理功率的能力,扩展的安全结温在可靠性允许范围内增大了输出功

率。③高饱和迁移速度和较低的介电常数使 SiC 具有较好的高频特性,可大幅减小变换器中无源组件的体积,更快的开关速度还有助于提高器件的效率<sup>[10]</sup>。

表1 不同型号器件处理功率能力对比

Tab.1 Comparison of power capabilities of different devices

| 型号(SiC MOSFET)   | 最高<br>结温/℃ | 归一化电流密度 |       |
|------------------|------------|---------|-------|
|                  |            | 25 ℃    | 100 ℃ |
| Cree CMF20120D   | 135        | 1.00    | 0.57  |
| Cree C2M0080120D | 150        | 1.19    | 0.76  |
| ROHM SCT2160KE   | 150        | 1.11    | 0.81  |
| ROHM SCT2080KE   | 175        | 1.25    | 0.88  |

商业应用方面,国内外已推出了多种基于 SiC 功率模块的高功率密度产品。国外方面,美国 Wolfspeed 2021 年推出的 650 V SiC 金属氧化物半导体场效应晶体管(metal-oxide-semiconductor field-effect transistor, MOSFET)模块功率密度较 Si 基方案有大幅提升<sup>[11]</sup>。国内方面,比亚迪公司在 2021 年公布了功率密度较 Si 基提升 1.5 倍,达到 45 kW/L 的 SiC 功率模块<sup>[12]</sup>。我国 SiC 功率模块在成品率、晶圆尺寸等方面与国外整体水平相比还有较大差距。

SiC 在提升变换器功率密度上仍然存在许多需要解决的挑战。首先, SiC 器件成本较高,主要有以下原因:①制备 SiC 器件需要高质量的衬底和外延;②SiC 晶圆不平坦度更高,增加了光刻流程的复杂程度;③产能较低带来的成本效应使得其比大规模生产的 Si 器件更加昂贵。研究显示,随着 SiC 晶圆尺寸从 15.24 cm 发展至 20.32 cm,器件成本可减小 17%~22%<sup>[13]</sup>。其次,当前 SiC 晶圆生产存在径向掺杂浓度不一致的问题时,良品率和芯片参数的一致性被降低。此外, SiC 芯片的通流能力受到单极性模式下高击穿电压和外延缺陷的限制。外延缺陷主要源自三个方面:①化学气相沉积在外延生长过程中引入了点缺陷<sup>[14]</sup>;②以基底平面位错为代表的缺陷从衬底进入外延层;③SiC 无法通过扩散进行掺杂,采用高温离子注入也可能引入缺陷。对于 SiC MOSFET 而言,目前主要通过将多个并联芯片封装入模块的方式增大整体通流能力。然而,改进制造工艺是解决这个问题的根本方法。

SiC 器件还面临可靠性方面的挑战:①独特的氧化机制和不成熟的制造工艺导致 SiC 器件栅

氧可靠性差,通过氮化物退火钝化技术可以改善 SiC/SiO<sub>2</sub> 界面的质量;②SiC 的弹性模量约为 Si 的 3 倍,封装抗疲劳可靠性较差;③SiC 器件具有较低的短路耐受电压和耐受时间,需要更快的短路保护响应时间。总体上看,目前 SiC 器件的可靠性低于 Si 器件。

最后,为充分发挥 SiC 器件高温、高频的优势,需要研发更先进的封装。一方面,扩展的结温对散热提出了更高的要求,研究显示,结温每上升 10 ℃,器件失效率就增加近 2 倍<sup>[15]</sup>,需要研发高温材料和连接工艺以及先进的散热结构和方法以保证可靠性;另一方面,更高的开关频率带来了更加严重的关断电压过冲和电磁干扰问题,因此对低环路寄生电感的要求更高<sup>[16]</sup>,高速开关带来了更加复杂的电流平衡问题,通过优化封装可以改进电流分布。

1.2 GaN 材料

GaN 击穿场强较高,有助于在高压运行时降低损耗,其宽禁带的特点拓展了器件的结温。GaN 相比 SiC 具有更高的饱和和漂移速度和电子迁移率,高频能力更加突出。Si 衬底 GaN 器件的寄生参数极小,开关损耗极低,其发展显著降低了 GaN 器件的制造成本,在未来可能会比 Si 器件更便宜。GaN 芯片较低的导通电阻有助于减小损耗,助力功率密度提升。商业上最常用的 GaN 器件是高电子迁移率晶体管 (high electron mobility transistor, HEMT),与传统 Si 器件相比具有更高的效率且所需无源组件更小,有助于构建功率密度更高的电能变换

系统。

GaN 器件高功率密度潜力的充分发挥也存在着亟待解决的问题。首先,GaN 器件的衬底和外延往往采用不同的材料,为防止晶格失配导致接触面损坏,需增加绝缘缓冲层,因此,目前的商业 GaN 器件都是横向结构,限制了高压应用<sup>[17]</sup>。GaN Systems 公司开发了一种 GaN/Si 电动车牵引变换器,可综合 Si 绝缘栅双极型晶体管 (insulated gate bipolar transistor, IGBT) 的高压优势和 GaN HEMT 的高频优势<sup>[18]</sup>。另一种解决方案是在传统 AlGaN/GaN HEMT 上生长 GaN,形成极化超结 (polarization super junction, PSJ) 结构,日本丰田公司联合 Powdec 公司基于该结构开发了额定电压达到 10 kV 的 GaN 横向器件<sup>[19]</sup>。近年来,由于 GaN 体衬底技术的发展,一些垂直结构的 GaN 器件得以研发<sup>[17]</sup>,选择性区域掺杂和再生长技术是制造垂直 GaN 器件的关键工艺<sup>[20]</sup>。其次,GaN 的热导率和 Si 相近,相比 SiC 要小得多<sup>[21]</sup>,模块的散热要求更高,且极高的开关频率对封装杂散电感的要求更为严苛,增加了封装设计的难度。此外,HEMT 的电磁干扰 (electromagnetic interference, EMI) 控制问题由于 GaN 技术相对不成熟而变得复杂且具有挑战性。最后,与 Si 和 SiC 器件相比,GaN 器件可用于分析的失效案例较少,其可靠性分析更加复杂,有待进一步深入研究。

表 2 总结了使用 WBG 材料提高电能变换器功率密度的信息。

表 2 使用宽禁带材料提升变换器功率密度信息汇总

| Tab. 2 Summary of information on the use of wide band gap materials to improve the power density of converters |          |                                                |                   |      |               |      |       |
|----------------------------------------------------------------------------------------------------------------|----------|------------------------------------------------|-------------------|------|---------------|------|-------|
| 材料                                                                                                             | 本征特性     | 相应数值<br>(室温下)                                  | 比值<br>(与 Si 相比)   | 工作特点 | 提升电能变换器功率密度机制 |      |       |
|                                                                                                                |          |                                                |                   |      | 无源组件体积        | 输出功率 | 设计紧凑度 |
| 4H-SiC                                                                                                         | 高击穿场强    | 3 MV · cm <sup>-1</sup>                        | 10                | 低损耗  | ↓             | ↑    | ↑     |
|                                                                                                                | 低本征载流子浓度 | 8.2 × 10 <sup>-9</sup> cm <sup>-3</sup>        | 10 <sup>-20</sup> | 高 温  | ↓             | ↑    | ↑     |
|                                                                                                                | 高热导率     | 3 ~ 4.9 W · cm <sup>-1</sup> · K <sup>-1</sup> | 2 ~ 3             | 高 温  | ↓             | ↑    | ↑     |
|                                                                                                                | 高饱和和漂移速率 | 2.5 × 10 <sup>7</sup> cm · S <sup>-1</sup>     | 2.5               | 高 频  | ↓             | —    | —     |
|                                                                                                                | 低介电常数    | 10                                             | 0.85              | 高 频  | ↓             | —    | —     |
| GaN                                                                                                            | 高击穿场强    | 3.3 MV · cm <sup>-1</sup>                      | 11                | 低损耗  | ↓             | ↑    | ↑     |
|                                                                                                                | 宽禁带      | 3.4 eV                                         | 3                 | 高 温  | ↓             | ↑    | ↑     |
|                                                                                                                | 高饱和和漂移速率 | 2 × 10 <sup>7</sup> cm · S <sup>-1</sup>       | 2                 | 高 频  | ↓             | —    | —     |
|                                                                                                                | 低介电常数    | 9                                              | 0.76              | 高 频  | ↓             | —    | —     |

### 1.3 超宽禁带材料

近年来,以  $\text{Ga}_2\text{O}_3$  和金刚石为代表的第四代超宽禁带半导体材料在功率器件研究领域有了较多突破<sup>[22-23]</sup>。表 3 对比了不同材料的品质因数 (figure of merit, FOM), 其中 Baliga 优值 (Baliga figure of merit, BFOM)、Johnson 优值 (Johnson figure of merit, JFOM) 分别主要衡量材料的高功率、射频性能。可见,第四代半导体材料在制备高功率密度功率模块上具备显著的本征优势。

表 3 不同材料的品质因数对比

Tab. 3 Comparison of FOMs of different materials

| FOM  | Si | SiC | GaN   | $\beta\text{-Ga}_2\text{O}_3$ | 金刚石    |
|------|----|-----|-------|-------------------------------|--------|
| BFOM | 1  | 317 | 846   | 3 444                         | 24 660 |
| JFOM | 1  | 278 | 1 089 | 2 844                         | 1 110  |

$\text{Ga}_2\text{O}_3$  是目前最有可能进入产业初级阶段的超宽禁带材料,其器件预计可同时具备高性能<sup>[24]</sup>和低成本<sup>[25]</sup>的特点。然而, $\text{Ga}_2\text{O}_3$  功率器件实现产业化还需克服以下困难:①衬底生长方面,铌生长工艺价格昂贵,且导模法高温生长过程中极易产生大量缺陷<sup>[26]</sup>;②器件制备方面, $\text{Ga}_2\text{O}_3$  有效 P 型掺杂存在困难,需要进一步确定浅受主<sup>[27]</sup>,另外, $\text{Ga}_2\text{O}_3$  极低的热导率限制了器件在高功率场合的应用<sup>[28]</sup>。总体来看,超宽禁带半导体材料广泛应用于高功率密度模块还有一定距离。

## 2 改进芯片结构

在大功率应用场合,通常采用多个芯片并联的方式进行扩容。然而,并联过多芯片会加剧电流分布不均和热耦合问题,同时导致布线复杂,增大寄生参数。鉴于这些限制,提高电能变换器的功率密度需要增加单个芯片的功率输出能力,而不能仅依赖于增加芯片数量。提升功率密度的另一种思路是将续流二极管嵌入开关芯片,可以有效减小芯片面积,并抑制交替导通带来的基板加热不均。此外,芯片的高温可靠性问题限制了功率密度的进一步发展。一方面,高温漏电流产生的热量大幅降低了芯片的高温可靠性;另一方面,芯片导通电阻的正温度系数可能引发热失控,这种风险限制了功率器件的可用结温。

通过改进芯片结构,可以增加电流密度、减小芯片面积和扩展结温,从而使电能变换器的功率密度在芯片层级上得到提高。

### 2.1 沟槽栅技术

沟槽栅技术通过减小台面宽度有效提高了电

流密度。IGBT 微沟槽 (micro pattern trench, MPT) 技术和 SiC MOSFET 沟槽栅 (trench MOSFET, TMOSFET) 技术是其中具有代表性的应用。

2020 年,英飞凌公司推出了基于 MPT 技术的第七代 IGBT 产品,通过亚微米台面分隔的平行沟槽快速移除载流子,其元胞结构如图 2(a) 所示。与第四代相比模块额定电流增加了 50%,功率密度增加了 77%<sup>[29]</sup>。国内 MPT 技术较欧洲、日本等地存在着一定差距,但呈现蓬勃向上的发展趋势,2021 年,斯达半导体第七代 MPT IGBT 芯片研发成功<sup>[30]</sup>。国产 MPT 技术在未来有望打破技术壁垒,其关键在于发展深亚微米级的曝光技术、快速热退火处理、机械抛光等先进制造工艺<sup>[31]</sup>,同时还需要考虑集电极致势垒降低 (collector induced barrier lowering, CIBL) 效应导致的短路能力下降的问题。

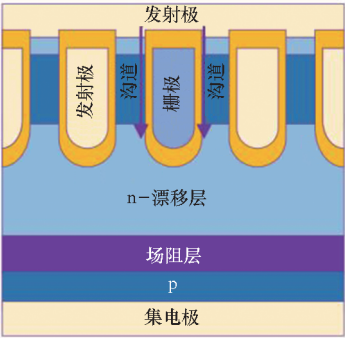
SiC MOSFET 有两条并行的技术路线:平面栅和沟槽栅。SiC TMOSFET 通过纵向通道实现更小的元胞间距和更高的沟道迁移率,可有效提高电流密度。然而,沟槽底部的栅氧化层在高电场作用时容易发生局部击穿。Yang 等开发了一种带有深层 p+ 屏蔽层和电流扩展层 (deep p+ shielded region and current spreading layers, DPCSL) 的结构<sup>[32]</sup>,如图 2(b) 所示,在源极周围的深 p+ 区形成空间电荷区分担栅氧所受的高电场,避免了局部击穿。

商用方面,罗姆公司推出了一种双沟槽结构<sup>[33]</sup>,通过将 p 区下移与 n- 漂移层形成耗尽区转移电场;英飞凌的非对称 TMOSFET<sup>[34]</sup> 通过在一侧降低 p 区以实现半包裹沟槽的效果,以防止栅氧化层发生局部击穿,其结构分别如图 2(c)、图 2(d) 所示。制造工艺是限制 SiC TMOSFET 发展的主要因素。

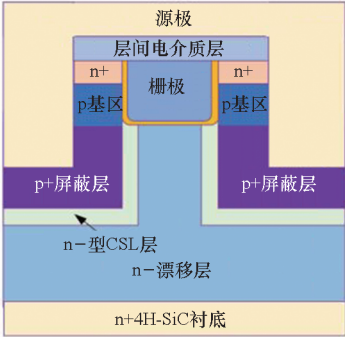
### 2.2 续流二极管嵌入技术

通过诸如逆导 IGBT (reverse conducting IGBT, RC-IGBT) 和 SiC MOSFET 二极管嵌入等技术将续流二极管和开关器件集成到单一芯片中,可有效减小芯片尺寸。

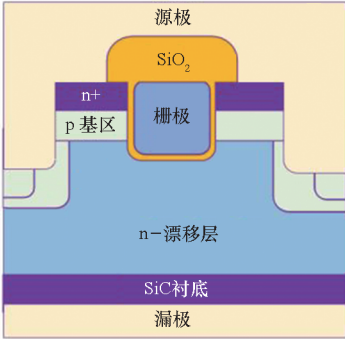
RC-IGBT 通过在集电极添加 n+ 区嵌入续流二极管,其结构如图 3(a) 所示。Werber 等用 RC-IGBT 替代分立芯片,使牵引变换器的功率密度提高了 30%<sup>[35]</sup>。RC-IGBT 的发展主要受到电压折回现象的阻碍,这一现象会导致显著的动态电流不均,使 RC 技术在多芯片并联的应用中难以推广。国内外研究人员对此现象进行了广泛研究,目前仍然难以完全消除它的负面影响。



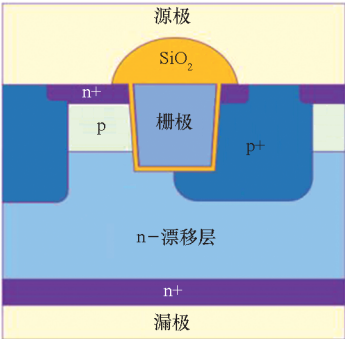
(a) 英飞凌 MPT IGBT  
(a) MPT IGBT from Infineon



(b) SiC DPCSL TMOSFET



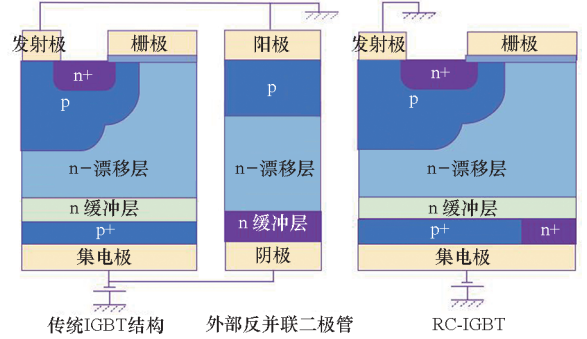
(c) 罗姆双沟槽 TMOSFET  
(c) Double-trench TMOSFET from Rohm



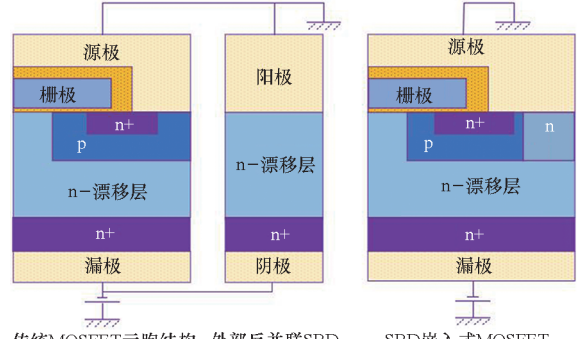
(d) 英飞凌非对称 TMOSFET  
(d) Infineon asymmetric TMOSFET

SiC MOSFET 具有寄生体二极管,可提供反向导通路径。Yamaguchi 等分析了从 SiC MOSFET 模块中去除外部并联肖特基势垒二极管 (Schottky barrier diodes, SBD) 的效果,改进后可减小芯片尺寸 40%,节省的空间可放置额外的芯片以增加功率密度<sup>[36]</sup>。然而,采用体二极管续流会引入双极退化 (bipolar degradation, BD) 效应,长期使用会影响器件的导通电阻等特性。此外,寄生体二极管相比外部并联二极管损耗更大,更长的反向恢复时间也将限制器件的高频应用。在实际应用中,往往采用同步整流方式进行续流,使体二极管仅在死区期间导通,从而抑制 BD 效应。

避免 BD 效应的另一种方法是将 SBD 或肖特基结势垒 (junction barrier Schottky, JBS) 二极管嵌入 SiC MOSFET 芯片中,抑制体二极管导通并减小芯片尺寸<sup>[37]</sup>。Kawahara 等将 SBD 嵌入 6.5 kV SiC MOSFET 芯片中,芯片总面积减小了 2/3<sup>[38]</sup>,其结构如图 3 (b) 所示。2023 年,日本三菱电机开发出了一种集成 SBD 的 SiC MOSFET 新型结构,并已将其应用于 3.3 kV 全 SiC 功率模块<sup>[39]</sup>。采用嵌入二极管的方法可能会导致器件特性发生变化,该问题还有待进一步深入研究。



(a) RC-IGBT 元胞结构  
(a) Cell structure of RC-IGBT



(b) 嵌入 SBD 的 SiC MOSFET 元胞结构  
(b) Cell structure of SBD-embedded SiC MOSFET

图 2 采用沟槽栅技术的典型元胞结构

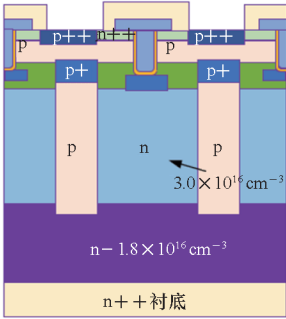
图 3 嵌入续流二极管的典型元胞结构

Fig. 2 Cross section of typical trench gate sturcture Fig. 3 Typical cell structure of embedded freewheeling diode

2.3 高温芯片结构

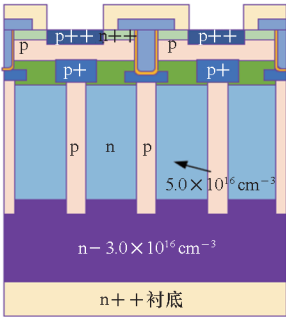
改进芯片缓冲层的结构或掺杂特性是抑制高温漏电流的一种重要途径。Zhang 等开发了一种双缓冲层(double buffer layers, DBL)结构,通过在更深层的缓冲层中掺入深能级施主杂质,在 200 ℃ 下将漏电流降低了 71%<sup>[40]</sup>,其结构如图 4(a)所示。降低高温漏电流的另一种方法是改变芯片超结(super junction, SJ)柱的几何形状和掺杂水平。Hsieh 等开发了一种分离的 p 型体区和 p 型柱(disconnected p-body and p-pillar, DPBPL)结构,如图 4(b)所示,通过适当浓度的 p 型柱掺杂,在 200 ℃ 下有效降低了漏电流水平<sup>[41]</sup>。抑制高温漏电流可以有效提高芯片的高温运行稳定性。

芯片导通电阻的正温度系数被认为是热失控的重要原因。SJ 结构可以在不牺牲耐压能力的条件下降低漂移区电阻,并表现出较低的导通电阻温度依赖性。Kobayashi 等<sup>[42]</sup>开发了一种应用于 SiC MOSFET 的窄 SJ 间距结构,其中 p-和 n-型柱减小了宽度并提高了掺杂浓度,其结构如图 4(c)和图 4(d)所示,图 4(c)和图 4(d)中的数值为掺杂浓度。n 型区较高的掺杂浓度降低了比导通电阻的温度依赖性,如图 5 所示。较低的温度



(c) SiC MOSFET SJ 元胞结构

(c) Cell structure of SiC MOSFET SJ

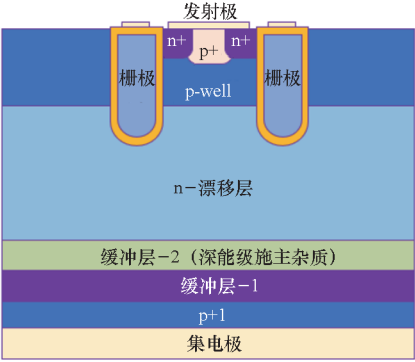


(d) 窄 SJ 间距元胞结构

(d) Cell structure of narrow SJ pitch

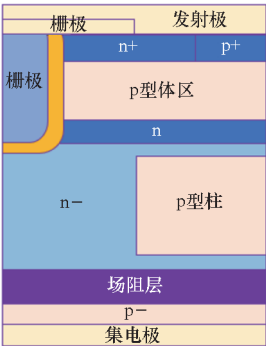
图 4 高温芯片结构

Fig.4 High-temperature chip sturcture



(a) DBL-IGBT 元胞结构

(a) Cell structure of DBL-IGBT



(b) DPBPL-IGBT 元胞结构

(b) Cell structure of DPBPL-IGBT

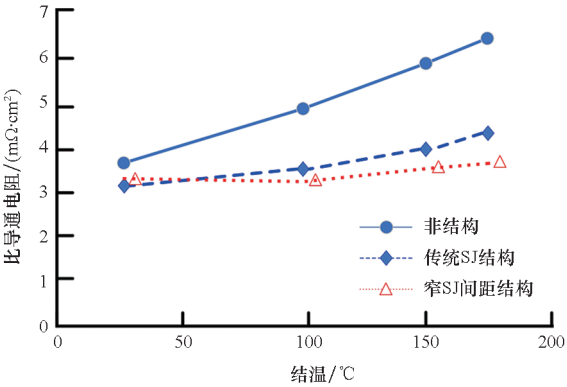


图 5 不同芯片结构的比导通电阻温度依赖性

Fig.5 Temperature dependency of specific on-resistance of different chip structure

依赖性极大地提高了芯片的高温可靠性。表 4 总结了改进芯片结构提高电能变换器功率密度的信息。

3 采用先进封装

良好的封装为芯片的电磁、热、力等性能提供保障。芯片的高温潜力需要先进的高温材料和连接工艺作为支撑才能充分发挥,例如, SiC 芯片可在 200 ℃ 以上工作,但传统 Si 基封装在这个温度下会发生退化。高频运行可以有效降低无源组件

表 4 改变芯片结构提高变换器功率密度信息汇总

Tab. 4 Summary of information on increasing converter power density through improving chip structure

| 芯片技术          | 提升功率密度机制 | 途径                  | 典型应用                  | 参考文献      |
|---------------|----------|---------------------|-----------------------|-----------|
| 沟槽栅技术         | 电流密度 ↑   | MPT IGBT            | 英飞凌第七代 IGBT           | [29]      |
|               |          | SiC TMOSFET         | 罗姆、英飞凌 SiC TMOSFET 结构 | [33 – 34] |
| 续流二极管<br>嵌入技术 | 芯片尺寸 ↓   | RC-IGBT             | RC-IGBT               | [35]      |
|               |          | SiC MOSFET<br>二极管集成 | 嵌入 SBD 的 SiC MOSFET   | [38 – 39] |
| 高温芯片<br>结构优化  | 高温能力 ↑   | 减小高温漏电流             | 改变局部结构的几何形状、掺杂特性      | [40 – 41] |
|               |          | 降低器件参数温度依赖性         | 窄 SJ 间距 SiC MOSFET    | [42]      |

的体积,但同时也带来了电压过冲问题。降低封装寄生电感可以改善这一问题,WBG 器件开关速度更快,低感设计对 WBG 电能变换器功率密度的提升更加显著。另外,多个并联模块或芯片之间电流的差异会导致变换器不得不降额运行来保证可靠性,通过先进封装提升均流性能可有效提高变换器的功率密度。由于 WBG 器件开关速度较快,实现均流控制更为困难。

综上,发展高温材料和连接工艺、改进模块热管理、发展低感封装技术、提升均流性能成为从模块封装角度提升变换器功率密度的主要优化路线。所述内容涵盖 Si 器件和以 SiC 为主的 WBG 器件。根据两类器件的特点,在高温材料和连接工艺、低感封装技术、提升均流性能三种路线中将重点介绍 WBG 器件的相关研究。封装设计的基本方法是相通的,只是 WBG 器件的技术要求更高。

3.1 高温材料和连接工艺

提高模块的高温能力必须发展以高温材料和连接工艺为主要内容的高温封装技术。材料方面,重点考虑键合、焊接、衬底、底板以及塑封材料的高温适应性,通过对比材料熔点、烧结温度、应力水平、热导率、热膨胀系数等指标进行选择;工艺方面,一种有代表性的选择是采用活性金属钎焊(active metal brazing, AMB)制作直接覆铜(direct bonding copper, DBC)衬底<sup>[43]</sup>,银烧结技术<sup>[44]</sup>和瞬态液相<sup>[45]</sup>(transient liquid phase, TLP)焊接技术实现连接。表 5 展示了可在 200 ℃ 环境下工作的考虑性能、成本折中的封装选择。

目前商业 SiC 功率模块长期可靠运行的最高耐温标准为 150 ℃,175 ℃ 封装仍处于标准化阶段,国际上个别企业研发水平达到 200 ℃ 以上<sup>[46]</sup>。

表 5 可在 200 ℃ 环境下工作的封装选择

Tab. 5 Packaging options available at 200 ℃

| 材料/工艺                                                | 长期工作<br>温度/℃ |
|------------------------------------------------------|--------------|
| 键合材料/工艺:铜键合线或铜带                                      | >200         |
| 焊接材料: Au <sub>88</sub> Ge <sub>12</sub>              | >200         |
| 连接工艺:微米银烧结                                           | 225          |
| DBC 材料: Si <sub>3</sub> N <sub>4</sub>               | > 200        |
| 底板材料: Cu                                             | 210          |
| 塑封材料: (C <sub>6</sub> H <sub>4</sub> S) <sub>n</sub> | 200 ~ 240    |

3.2 改进模块热管理

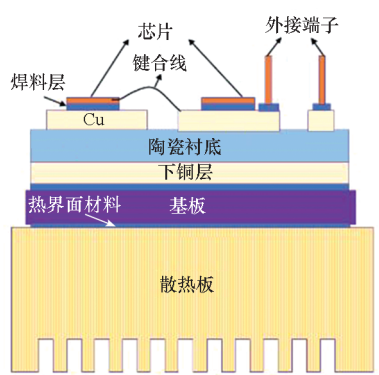
现阶段,已有较多针对各类功率模块提升散热性能的研究,可归纳为散热路径优化、多芯片热解耦和新型散热方式三种优化路线。

3.2.1 散热路径优化

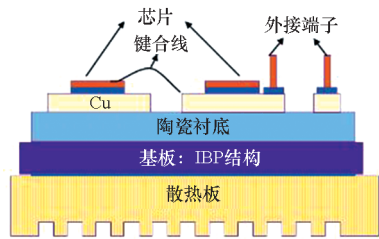
通过减少芯片和散热器之间的介质层以及增加额外散热路径的双面冷却(double-sided cooled, DSC)结构,可有效改善模块整体的热性能。

功率模块传统封装结构如图 6(a) 所示,介质层数较多限制了散热效果。Yamaguchi 等将铜基板与散热器直接焊接,去除了传统结构中的硅脂材料,变换器样机功率密度提高了 18%,达到 70 kW/L<sup>[6]</sup>。复旦大学利用集成底板(integrated base plate, IBP)技术将 DBC 与底板集成,消除了下铜层和焊料层,其结构如图 6(b) 所示,芯片最高温度降低了 10%<sup>[47]</sup>。另一种方法是使用选择性激光熔化技术在基板下打印散热器,其结构如图 6(c) 所示,可使芯片到散热器之间的介质层缩短至三层,热阻降低 20%<sup>[48]</sup>。

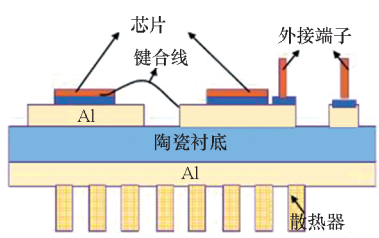
典型的 DSC 结构如图 7 所示,热量可通过上下两条散热路径传递到空气中。国际整流器公司于 2010 年开发了 CoolIR2™ DSC 结构,搭载该模



(a) 传统封装结构  
(a) Conventional packaging structure



(b) IBP 封装结构  
(b) IBP packaging structure



(c) 直接打印散热器结构  
(c) Direct printing of radiator structure

图6 通过减少介质层数进行散热路径优化  
Fig.6 Heat dissipation path optimization by reduced intermediate layers

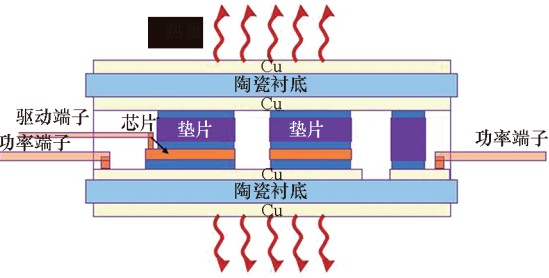


图7 功率模块典型 DSC 结构  
Fig.7 Typical DSC structure of power module

块的变换器功率密度可提升 33%<sup>[49]</sup>。德尔福公司开发了 Viper DSC 结构,使变换器功率密度提升了 25%<sup>[50]</sup>。日立公司开发的 pin-fin DSC 结构可使热阻降低 50%,可使变换器功率密度提升 70%。2019 年,奥迪 MY2019 eTron 变换器使用了日立公司改进的 DSC 结构,功率密度提升了

160%,达到 30 kW/L<sup>[50]</sup>。中车时代电气公司于 2016 年开发的 DSC 结构热阻低于 0.1 K/W,使变换器功率密度提高了 30%<sup>[51]</sup>。DSC 封装设计的主要难点是需要解决不同芯片之间高度差异的问题,通常通过调整图 7 中垫片的厚度实现。

3.2.2 多芯片热解耦

多芯片模块 (multiple chip module, MCM) 中芯片之间的热耦合问题不可忽视,通过有效隔离芯片的热量,可以减少热堆积和结温的升高,确保模块在高负荷条件下更加稳定和可靠地运行。

曾理通过改进布局实现芯片之间的热解耦,优化后降低了各个功率芯片的最高温度,如表 6 所示<sup>[52]</sup>,变换器输出功率密度预计可以提升 60%。Yang 等在 DSC 的基础上提出交错封装的概念,利用交错开关单元使相邻芯片交错放置,等效耦合热阻降低了 57%,结温不均衡度由 7.9% 降低至 2.6%<sup>[53]</sup>,改进后变换器的输出功率密度预计可提升 20%。

表6 多芯片热解耦优化前后各芯片的最高温度

Tab.6 The maximum temperature of each chip before and after multi-chip decoupling optimization

| 编号 | 优化前/℃ | 优化后/℃ |
|----|-------|-------|
| 1  | 98.6  | 73.4  |
| 2  | 92.6  | 72.4  |
| 3  | 137.6 | 94.5  |
| 4  | 137.7 | 93.9  |
| 5  | 138.5 | 93.4  |
| 6  | 133.5 | 93.1  |

3.2.3 新型散热方式

传统散热方式有自然冷却和强制风冷、水冷等单相散热技术。相变散热技术如热管、喷雾等方式可实现更高的热导率。Shu 等<sup>[54]</sup>使用 U 形热管对大功率模块进行散热,热流功率密度可达 367 W/cm<sup>2</sup>。灵活性是热管的另外一大优势,Alizadeh 等<sup>[55]</sup>在功率模块和散热器之间嵌入热管,通过优化将散热器高度降低至 9.6 mm,缩小了变换器的体积。

热管仍然属于被动冷却的范畴,以微通道流、喷雾冲击和射流冲击为代表的主动冷却技术在过去 10 年被广泛研究和讨论。一种用于 SiC 功率模块的射流冲击冷却平台被开发,通过将模块底板与冷却室连接,其输出功率较传统冷板冷却提升近 300%<sup>[56]</sup>。然而,由于射流冲击冷却平台的

体积较大,对于变换器功率密度提升的效果需要具体分析。

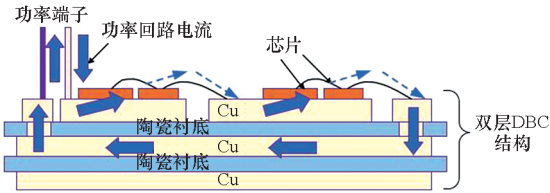
3.3 低感封装技术

低感封装技术可以分为降低自感和磁场相消两类。

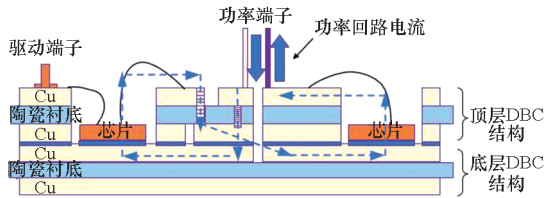
降低自感可以通过减小换流回路的面积实现。Yang 等提出了一种基于 P-cells 和 N-cells 概念的封装设计,将同一换流回路的芯片相邻放置,并设计岛状基底使换流回路从平面扩展至三维空间,进一步减小换流面积,寄生电感降至 1.63 nH<sup>[57]</sup>。西安交通大学采用双层陶瓷衬底和多层铜层优化了 GaN 模块布局,回路寄生电感降低至 0.94 nH,采用该模块开发的 3.3 kW 两相交错降压变换器功率密度达到 50 kW/L<sup>[58]</sup>。

流过相反电流的两根导体之间的耦合电感会相互抵消,这种效应称为磁场相消。日产公司研制了双层 DBC SiC 功率模块,在层间设计换流回路实现磁场相消,其结构如图 8(a)所示,寄生电感降至 5 nH,采用该模块搭建的三相 SiC 变换器使功率密度达到 73.5 kW/L<sup>[5]</sup>。采用多层 DBC 结构会增大热阻,为解决这一问题,华中科技大学研发了一种优化的芯片嵌入式结构,如图 8(b)所示,在底部 DBC 结构基板的顶部嵌入 SiC 芯片,相比常规双层 DBC 结构热阻降低 40%,寄生电感降至 1.8 nH<sup>[59]</sup>。西安交通大学开发了一种紧凑的 650 V/150 A GaN 功率模块,回路如图 8(c)所示,利用上下两层电流相反进行磁场相消,回路寄生电感降低至 0.71 nH,利用该模块搭建的降压变换装置的功率密度达到 132 kW/L<sup>[8]</sup>。

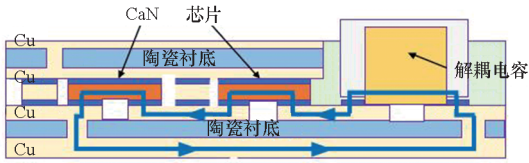
低感封装技术的难点主要在于寄生电感的准确定位和提取以及提取结果的准确性评估。现有



(a) 日产双层 DBC 结构  
(a) Nissan double DBC structure



(b) 芯片嵌入式双层 DBC 结构<sup>[59]</sup>  
(b) Chip-embedded double-layer DBC structure<sup>[59]</sup>



(c) GaN 磁场相消结构<sup>[8]</sup>  
(c) GaN magnetic field cancellation structure<sup>[8]</sup>

图 8 磁场相消封装结构

Fig. 8 Mutual-inductance cancellation packaging structure

的寄生电感提取方法主要有实验倒推法、阻抗分析法和有限元法,其中,有限元法的提取精度最高,但是其应用的前提是需要提取换流回路详细的几何参数和材料特性,由于趋肤效应,工作频率的选择对提取结果也有较大影响。

3.4 提升均流性能

影响 MCM 均流性能的因素主要有芯片参数和封装寄生参数,从封装层面改进均流性能主要聚焦于实现对称的布局。由于导通电阻具有正温度系数,静态电流具有自平衡效应,因此当前研究主要聚焦于优化并联芯片的动态均流性能。

MCM 的动态均流分析和芯片是否有开尔文源极密切相关:当芯片无开尔文源极时,由于共源寄生电感耦合于驱动回路中,共源电感失配对动态均流的影响占据支配地位;当芯片有开尔文源极时,由于功率、驱动回路未完全解耦<sup>[60]</sup>,功率源极电感失配对并联芯片动态均流的影响仍然占据主要地位<sup>[61]</sup>。Zeng 等对 SiC MOSFET MCM 建立了等效电路模型和数学模型,为均流分析和封装优化提供了理论支撑<sup>[62]</sup>。

西安交通大学以降低功率源极电感不匹配为优化目标,对两款模块封装结构进行调整:调整键合线几何参数及其与上铜层的连接位置,使电流差异由 9 A 降至 2 A<sup>[63]</sup>;改进铜夹接模块的顶层互连结构,使电流不平衡度由 31.1% 降至 8.3%<sup>[64]</sup>,变换器的输出容量预计可提升 20%。Wang 等引入两端封装概念,每个功率回路均由两个换流回路并联而成,其结构如图 9 所示。优化后模块的寄生电感不平衡度由 72% 降至 14%,新型封装使模块功率密度提升了 25%<sup>[65]</sup>。

在电能变换器中,通常需要将功率模块并联以实现所需的功率水平,模块之间的均流问题也至关重要,并已得到广泛研究<sup>[66]</sup>,这些研究主要分为差模扼流圈法<sup>[67]</sup>、器件预选法<sup>[68]</sup>、插入外部磁性元件法<sup>[69-70]</sup>和栅极驱动主动控制法<sup>[71]</sup>。其中,栅极驱动主动控制法所需的电流传感器和差模扼流圈由于体积较大难以集成入封装中,其实

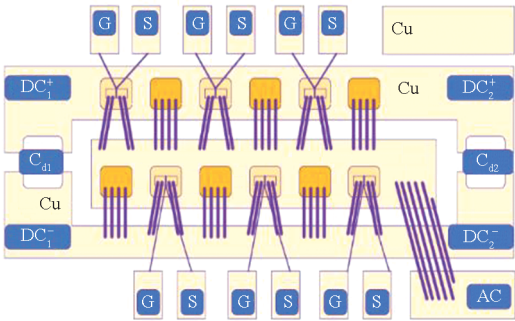


图9 双端封装结构

Fig. 9 Double-end packaging structure

际应用还有待进一步发展。

通过采用先进封装提升电能变换器功率密度的信息汇总在表7中。四种优化路径之间可能会相互影响,例如,通过对称布局实现均流可能会增加回路寄生电感。分析不同优化方法之间的协同设计机理,实现多目标协同优化,将成为未来提高电能变换器功率密度的重要研究方向。此外,当前缺乏考虑复杂回路多物理场耦合的设计方法,指导和验证封装设计的多物理场耦合仿真难以同时兼顾仿真精度和效率,有待进一步深入研究。

表7 通过采用先进封装提高电能变换器功率密度的信息汇总

Tab. 7 Summary of information on increasing converter power density through advanced packaging

| 优化路线         | 优化机制       | 分类                           | 典型应用                        | 性能指标                                                       | 参考文献      |
|--------------|------------|------------------------------|-----------------------------|------------------------------------------------------------|-----------|
| 高温材料<br>连接工艺 | 提高<br>高温能力 |                              | 可扩展结温边界的高温封装                | 可在 200 ℃ 条件下工作                                             | [43 – 45] |
| 模块热<br>管理    | 提高<br>散热效率 | 1. 散热路径优化                    | 1. 基板与散热器直接焊接结构             | 电能变换器功率密度提高 18%                                            | [6]       |
|              |            |                              | 2. 复旦大学 IBP 结构              | 相同输出下结温降低 10%                                              | [47]      |
|              |            |                              | 3. 直接打印散热器结构                | 模块热阻降低 20%                                                 | [48]      |
|              |            |                              | 4. 国际整流器公司 CooliR2™ DSC 结构  | 电能变换器功率密度提高 33%                                            | [49]      |
|              |            |                              | 5. 德尔福公司 Viper DSC 结构       | 电能变换器功率密度提高 25%                                            | [50]      |
|              |            |                              | 6. 日立公司双面直接水冷结构             | 变换器功率密度提高 70%, 奥迪 MY2019 e-Tron 变换器功率密度提高 160%, 达到 30 kW/L | [50]      |
|              |            | 2. 多芯片热解耦                    | 7. 中车时代电气公司 DSC 结构          | 变换器功率密度提高 30%                                              | [51]      |
|              |            |                              | 1. 改进芯片布局                   | 电能变换器功率密度提高 60%                                            | [52]      |
|              |            | 3. 新型散热方式                    | 2. 交错平面封装                   | 等效耦合热阻降低 57%, 电能变换器功率密度提高 20%                              | [53]      |
|              |            |                              | 1. 相变散热, 如热管冷却              | 散热器热流功率密度达到 367 W/cm <sup>2</sup> , 散热器高度降低至 9.6 mm        | [54 – 55] |
| 低感封装         | 提高<br>高频能力 | 1. 降低自感                      | 2. 主动冷却, 如射流冲击冷却            | 模块输出功率能力提高 300%                                            | [56]      |
|              |            |                              | 1. P-cells and N-cells 封装设计 | 寄生电感降低至 1.63 nH                                            | [57]      |
|              |            | 2. 磁场相消                      | 2. 西安交通大学双层陶瓷衬底和多层铜层结构      | 电感降低至 0.94 nH, 变换器功率密度达到 50 kW/L                           | [58]      |
|              |            |                              | 1. 日产公司双层 DBC SiC 功率模块      | 电感降低至 5 nH, 变换器功率密度达到 73.5 kW/L                            | [5]       |
|              |            |                              | 2. 华中科技大学芯片嵌入式双层 DBC 结构     | 热阻降低 40%, 寄生电感降低至 1.8 nH                                   | [59]      |
|              |            |                              | 3. 西安交通大学磁场相消结构             | 电感降低至 0.71 nH, 变换器功率密度达到 132 kW/L                          | [8]       |
| 均流封装         | 提高<br>输出功率 | 1. 西安交通大学调整引线键合模块和铜夹接模块的封装结构 |                             | 电流不平衡降低至 2 A/8.3%, 变换器输出容量预计提高 20%                         | [63 – 64] |
|              |            | 2. 双端封装结构                    |                             | 寄生电感不平衡度降低至 14%, 模块功率密度提高 25%                              | [65]      |

## 4 改进驱动设计

通过改进驱动设计提升变换器功率密度可以从两个方面进行考虑:一方面,为充分发挥器件高频工作的潜力,驱动单元应尽可能放置在靠近功率模块的位置以减小寄生效应,这就要求驱动单元能够在高温条件下可靠工作,同时不增加散热需求;另一方面,利用栅极驱动主动门控(active gate control, AGC)技术可以有效改善器件性能,通过提升动态均流性能、降低开关损耗等方式提升变换器的功率密度<sup>[72]</sup>。

### 4.1 高温驱动

绝缘体上硅(silicon on insulator, SOI)工艺是实现高温驱动的主要技术手段<sup>[73]</sup>, Vallemayorga 等基于 SOI 工艺开发了支持 200 kHz 开关频率、可在 225 °C 下工作的栅极驱动单元<sup>[74]</sup>。CISSOID 和 XREL 公司是使用 SOI 栅极驱动的主要供应商,驱动集成电路(integrated circuit, IC)设计的最高结温分别为 225 °C 和 230 °C<sup>[75]</sup>。

SOI 驱动芯片成本高昂,针对这一问题, Qi 等提出了一种基于分立元件的高温驱动电路,并验证了 180 °C 下工作的可靠性<sup>[76]</sup>。然而,仅使用分立元件设计紧凑的电路必须对功能进行削减。为进一步突破 300 °C,研究人员设计了一些基于 WBG 材料的驱动电路, SiC 模拟 IC 已被证明可在 400 °C 下工作<sup>[77-78]</sup>, Barlow 等研制了基于互补式金属氧化物半导体(complementary metal-oxide-semiconductor, CMOS)制程的高温 SiC 驱动 IC,可在 500 °C 下工作<sup>[79]</sup>,目前, SiC 驱动 IC 仅停留在实验室阶段。

许多高功率密度电能变换器的开发涉及高温驱动的应用, Zhang 等针对电动汽车系统可靠运行的要求,研制了一种高温栅极驱动板,设计的牵引逆变装置功率密度达到 34 kW/L<sup>[80]</sup>; Cree 公司在 SiC 变换器中采用可在 150 °C 条件下工作的高温栅极驱动器,装置整体质量功率密度达到 15.62 kW/kg<sup>[81]</sup>。高温驱动已成为宽禁带电能变换器高功率密度设计的重要组成部分。

### 4.2 AGC 技术

根据是否存在反馈回路,可将现有 AGC 技术分为开环型和闭环型两类。开环型 AGC 基于功率半导体器件的瞬态模型进行前馈补偿,以达到优化多开关特性的目的,在此基础上引入负反馈回路,构成具有调节能力的闭环型 AGC。

开环方法硬件结构较为简单,在优化开关特

性的同时不需要过多增加变换器的体积。Mannen 等<sup>[82]</sup>开发的数字 AGC 电路在 50 kW 全桥变换器中使器件关断电压过冲从 60% 降低至 6%,验证了所设计的 AGC 电路可以抑制杂散电感对开关特性的影响,有助于在可靠性允许的范围内进一步释放器件的高频应用潜力并增加变换器布局的灵活性,提升功率密度。开环型 AGC 技术的短板在于其过于依赖器件瞬态特性建模的准确性,对结温和工作点变化的适应性较差,无法实现实时调控。

闭环型 AGC 引入了对器件状态量进行采样的环节,随着 AGC 技术的发展,采样频率不断提高,研究人员提出了一系列驱动宽禁带器件的闭环 AGC 方法。Zhang 等通过电流反馈回路和可控栅极电阻网络实现了并联 SiC MOSFET 模块的均流控制,改进后并联器件的温差从 25.8 °C 降至 1.8 °C<sup>[83]</sup>,均流性能的提高避免了变换器的降额使用。为解决 SiC 器件高  $di/dt$  和  $dv/dt$  导致的电压超调和振荡问题, Nayak 等提出了一种离散事件反馈 AGC 方案,实现了过电压小于 20%、开关损耗降低 30%<sup>[84]</sup>的效果,并在 10 kW 变换器样机中验证了性能。西安交通大学开发了随着工作点变化调整电压斜率的闭环 AGC 自适应驱动电路,但仅在常规工况下验证了效果<sup>[85]</sup>。

闭环型 AGC 技术的短板在于其需要引入复杂的模拟算术电路和采样电路,由于先进的 AGC 电路可以代替变换器中诸如缓冲电路、保护电路等组件的功能,可以在一定程度上抵消引入额外电路对变换器功率密度的不利影响。对于 WBG 器件,需要使用高频数字电路或复杂的延时电路实现纳秒级的控制分辨率,增大了设计难度。当前 AGC 技术的相关研究大多未应用于工程实践,且研究对象为周期性稳态等常规工况,缺乏极端条件下的控制分析,更缺乏考虑器件疲劳参数退化对瞬态应力调控的影响分析,这也与现有器件瞬态模型在极端条件下的表征不足有关, AGC 技术未来的发展还有很大的进步空间。

总的来说, AGC 技术可以有效提升功率器件开关瞬态性能,在提升电能变换器的功率密度<sup>[86-88]</sup>方面具有非常广阔的应用前景。

## 5 挑战与发展趋势

### 5.1 存在的挑战

电能变换器的功率密度在过去的 40 年间呈指数级增长,半导体材料科学发展、芯片元胞结构优化、先进封装技术的研发和新型驱动设计是提

升功率半导体模块性能,保持变换器功率密度继续保持指数级增长的关键。目前国内外仍存在以下挑战有待进一步突破:

1) 芯片材料和结构方面。仍然存在许多问题亟待解决,包括但不限于:SiC 单晶制造成本问题、晶圆掺杂一致性问题、外延缺陷问题、栅氧制备缺陷问题、GaN 同质外延生长问题、GaN 选择性区域掺杂和再生长问题、微沟槽 IGBT 芯片 CIBL 效应问题、逆导 IGBT 电压折回问题、SiC MOSFET 芯片双极退化问题、栅氧可靠性问题、高温可靠性问题、Ga<sub>2</sub>O<sub>3</sub> 有铟工艺成本问题、p 型掺杂问题、材料衬底和外延生长缺陷问题等。需要进一步提高芯片生产工艺水平,研发先进生产、检测设备,保障新的工艺能够更快地走向成熟应用。

2) 模块封装设计方面。目前功率半导体模块的封装设计缺乏复杂回路多物理场耦合下的高效高精度设计方法,设计效率和准确性还有待提升,尚未有可推广至常规封装设计的同时满足精度、效率和表征全面性的多物理场耦合仿真验证方法。四种封装优化路径之间可能会相互影响,封装优化方式之间的协同优化设计物理机制仍未清晰建立,有待进一步深入研究。

3) 驱动设计方面。目前 AGC 技术仍难以满足极端运行条件下功率半导体器件的高效控制及高可靠性设计需求,缺乏极端条件下功率半导体器件内部微观特性与端口特性对应关系的精确表征和对器件疲劳参数退化的考虑,难以对器件全寿命周期内的电热特性进行有效调控,对变换器功率密度的提升效果还有待更全面的检验。此外,由于硬件技术的限制,闭环 AGC 技术针对 WBG 器件的研究尚不充分,需要对硬件要求和调控效果进行权衡。

5.2 发展趋势

随着新能源、航空航天、船舶动力、电磁能等领域的快速发展以及国家对节能减排的迫切需求,对电能变换器功率密度的要求越来越严苛,预计未来面向高功率密度电能变换器的功率半导体模块的主要发展趋势包括:

1) 高可靠性低成本宽禁带功率芯片。芯片材料和结构存在的前述问题得到改善,预计 2030 年逐渐出现以 Ga<sub>2</sub>O<sub>3</sub> 和金刚石为代表的第四代半导体材料在功率模块领域的示范性应用,充分释放先进材料和工艺下的芯片潜力。

2) 功率半导体模块高性能封装设计。进一步朝着高温、高散热性能、低寄生电感、高均流特性的方向发展。多物理场耦合条件下的高效高精

度设计和多目标协同优化将成为未来提高电能变换器功率密度的重要研究方向。

3) 功率器件高效高可靠 AGC 技术。AGC 朝着多开关特性优化、自适应实时调控等方向发展,进一步优化功率半导体器件的开关应力特性。实现考虑疲劳的器件全寿命周期内参数多时间尺度变化下的电热应力有效调控。

4) 高功率密度集成多因素多目标优化设计。不同的优化方式之间存在一定的制约关系,例如,提高开关频率可以减小无源组件的体积,但同时会增大开关损耗导致散热压力增大,需要考虑不同优化方式的利弊进行高功率密度高效电能变换器的综合设计。

6 总结

综述了当前面向高功率密度电能变换器的功率半导体模块在材料、芯片、封装、驱动四个层面的研究现状:①使用宽禁带材料,系统总结了 SiC 和 GaN 材料提升变换器功率密度的原理、代表性应用和有待解决的问题,对以 Ga<sub>2</sub>O<sub>3</sub> 为代表的第四代超宽禁带半导体材料的良好前景和实现产业化存在的问题进行了概述。②改进芯片结构,总结了具有代表性的先进芯片结构和亟须突破的关键问题。③采用先进封装,分析了改进封装提升变换器功率密度的优化路线,重点针对高温材料和连接工艺、改进模块热管理、低感封装和均流封装四个优化方向总结了具有代表性的研究成果并梳理其中有待解决的问题。④改进驱动设计,总结当前高温驱动和 AGC 技术提升变换器功率密度的原理和若干研究。最后,基于研究现状总结出未来面向高功率密度电能变换器的功率半导体模块设计存在的挑战,并结合当前国家对新能源等领域的发展需求,对该领域未来的发展趋势进行展望。

参考文献 (References)

[1] PAVLOVSKY M, DE HAAN S W H, FERREIRA J A. Concept of 50 kW DC/DC converter based on ZVS, quasi-ZCS topology and integrated thermal and electromagnetic design [ C ]//Proceedings of the European Conference on Power Electronics and Applications, Dresden: IEEE, 2005: 1 - 9.

[2] ROUND S D, KARUTZ P, HELDWEIN M L, et al. Towards a 30 kW/liter, three-phase unity power factor rectifier [ C ]//Proceedings of the Power Conversion Conference-Nagoya, 2007: 1251 - 1259.

[3] TAKAO K, HARADA S, SHINOHE T, et al. Performance evaluation of all SiC power converters for realizing high power density of 50 W/cm<sup>3</sup> [ C ]//Proceedings of the International

- Power Electronics Conference, 2010: 2128 – 2134.
- [4] REUSCH D, LEE F C, GILHAM D, et al. Optimization of a high density gallium nitride based non-isolated point of load module[C]//Proceedings of the IEEE Energy Conversion Congress and Exposition (ECCE), 2012: 2914 – 2920.
  - [5] TANIMOTO S, MATSUI K. High junction temperature and low parasitic inductance power module technology for compact power conversion systems[J]. IEEE Transactions on Electron Devices, 2015, 62(2): 258 – 269.
  - [6] YAMAGUCHI K, KATSURA K, YAMADA T. Comprehensive evaluation and design of SiC-based high power density inverter, 70 kW/liter, 50 kW/kg[C]//Proceedings of the IEEE 8th International Power Electronics and Motion Control Conference, 2016: 1 – 7.
  - [7] CALDERON-LOPEZ G, SCOLTOCK J, WANG Y R, et al. Power-dense bi-directional DC-DC converters with high-performance inductors[J]. IEEE Transactions on Vehicular Technology, 2019, 68(12): 11439 – 11448.
  - [8] KONG H, YANG F T, YANG C Z, et al. A highly integrated GaN power module with low parasitic inductance and high thermal performance [C]//Proceedings of the 2022 IEEE Energy Conversion Congress and Exposition (ECCE), 2022: 1 – 7.
  - [9] DING C, LU S C, ZHANG Z C, et al. Double-side cooled SiC MOSFET power modules with sintered-silver interposers for a 100-kW/L traction inverter[J]. IEEE Transactions on Power Electronics, 2023, 38(8): 9685 – 9694.
  - [10] COUGO B, SATHLER H H, RIVA R, et al. Characterization of low-inductance SiC module with integrated capacitors for aircraft applications requiring low losses and low EMI issues[J]. IEEE Transactions on Power Electronics, 2021, 36(7): 8230 – 8242.
  - [11] WolfSpeed. Discrete silicon carbide MOSFETs [EB/OL]. [2024 – 01 – 12]. <https://www.wolfspeed.com/products/power/sic-mosfets/>.
  - [12] 汪帆, 张超. 全球车企都在愁芯片短缺, 比亚迪真能实现自给自足? [EB/OL]. (2021 – 02 – 09)[2024 – 01 – 12]. <https://weibo.com/ttarticle/p/show?id=2309404602680655085985>.  
WANG F, ZHANG C. Global car companies are worried about the chip shortage, BYD can really achieve self-sufficiency[EB/OL]. (2021 – 02 – 09)[2024 – 01 – 12]. <https://weibo.com/ttarticle/p/show?id=2309404602680655085985>. (in Chinese)
  - [13] VELIADIS V. SiC power device mass commercialization[C]//Proceedings of the IEEE 52nd European Solid-State Device Research Conference (ESSDERC), 2022: 31 – 36.
  - [14] 孙培元, 孙立杰, 薛哲, 等. 高压 SiC MOSFET 研究现状与展望[J]. 电子与封装, 2023, 23(1): 010111.  
SUN P Y, SUN L J, XUE Z, et al. Status and prospect of high-voltage SiC MOSFET [J]. Electronics & Packaging, 2023, 23(1): 010111. (in Chinese)
  - [15] YANG S Y, BRYANT A, MAWBY P, et al. An industry-based survey of reliability in power electronic converters[J]. IEEE Transactions on Industry Applications, 2011, 47(3): 1441 – 1451.
  - [16] YUAN X B, LAIRD I, WALDER S. Opportunities, challenges, and potential solutions in the application of fast-switching SiC power devices and converters [J]. IEEE Transactions on Power Electronics, 2021, 36(4): 3925 – 3945.
  - [17] FU H Q, FU K, CHOWDHURY S, et al. Vertical GaN power devices: device principles and fabrication technologies: part I [J]. IEEE Transactions on Electron Devices, 2021, 68(7): 3200 – 3211.
  - [18] LU J C, HOU R Y, DI MASO P, et al. A GaN/Si hybrid T-type three-level configuration for electric vehicle traction inverter[C]//Proceedings of the IEEE 6th Workshop on Wide Bandgap Power Devices and Applications (WiPDA), 2018: 77 – 81.
  - [19] 行家说三代半. 1 万伏! 丰田 GaN 新技术明年量产[EB/OL]. (2003 – 02 – 28)[2024 – 01 – 21]. <https://xueqiu.com/4295535815/243109152>.  
Experts Say Three and a Half Generations. 10000 volts! Toyota's GaN new technology will be mass-produced next year[EB/OL]. (2003 – 02 – 28)[2024 – 01 – 21]. <https://xueqiu.com/4295535815/243109152>. (in Chinese)
  - [20] FU H Q, FU K, CHOWDHURY S, et al. Vertical GaN power devices: device principles and fabrication technologies: part II [J]. IEEE Transactions on Electron Devices, 2021, 68(7): 3212 – 3222.
  - [21] 刘斯奇, 梅云辉. 氮化镓功率器件/模块封装技术研究进展[J]. 中国电机工程学报, 2023, 43(13): 5116 – 5131.  
LIU S Q, MEI Y H. Research progress of GaN power device/module packaging technology[J]. Proceedings of the CSEE, 2023, 43(13): 5116 – 5131. (in Chinese)
  - [22] JEONG Y J, PARK J H, YEOM M J, et al. Heteroepitaxial  $\alpha$ -Ga<sub>2</sub>O<sub>3</sub> MOSFETs with a 2.3 kV breakdown voltage grown by halide vapor-phase epitaxy[J]. Applied Physics Express, 2022, 15(7): 074001.
  - [23] LYU Y J, LIU H Y, ZHOU X Y, et al. Lateral  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> MOSFETs with high power figure of merit of 277 MW/cm<sup>2</sup> [J]. IEEE Electron Device Letters, 2020, 41(4): 537 – 540.
  - [24] XU M F, WANG D W, FU K, et al. A review of ultrawide bandgap materials: properties, synthesis and devices [J]. Oxford Open Materials Science, 2022, 2(1): itac004.
  - [25] 麻尧斌, 石健, 赵聪鹏, 等. 全球氧化镓产业发展概况及对我国的启示 [J]. 中国集成电路, 2023, 32(7): 12 – 16.  
MA Y B, SHI J, ZHAO C P, et al. Overview of global gallium oxide industry development and its enlightenment for China[J]. China Integrated Circuit, 2023, 32(7): 12 – 16. (in Chinese)
  - [26] MILLER W, MEILING D, SCHEWSKI R, et al. Kinetic Monte Carlo model for homoepitaxial growth of Ga<sub>2</sub>O<sub>3</sub> [J]. Physical Review Research, 2020, 2: 033170.
  - [27] ZHANG H P, YUAN L, TANG X Y, et al. Progress of ultrawide bandgap Ga<sub>2</sub>O<sub>3</sub> semiconductor materials in power MOSFETs [J]. IEEE Transactions on Power Electronics, 2020, 35(5): 5157 – 5179.
  - [28] 何云龙, 洪悦华, 王羲琛, 等. 氧化镓材料与功率器件的研究进展[J]. 电子与封装, 2023, 23(1): 010107.  
HE Y L, HONG Y H, WANG X C, et al. Progress of gallium oxide materials and power devices [J]. Electronics & Packaging, 2023, 23(1): 010107. (in Chinese)
  - [29] YILMAZ K, PATOCKI M, SCHMAL A, et al. 1600 A 1200 V PrimePACK™2 with IGBT 7 for higher power density in drives application[C]//Proceedings of the International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management, 2020: 1 – 8.
  - [30] 中国经济网. 功率半导体加速国产替代, 造车新势力率

先出手[EB/OL]. (2021-09-06)[2024-01-07]. [http://m.cyol.com/gb/auto/articles/2021-09/06/content\\_dKB6ycKlq.html](http://m.cyol.com/gb/auto/articles/2021-09/06/content_dKB6ycKlq.html).

China Economic Net. Power semiconductors accelerate domestic substitution, and new forces take the lead in making cars[EB/OL]. (2021-09-06)[2024-1-07]. [http://m.cyol.com/gb/auto/articles/2021-09/06/content\\_dKB6ycKlq.html](http://m.cyol.com/gb/auto/articles/2021-09/06/content_dKB6ycKlq.html). (in Chinese)

[31] 罗皓泽, 高洪艺, 朱春林, 等. 电动汽车 IGBT 芯片技术综述和展望[J]. 中国电机工程学报, 2020, 40(18): 5718-5730.

LUO H Z, GAO H Y, ZHU C L, et al. Overview and prospect of IGBT chip technology for electric vehicles [J]. Proceedings of the CSEE, 2020, 40(18): 5718-5730. (in Chinese)

[32] YANG T T, WANG Y, YUE R F. SiC trench MOSFET with reduced switching loss and increased short-circuit capability[J]. IEEE Transactions on Electron Devices, 2020, 67(9): 3685-3690.

[33] NAKAMURA T, NAKANO Y, AKETA M, et al. High performance SiC trench devices with ultra-low ron [C]// Proceedings of the International Electron Devices Meeting, 2011: 26.5.1-26.5.3.

[34] PETERS D, SIEMIENIEC R, AICHINGER T, et al. Performance and ruggedness of 1200 V SiC: trench: MOSFET[C]// Proceedings of the 29th International Symposium on Power Semiconductor Devices and IC's (ISPSD), 2017: 239-242.

[35] WERBER D, PFIRSCH F, GUTT T, et al. 6.5 kV RCDC: for increased power density in IGBT-modules [C]// Proceedings of the IEEE 26th International Symposium on Power Semiconductor Devices & IC's (ISPSD), 2014: 35-38.

[36] YAMAGUCHI K, KATSURA K. Research on optimization design of high efficient low noise SiC-MOSFETs inverters[C]// Proceedings of the 9th International Conference on Power Electronics and ECCE Asia (ICPE-ECCE Asia), 2015: 1442-1448.

[37] DENG X C, XU X J, LI X, et al. A novel SiC MOSFET embedding low barrier diode with enhanced third quadrant and switching performance[J]. IEEE Electron Device Letters, 2020, 41(10): 1472-1475.

[38] KAWAHARA K, HINO S, SADAMATSU K, et al. 6.5 kV schottky-barrier-diode-embedded SiC-MOSFET for compact full-unipolar module [C]//Proceedings of the 29th International Symposium on Power Semiconductor Devices and IC's (ISPSD), 2017: 41-44.

[39] 三菱电机. 三菱电机成功开发基于新型结构的 SiC-MOSFET[EB/OL]. (2023-06-07)[2024-01-08]. <https://mp.weixin.qq.com/s/Dbg-IuYmV7uNJXbbCfwRNq>. Mitsubishi Electric. Mitsubishi electric successfully developed SiC-MOSFET based on a new structure[EB/OL]. (2023-06-07)[2024-01-08]. <https://mp.weixin.qq.com/s/Dbg-IuYmV7uNJXbbCfwRNq>. (in Chinese)

[40] ZHANG Q, XIAO K, WANG J, et al. A novel IGBT with double buffer layers for high temperature operation [C]// Proceedings of the IEEE 3rd China International Youth Conference on Electrical Engineering (CIYCEE), 2022: 1-6.

[41] HSIEH A P S, CAMUSO G, UDREA F, et al. Superjunction IGBT vs. FS IGBT for 200 °C operation[C]//Proceedings of the IEEE 27th International Symposium on Power Semiconductor Devices & IC's (ISPSD), 2015: 137-140.

[42] KOBAYASHI Y, KYOGOKU S, MORIMOTO T, et al. High-temperature performance of 1.2 kV-class SiC super junction MOSFET [C]//Proceedings of the 31st International Symposium on Power Semiconductor Devices and ICs (ISPSD), 2019: 31-34.

[43] CALABRETTA M, SITTA A, OLIVERI S M, et al. Silicon carbide multi-chip power module for traction inverter applications: thermal characterization and modeling [J]. IEEE Access, 2021, 9: 76307-76314.

[44] WANG M Y, MEI Y H, HU W B, et al. Pressureless sintered-silver as die attachment for bonding Si and SiC chips on silver, gold, copper, and nickel metallization for power electronics packaging: the practice and science[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2022, 10(2): 2645-2655.

[45] BILLA L R, WANG Y G, GRANT T, et al. Transient liquid phase bond reliability evaluation of die-attach for power module packaging [C]//Proceedings of the 24th European Conference on Power Electronics and Applications (EPE'22 ECCE Europe), 2022.

[46] LOSEE P, BOLOTNIKOV A, YU L, et al. 1.2 kV class SiC MOSFETs with improved performance over wide operating temperature[C]//Proceedings of the IEEE 26th International Symposium on Power Semiconductor Devices & IC's (ISPSD), 2014: 297-300.

[47] ZHANG C L, KIM Y, XU L. A study on novel integrated base plate (IBP) package for power electronics module[C]// Proceedings of the IEEE International Conference on Electron Devices and Solid-State Circuits (EDSSC), 2019: 1-3.

[48] KHAZAKA R, MARTIN E, ALEXIS J, et al. Evaluation of direct printed heat sinks on metallized ceramic substrate for high-performance power modules[J]. IEEE Transactions on Components, Packaging and Manufacturing Technology, 2021, 11(6): 955-962.

[49] MARCINKOWSKI J, KEMPITIYA A, PRABHALA V A, et al. Dual-sided cooling for automotive inverters-practical implementation with power module [C]//Proceedings of the International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management, 2015: 1-8.

[50] LIU M, COPPOLA A, ALVI M, et al. Comprehensive review and state of development of double-sided cooled package technology for automotive power modules [J]. IEEE Open Journal of Power Electronics, 2022, 3: 271-289.

[51] WANG Y G, LI Y, DAI X P, et al. Thermal design of a dual sided cooled power semiconductor module for hybrid and electric vehicles [C]//Proceedings of the IEEE Applied Power Electronics Conference and Exposition (APEC), 2017: 3068-3071.

[52] 曾理. 大功率多芯片组件热分析与热阻技术研究[D]. 成都: 电子科技大学, 2007.

ZENG L. Research on thermal analysis and thermal resistance technology of high power multi-chip components [D]. Chengdu: University of Electronic Science and Technology of China, 2007. (in Chinese)

[53] YANG F T, JIA L X, WANG L L, et al. Interleaved planar packaging method of multichip SiC power module for thermal

- and electrical performance improvement [J]. IEEE Transactions on Power Electronics, 2022, 37(2): 1615 – 1629.
- [54] SHU S L, HOU G Y, WANG L J, et al. Heat dissipation in high-power semiconductor lasers with heat pipe cooling system[J]. Journal of Mechanical Science and Technology, 2017, 31(6): 2607 – 2612.
- [55] ALIZADEH M, RODRIGUEZ R, BAUMAN J, et al. Optimal design of integrated heat pipe air-cooled system using TLBO algorithm for SiC MOSFET converters [J]. IEEE Open Journal of Power Electronics, 2020, 1: 103 – 112.
- [56] GOULD K, CAI S Q, NEFT C, et al. Liquid jet impingement cooling of a silicon carbide power conversion module for vehicle applications [J]. IEEE Transactions on Power Electronics, 2015, 30(6): 2975 – 2984.
- [57] YANG F, WANG Z Q, LIANG Z X, et al. Electrical performance advancement in SiC power module package design with Kelvin drain connection and low parasitic inductance [J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2019, 7(1): 84 – 98.
- [58] LI B Y, YANG X, WANG K P, et al. A compact double-sided cooling 650 V/30 A GaN power module with low parasitic parameters [J]. IEEE Transactions on Power Electronics, 2022, 37(1): 426 – 439.
- [59] HUANG Z Z, CHEN C, XIE Y, et al. A high-performance embedded SiC power module based on a DBC-stacked hybrid packaging structure [J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2020, 8(1): 351 – 366.
- [60] LI H L, MUNK-NIELSEN S, WANG X F, et al. Effects of auxiliary-source connections in multichip power module[J]. IEEE Transactions on Power Electronics, 2017, 32(10): 7816 – 7823.
- [61] ZHAO C, WANG L L, ZHANG F. Effect of asymmetric layout and unequal junction temperature on current sharing of paralleled SiC MOSFETs with Kelvin-source connection[J]. IEEE Transactions on Power Electronics, 2020, 35(7): 7392 – 7404.
- [62] ZENG Z, ZHANG X, LI X L. Layout-dominated dynamic current imbalance in multichip power module: mechanism modeling and comparative evaluation[J]. IEEE Transactions on Power Electronics, 2019, 34(11): 11199 – 11214.
- [63] ZHAO C, WANG L L, ZHANG F, et al. A method to balance dynamic current of paralleled SiC MOSFETs with Kelvin connection based on response surface model and nonlinear optimization [J]. IEEE Transactions on Power Electronics, 2021, 36(2): 2068 – 2079.
- [64] WANG L L, ZHANG T Y, YANG F T, et al. Cu clip-bonding method with optimized source inductance for current balancing in multichip SiC MOSFET power module[J]. IEEE Transactions on Power Electronics, 2022, 37(7): 7952 – 7964.
- [65] WANG M, LUO F, XU L Y. A double-end sourced wire-bonded multichip SiC MOSFET power module with improved dynamic current sharing[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2017, 5(4): 1828 – 1836.
- [66] YADAV G, NAG S S. Review of factors affecting current sharing and techniques for current balancing in paralleled wide bandgap devices [C]//Proceedings of the 3rd International Conference on Energy, Power and Environment: Towards Clean Energy Technologies, 2021: 1 – 6.
- [67] WU Q F, WANG M Q, ZHOU W Y, et al. Current balancing of paralleled SiC mosfets for a resonant pulsed power converter[J]. IEEE Transactions on Power Electronics, 2020, 35(6): 5557 – 5561.
- [68] KE J J, ZHAO Z B, SUN P, et al. Chips classification for suppressing transient current imbalance of parallel-connected silicon carbide MOSFETs [J]. IEEE Transactions on Power Electronics, 2020, 35(4): 3963 – 3972.
- [69] MAO Y C, MIAO Z C, WANG C M, et al. Passive balancing of peak currents between paralleled MOSFETs with unequal threshold voltages [J]. IEEE Transactions on Power Electronics, 2017, 32(5): 3273 – 3277.
- [70] MAO Y C, MIAO Z C, WANG C M, et al. Balancing of peak currents between paralleled SiC MOSFETs by drive-source resistors and coupled power-source inductors [J]. IEEE Transactions on Industrial Electronics, 2017, 64(10): 8334 – 8343.
- [71] WEN Y, YANG Y, GAO Y. Active gate driver for improving current sharing performance of paralleled high-power SiC MOSFET modules [J]. IEEE Transactions on Power Electronics, 2021, 36(2): 1491 – 1505.
- [72] YANG Y, WEN Y, GAO Y. A novel active gate driver for improving switching performance of high-power SiC MOSFET modules[J]. IEEE Transactions on Power Electronics, 2019, 34(8): 7775 – 7787.
- [73] WANG Z Q, SHI X J, TOLBERT L M, et al. A high temperature silicon carbide mosfet power module with integrated silicon-on-insulator-based gate drive [J]. IEEE Transactions on Power Electronics, 2015, 30(3): 1432 – 1445.
- [74] VALLE-MAYORGA J, GUTSHALL C P, PHAN K M, et al. High-temperature silicon-on-insulator gate driver for SiC-FET power modules[J]. IEEE Transactions on Power Electronics, 2012, 27(11): 4417 – 4424.
- [75] QI F, XU L Y. Development of a high-temperature gate drive and protection circuit using discrete components [J]. IEEE Transactions on Power Electronics, 2017, 32(4): 2957 – 2963.
- [76] QI F, WANG M, XU L Y. Investigation and review of challenges in a high-temperature 30 kVA three-phase inverter using SiC MOSFETs [J]. IEEE Transactions on Industry Applications, 2018, 54(3): 2483 – 2491.
- [77] MO J R, LI J L, ZHANG Y Q, et al. A highly linear temperature sensor operating up to 600 °C in a 4H-SiC CMOS technology [J]. IEEE Electron Device Letters, 2023, 44(6): 995 – 998.
- [78] ROMIJN J, VOLLEBREGT S, MIDDELBURG L M, et al. Integrated digital and analog circuit blocks in a scalable silicon carbide CMOS technology[J]. IEEE Transactions on Electron Devices, 2022, 69(1): 4 – 10.
- [79] BARLOW M, AHMED S, FRANCIS A M, et al. An integrated SiC CMOS gate driver for power module integration[J]. IEEE Transactions on Power Electronics, 2019, 34(11): 11191 – 11198.
- [80] ZHANG C, SRDIC S, LUKIC S, et al. A SiC-based liquid-cooled electric vehicle traction inverter operating at high ambient temperature [J]. CPSS Transactions on Power Electronics and Applications, 2022, 7(2): 160 – 175.

[81] WIJENAYAKE A H, OLEJNICZAK K J, SIMCO D, et al. Design of a 250 kW, 1200 V SiC MOSFET-based three-phase inverter by considering a subsystem level design optimization approach[C]//Proceedings of the IEEE Energy Conversion Congress and Exposition (ECCE), 2017: 939 – 946.

[82] MANNEN T, WADA K, OBARA H, et al. Active gate control for switching waveform shaping irrespective of the circuit stray inductance in a practical full-bridge IGBT inverter[C]// Proceedings of the IEEE Applied Power Electronics Conference and Exposition ( APEC ), 2018: 3108 – 3113.

[83] ZHANG Y M, SONG Q W, TANG X Y, et al. Gate driver for parallel connection SiC MOSFETs with over-current protection and dynamic current balancing scheme[J]. Journal of Power Electronics, 2020, 20(1): 319 – 328.

[84] NAYAK P, HATUA K. Active gate driving technique for a 1200 V SiC MOSFET to minimize detrimental effects of parasitic inductance in the converter layout[C]//Proceedings of the IEEE Energy Conversion Congress and Exposition (ECCE), 2016: 1 – 8.

[85] ZHANG F, YANG X, REN Y, et al. Advanced active gate drive for switching performance improvement and overvoltage protection of high-power IGBTs [J]. IEEE Transactions on Power Electronics, 2018, 33(5): 3802 – 3815.

[86] JONES G T, SIWAKOTI Y P, ROGERS D J. Active gate drive to increase the power capacity of hard-switched IGBTs[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2021, 9(2): 2247 – 2257.

[87] WIESEMANN J, MERTENS A. Experimental Comparison of an active gate driver and a  $dv/dt$  filter to reduce the output  $dv/dt$  of a SiC EV drive inverter [ C ]//Proceedings of the IECON 48th Annual Conference of the IEEE Industrial Electronics Society, 2022: 1 – 6.

[88] PERSSON E, WILHELM D. Gate drive concept for  $dv/dt$  control of GaN GIT-based motor drive inverters [ C ]// Proceedings of the IEEE International Electron Devices Meeting ( IEDM ), 2020: 27.6.1 – 27.6.4.