

边界扫描测试的数学描述模型*

胡政 温熙森

(国防科技大学机械电子工程与仪器系 长沙 410073)

摘要 IEEE 1149.1 边界扫描机制是一种新型的 VLSI 电路测试及可测试性设计的有效方法,为了高效地应用边界扫描机制对电路系统进行测试,必须对其所涉及的理论方法进行深入探讨。本文应用布尔矩阵理论建立起边界扫描测试的数学描述模型,并基于所建立的模型导出了边界扫描测试中的故障检测条件和故障隔离条件。为边界扫描测试生成算法的深入研究奠定了理论基础。

关键词 可测试性设计, 边界扫描, 布尔矩阵, 数学模型, 测试生成

分类号 TN707

Mathematical Model of Boundary Scan Test

Hu Zheng Wen Xisen

(Department of Mechatronics and Instrumentation, NUDT, Changsha, 410073)

Abstract Boundary-Scan Technique (BST) is a new and effective way of test and design-for-testability for VLSI circuits. In order to use BST more efficiently, it is necessary to study the basic theory of boundary-scan test thoroughly and precisely. In this paper, A mathematical model of boundary-scan test process is set up based on Boolean Matrix theory. Then, by applying the model established, two boundary-scan test generation principles are presented. The first one gives the sufficient condition for fault detection in boundary-scan test. The second gives the sufficient condition for fault isolation and diagnosis in boundary scan test. The mathematical model and its deduction constitute the theoretical basis of boundary scan test, which can be used in developing test generation algorithms with better property.

Key words design-for-testability, boundary scan, Boolean matrix, mathematical model, test generation

1990 年, IEEE 组织颁布的 IEEE 1149.1 边界扫描标准^[1]可以极大程度地提高 VLSI 电路的可测试性,从而方便地解决其测试问题。目前,边界扫描机制已在工业界得到广泛的支持与应用,从普通的 ASIC 芯片到高性能计算机,以至于人造卫星的设计都应用了边界扫描技术^[2~4]。

随着边界扫描技术日益广泛的应用,边界扫描测试理论与方法的研究也得以深入开展。在边界扫描测试理论研究中,重点是构造边界扫描测试向量集生成的有效算法,从而在尽可能保障故障诊断精度的同时,缩短测试时间,降低测试费用。现有的边界扫描测试生成算法包括:改良计数序列算法^[5],计数/补偿算法^[6],移位“1”算法^[7]、极小权值算法^[8],等等。这些算法的不足在于:算法开发过程缺乏严谨的理论基础;所能达到的性能指标不够优化。为了深入研究边界扫描测试生成算法,必须建立起严谨的边界扫描测试的理论基础。为此,本文引入布尔矩阵理论,建立起边界扫描测试过程的数学描述模型,并给出了边界扫描测试的故障检测和故障隔离条件,从而奠定了边界扫描测试生成算法研究的理论基础。

1 边界扫描测试的基本概念和故障模型

1.1 基本概念^[8,9]

网络:网络是由通过导线连接的一系列输入、输出节点构成的,记为 $n, i = 1, 2, \dots, N$ 。边界扫描测试的主要任务实质上就是测试这些网络是否正常。

边界扫描测试循环:在边界扫描测试中,通过 TDI 串行输入布尔逻辑的测试代码以及通过 TDO 串

* 国家部委基金资助项目
1999 年 3 月 9 日收稿
第一作者:胡政,男,1972 年生,博士

行输出测试响应的过程构成一个完整的边界扫描测试循环。

并行测试向量 PTV (Parallel Test Vector): 在一次边界扫描测试循环中, 加载到各网络上的测试代码构成的向量, 记为 $v^j, j = 1, 2, \dots, P$ 。采用某个 PTV 进行测试所得到的测试响应向量称为并行响应向量 PRV (Parallel Response Vector), 记为 $r^j, j = 1, 2, \dots, P$ 。对于某个确定的电路板而言, PTV 的维数是确定的, 它等于网络的总数 N 。

测试向量集及测试矩阵: 由并行测试向量构成的集合称为测试向量集, 由 PTV 为列向量构成的布尔矩阵称为测试矩阵, 记为 T 。相应地, 可以定义由测试响应向量构成的响应向量集和响应矩阵, 记为 R 。

在测试矩阵中, 行向量对应于在多次边界扫描测试循环中施加到同一网络的测试代码, 我们把它定义为贯序测试向量 (Sequential Test Vector), 记为 $v^i, i = 1, 2, \dots, N$ 。显然, STV 的数目等于网络的总数 N , 其维数 P 等于边界扫描测试循环的次数 (或 PTV 的数目)。相应地, 网络在输入一定的 STV 后的输出响应向量为贯序测试响应向量 SRV (Sequential Response Vector), 记为 $r^i, i = 1, 2, \dots, N$ 。显然, 当网络无故障时, SRV 与输入的 STV 相同。当某个网络存在故障时, 表征故障的 SRV 称为故障征兆, 记为 S^i 。

1.2 故障模型^[8,9]

电路板的故障主要包括固定状态故障、开路故障和桥接短路故障。

固定状态故障包括 S-A-1 故障 (电路状态始终为 "1") 和 S-A-0 故障 (电路状态始终为 "0")。S-A-1 和 S-A-0 故障的征兆分别为全 "1" 和全 "0" 向量。开路故障是指由于电路开路导致的故障。在电路板中, 依据不同的电路具体结构, 开路故障可以等价于 S-A-1 或 S-A-0 故障。

桥接短路故障是由于两个或两个以上网络的相互短路而形成。故障所涉及的网络具备相同的输出状态, 即在不同的 STV 激励下, 具备相同的 SRV。短路故障主要包括两类: 线或逻辑短路和线与逻辑短路。桥接短路故障的故障征兆如下:

$$\begin{aligned} \text{线或逻辑时:} \quad S^i &= \left\{ v^i, v^i, \dots \right\} & (1) \\ \text{线与逻辑时:} \quad S^i &= \left\{ v^i, v^i, \dots \right\} & (2) \end{aligned}$$

注: 本文以下的讨论均针对线或逻辑故障, 线与逻辑的情况与之类同 (将逻辑取反即可)。

在电路板的上述故障中, 固定状态故障和开路故障的诊断定位比较简单, 只要所有网络的 STV 向量不为全 "0" 或全 "1" 向量, 就能对固定状态故障和开路故障进行检测和诊断, 例如, 采用一个全 "0" PTV 和全 "1" 的 PTV 向量就能检测和隔离电路板上的所有的 S-A-1、S-A-0 以及开路故障。相对而言, 桥接短路故障的检测和诊断要复杂得多, 这是边界扫描测试生成及诊断过程中的难点, 在本文中对它进行重点讨论。

2 边界扫描测试的数学描述模型

2.1 模型的一般形式

边界扫描测试是将由一定数量测试向量构成的测试矩阵 T 输入电路板 A , 依据响应矩阵 R 进行诊断。测试矩阵中的每个 PTV 向量的维数为 N , 它对应于 N 个网络的布尔输入, 而 R 矩阵中的每个 PRV 向量的维数也为 N , 它对应于 N 个网络的布尔输出。因此, 实质上我们可以将被测电路板看作一个 N 输入/ N 输出的系统, 其输入和输出均为布尔向量。

$$T = [v^1, \dots, v^P] \quad \boxed{A} \quad [r^1, \dots, r^P] = R$$

我们知道, 对于一个类似的一般 N 输入/ N 输出静态系统 (输出、输出为实数向量), 在不考虑噪声的理想情况下, 上述过程可以通过一个简单线性方程表达:

$$Y = D X \tag{3}$$

其中, X 和 Y 分别代表输入和输出矩阵, D 为系统特征矩阵。

在式(1)的基础上, 对 N 输入/ N 输出系统的故障诊断问题转化为已知 Y 和 X 矩阵求 D 的辨识问题, 这实质上可以归结为矩阵求逆过程。对于边界扫描测试, 我们希望建立起同式(3)相类似的模型。显然, 所需建立的边界扫描过程描述模型应具备如式(4)的形式, 其中, R 和 T 矩阵分别为测试矩阵和响应矩阵, 而 A 矩阵为表征电路板故障特征的矩阵。

$$R = C(A, T) \tag{4}$$

要使式(4)成立, 首先必须合理地构造短路故障特征矩阵 A , 使它同电路板的短路故障之间具备一一映射的关系。然后还必须构造一种合理的算子 C , 建立 A, T 矩阵同 R 矩阵之间的映射关系。

2.2 短路故障特征矩阵的建立

建立具备如下形式的 $N \times N$ 阶短路故障特征矩阵。

$$\begin{array}{c}
 \begin{array}{c} \text{第} \\ i \\ \text{行} \end{array} \\
 \begin{array}{c} \text{第} \\ j \\ \text{行} \end{array}
 \end{array}
 \begin{array}{c}
 \begin{array}{c} \text{第} \\ i \\ \text{列} \end{array} \\
 \begin{array}{c} \text{第} \\ j \\ \text{列} \end{array}
 \end{array}
 \left| \begin{array}{cccccc}
 1 & 0 & \dots & 0 & \dots & 0 & \dots & 0 \\
 0 & 1 & \dots & 0 & \dots & 0 & \dots & 0 \\
 \dots & \dots \\
 0 & \dots & \dots & 1 & \dots & 1 & \dots & 0 \\
 \dots & \dots \\
 0 & \dots & \dots & 1 & \dots & 1 & \dots & 0 \\
 \dots & \dots \\
 0 & 0 & \dots & 0 & \dots & 0 & \dots & 1
 \end{array} \right. \tag{5}$$

若电路板上第 i 个网络和第 j 个网络短路, 则故障征兆矩阵中的元素 a_{ij} 和 a_{ji} 为 1, 矩阵中其余的无故障特征的元素均为 0。此外, 该矩阵中对角线上的元素为 1, 表示任意一个网络同其本身都是短路的。短路故障特征矩阵为对称布尔矩阵。当没有短路故障发生时, 故障特征矩阵退化为单位布尔矩阵 I , 即无故障特征矩阵为单位矩阵(单位布尔矩阵定义为矩阵 $[\delta_{ij}]$, 其中 $\delta_{ij} = 1$, 若 $i = j$; $\delta_{ij} = 0$, 若 $i \neq j$)。显然, 上述的故障特征矩阵能准确地描述各网络之间是否存在短路, 它同短路故障之间存在一一对应的关系。

2.3 布尔矩阵乘法算子

在建立了上述短路故障特征矩阵后, 下一步的工作是寻找一个合理的算子建立 R 与 A 和 T 矩阵之间的映射。由前述讨论可知, 故障征兆 S^f 由式(1)给出, 利用布尔矩阵乘法^[10]可将该式转化为如下形式:

$$\begin{aligned}
 S^f &= \left[v^f, v^k, \dots \right] \\
 &= 0 * v^f + 0 * v^k + \dots + 1 * v^f + \dots + 1 * v^k + \dots + 0 * v^f \\
 &= [0 \ 0 \ \dots \ 1 \ \dots \ 1 \ \dots \ 0] * [v^f, v^k, \dots, v^f, \dots, v^k, \dots + v^f]^T
 \end{aligned} \tag{6}$$

上式中, 向量 $[0 \ 0 \ \dots \ 1 \ \dots \ 1 \ \dots \ 0]$ 同式(5) 短路故障特征矩阵 A 的行向量具备同样的形式。因此, 我们可以利用布尔矩阵乘法构造边界扫描测试的布尔矩阵模型:

$$R = A * T \tag{7}$$

注: 符号 $*$ 代表布尔矩阵乘法运算。布尔矩阵是建立在布尔代数基础上的矩阵理论, 布尔矩阵理论在本世纪 80 年代才得以完善和发展^[10]。布尔矩阵的加法和乘法操作同实数矩阵相类似, 区别在于所进行的操作为布尔运算。布尔矩阵的转置、对称性等概念与实数矩阵相同。

式(7)的含义为, 边界扫描测试的响应矩阵 R 为短路故障特征矩阵 A 同测试矩阵 T 的布尔积。此时, 边界扫描测试诊断过程可以对应于已知 R 和 T 矩阵求 A 矩阵的识别问题。利用布尔矩阵的运算性质, 可以方便地证明式(7), 本文中不做详细陈述。

3 模型的应用

利用式(7)给出的边界扫描测试的数学描述模型可以得出如下结论。

3.1 边界扫描测试的故障检测条件

对电路板的故障进行检测是边界扫描测试所需完成的首要任务。利用式(7),测试矩阵 T 能检测所有短路故障等价于:对于任意一个故障特征矩阵 $A_i \neq I$,其输出矩阵满足下式:

$$R_i = A_i T \neq I \quad T = T \tag{8}$$

根据布尔矩阵运算性质,任意一个故障特征矩阵可分解为单位布尔矩阵和若干置换矩阵的和(置换布尔矩阵定义为每行和每列中均只包含一个1的布尔矩阵,它相当于对单位布尔矩阵进行若干行/列交换操作后得到的布尔矩阵),如下式:

$$A_i = I + E_1 + E_2 + \dots \tag{9}$$

代入式(7)可得

$$\begin{aligned} R_i = A_i T &= (I + E_1 + E_2 + \dots) T \\ &= T + E_1 T + E_2 T + \dots \end{aligned} \tag{10}$$

上式中, $E_i T$ 为将 T 矩阵中的两行交换后得到的矩阵。

显然,要使式(10)对于任意 $A_i \neq I$ 都成立,要求 T 矩阵中任意两个行向量都不相同,即所有网络具备不同的STV。此外,为了检测固定状态故障和开路故障,还要求所有STV均为非全“0”和全“1”向量。边界扫描测试的故障检测条件可以总结为如下形式:

边界扫描测试向量集能检测所有固定状态故障、开路故障和短路故障的充分条件是:测试矩阵的行向量各不相同,且均不为全“0”和全“1”向量。

式(11)给出了一个满足上述故障检测条件的 6×3 阶的测试矩阵。

$$\begin{pmatrix} 0 & 0 & 1 \\ 0 & 1 & 0 \\ 0 & 1 & 1 \\ 1 & 0 & 0 \\ 1 & 0 & 1 \\ 1 & 1 & 0 \end{pmatrix} \tag{11}$$

3.2 边界扫描测试的故障隔离条件

测试过程中,当检出故障后,下一步就是对故障进行隔离诊断。如前述,故障诊断隔离的过程相当于利用已知的 R 矩阵和 T 矩阵求解 A 矩阵,下面对式(7)进行详细分析。

对式(7)求转置可得:

$$R^T = T^T * A \tag{12}$$

显然,如果存在 T^T 的一个逆矩阵 B 使得下式对于任意的 R 和 A 均成立,就可以通过 R 和 T 矩阵唯一确定 A 矩阵,从而隔离诊断所有的短路故障。

$$A = B * R^T \tag{13}$$

由布尔矩阵可逆性定理可知:对于布尔方阵 X ,若布尔方阵 Y 使 $XY = YX = I$ 成立,则称 Y 为 X 的逆^[10]。

数学家卢斯证明了布尔矩阵 X 存在逆矩阵 Y 当且仅当 X 是正交矩阵,即 $XX^T = I$ 。卢瑟福进一步证明了,若 X 的逆存在,则它是唯一的,且就是矩阵 X^T 。同时,卢瑟福还证明了,在所有布尔方阵中,仅有单位布尔矩阵和置换布尔矩阵存在逆矩阵^[10]。

由上述结论,可以给出边界扫描测试故障隔离过程的一个充分条件,如下所述:

边界扫描测试向量集能隔离诊断所有短路故障的充分条件是:测试矩阵构成单位布尔矩阵或置换布尔矩阵。

由于单位布尔矩阵和置换布尔矩阵均不包含全“0”或全“1”行向量, 因此上述条件同样适用于固定状态故障和开路故障。式(14)给出了一个 6×6 阶的测试矩阵, 它具备单位布尔矩阵的形式, 满足上述的故障隔离条件。

$$\begin{pmatrix} 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 \end{pmatrix} \quad (14)$$

4 结论

边界扫描机制的出现是可测试性设计思想的一次飞跃, 它提供了一种完整的、标准化的VLSI电路可测试性设计方法。为了更为有效的应用边界扫描机制对被测对象进行测试, 需对边界扫描测试理论和方法进行深入研究。本文应用布尔矩阵理论建立起边界扫描测试的数学描述模型, 并以此为基础给出了边界扫描测试的故障检测和故障隔离条件。应用本文所提出的数学描述模型及相关结论, 可以对边界扫描测试生成算法, 特别是测试向量集的优化方法, 进行更深入的研究, 这也是笔者下一步的研究内容。

参考文献

- 1 IEEE Standard Test Access Port and Boundary-Scan Architecture, IEEE Std 1149.1-1990
- 2 Tegethoff M V, Parker K P. IEEE Std 1149.1 Where Are We? Where From Here. IEEE D&T of Computers, 1995. 53 ~ 59
- 3 陈光禹等. 可测试性设计技术. 北京: 电子工业出版社 1997
- 4 胡政等. 应用边界扫描机制实现电子设备系统级测试. 电子测量技术, 1997, (3)
- 5 Goel P, McMahon M T. Electronic Chip in-place Test. Intl Test Conf. 1982: 83 ~ 90
- 6 Wagner P T. Interconnect: Testing with Boundary Scan. Intl Test Conf. 1987: 52 ~ 57
- 7 Hassan A, Rajski J, Agarwal V K. Testing and Diagnosis of Interconnects using Boundary Scan Architecture. Intl Test Conf. 1988: 126 ~ 137
- 8 Najmi Jarwala, Yau C W. A New Framework for analyzing Test Generation and Diagnosis Algorithms for Wiring Interconnects. Proc. Intl. Test Conf. 1989: 63 ~ 70
- 9 胡政, 黎琼炜, 温熙森. 边界扫描测试向量生成的抗混叠算法. 电子测量技术, 1998, (1)
- 10 Kim K H(美)著. 布尔矩阵理论及其应用. 何善强等译. 北京: 知识出版社, 1987